

# DESIGN OF VOLTAGE REFERENCE CIRCUIT IN ONSEMI I3T TECHNOLOGY

Lukáš Pěček

Bachelor Degree Programme (3), FEEC BUT

E-mail: xpecek03@stud.feec.vutbr.cz

Supervised by: Vilém Kledrowetz

E-mail: kledrowetz@feec.vutbr.cz

**Abstract:** The aim of this paper is to design accurate bandgap voltage reference circuit in OnSemi I3T technology. A trimming technique with transistor switches is utilized to adjust output reference voltage and reduce overall error of circuit. The functionality was verified in industrial temperature range with consideration of manufacturing process tolerances using Cadence environment.

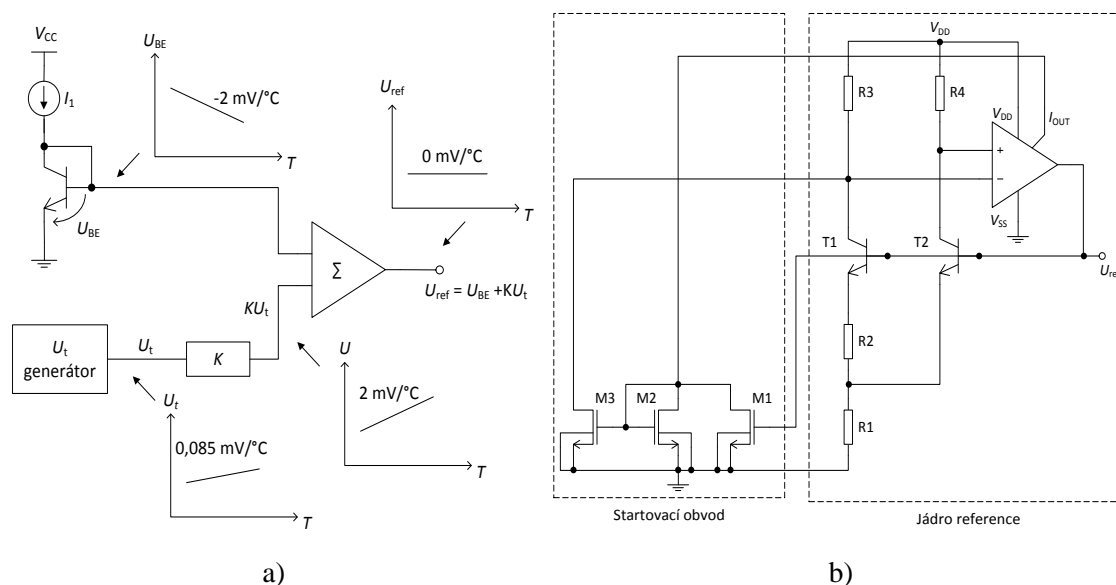
**Keywords:** bandgap, voltage, reference, trimming

## 1. ÚVOD

Napěťové reference tvoří základní součást většiny integrovaných obvodů. Zajišťují definovanou úroveň napětí a je tedy od nich požadováno, aby byly přesné a stabilní. To znamená co nejméně závislé na teplotě, napájecím napětí ale i na toleranci výrobního procesu. Tyto vlastnosti poskytují zapojení bandgap referencí, které vhodně využívají teplotní závislosti bipolárních tranzistorů. Práce se zabývá návrhem bandgap reference s trimovacím obvodem v technologii I3T25.

## 2. PRINCIP BANDGAP REFERENCE

Princip bandgap napěťové reference (obrázek 1) spočívá v generování napětí  $U_{BE}$  na přechodu PN s teplotní závislostí přibližně  $-2 \text{ mV}/^\circ\text{C}$  (CTAT) a teplotního napětí  $U_t$  ( $kT/q$ ), které má teplotní koeficient  $0,085 \text{ mV}/^\circ\text{C}$  (PTAT). To je násobeno konstantou  $K$  a sečteno s napětím  $U_{BE}$ , čímž dojde k vzájemné kompenzaci [1], [2].



**Obrázek 1:** a) Princip funkce [2] b) Schéma zapojení napěťové reference

Schéma zapojení reference je ukázáno na obrázku 1. Operační zesilovač ve zpětné vazbě udržuje stejné napětí na kolektorech tranzistorů  $T_1$  a  $T_2$  a tím i na rezistorech  $R_3$  a  $R_4$ . Pokud mají tyto rezistory shodný odpor, je zajištěn i stejný kolektorový proud obou tranzistorů.

Výstupní referenční napětí o velikosti přibližně 1,26V je poté dáno vztahem:

$$U_{ref} = U_{BE2} + \frac{R_1}{R_2} \Delta U_{BE} = U_{BE2} + 2U_t \ln(N) \frac{R_1}{R_2} \quad (1)$$

kde  $N$  je poměr proudových hustot emitorů obou bipolárních tranzistorů  $T_1$  a  $T_2$ . Tohoto poměru je dosaženo jejich rozdílnými plochami danými paralelním zapojením několika tranzistorů. Jelikož je pro kompenzování teplotní závislosti napětí  $\Delta U_{BE}$  násobeno určitou hodnotou, násobí se tím i jeho chyba. Je tedy vhodné dosáhnout co nejvyššího napětí  $\Delta U_{BE}$ , aby mohl být násobící poměr a tím i výsledná chyba nízká. Proto byl zvolen poměr  $N = 8$  daný jedním tranzistorem  $T_2$  a osmi tranzistory  $T_1$ . Takový počet lze i snadno uspořádat do čtvercového tvaru a dosáhnout tak lepšího souběhu (matchingu). Vhodným poměrem rezistorů  $R_1$  a  $R_2$  je dosaženo nejvýhodnějšího průběhu závislosti referenčního napětí na teplotě. Rezistory  $R_3$ ,  $R_4$  ovlivňují vliv napěťové nesymetrie operačního zesilovače na chybu proudu oběma tranzistory  $T_1$  a  $T_2$  a tím výslednou chybu reference. Zároveň zajišťují funkci diferenčního páru OZ v jeho vstupním napěťovém rozsahu.

## 2.1. OPERAČNÍ ZESILOVAČ

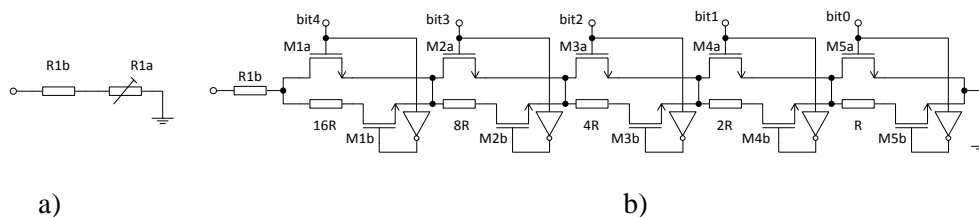
Operační zesilovač tvoří důležitou část celého obvodu. Pomocí rezistorů  $R_3$  a  $R_4$  zajišťuje správný poměr proudových hustot tranzistorů  $T_1$  a  $T_2$ . Změna v tomto poměru se významně projeví na výstupním napětí a jeho teplotním průběhu. Velmi významnou roli tedy hraje zejména vstupní napěťová nesymetrie operačního zesilovače a z jeho parametrů se nejvíce podílí na celkové chybě reference. Proto byl při návrhu kladen důraz na snížení napěťové nesymetrie, zatímco některé parametry jako např. šířka pásma, rychlost přeběhu apod. nebyly kritické.

## 2.2. START OBVODU

Uvedené zapojení reference má dva pracovní body, přičemž po zapnutí obvodu se nachází v nežádoucím bodě. Startovací obvod tvořený tranzistory  $M_1$ ,  $M_2$  a  $M_3$  zajišťuje přesun do správného pracovního bodu. Při výstupním napětí reference blízko nuly sníží potenciál na invertujícím vstupu OZ a nastartuje tak obvod. Poté již neovlivňuje zbývající část zapojení.

## 2.3. TRIMOVÁNÍ

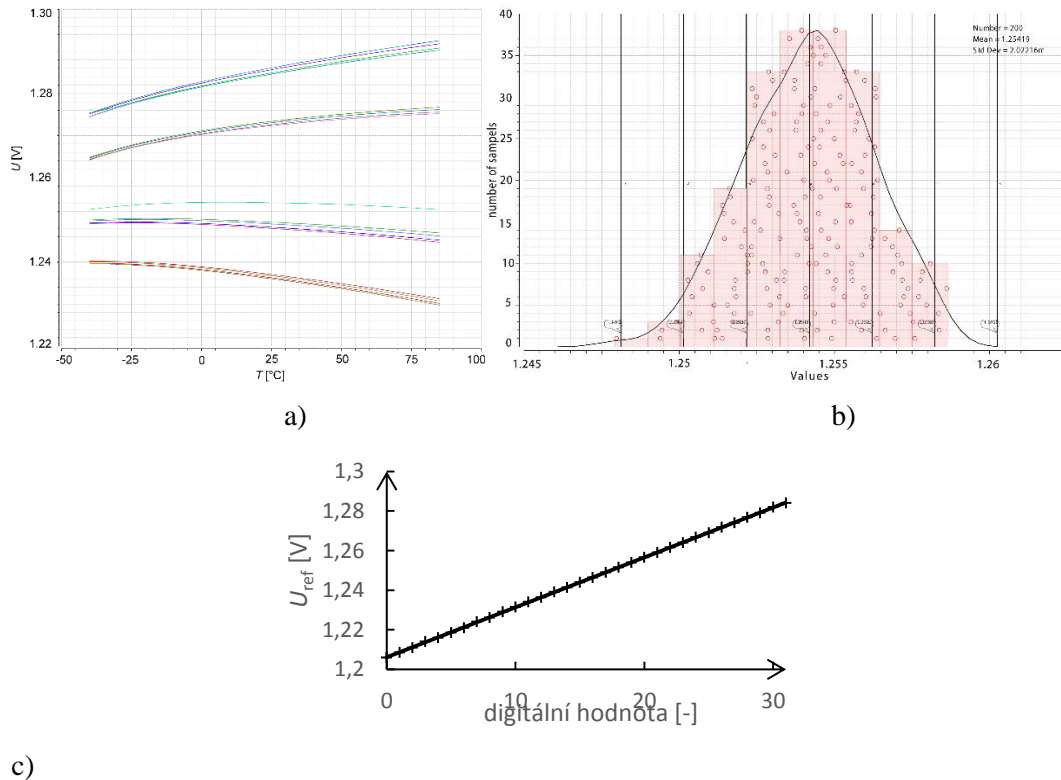
V důsledku výrobní tolerance parametrů součástek není zajištěna ideální teplotní kompenzace. Změnou hodnoty rezistoru  $R_1$  (respektive poměru  $R_1/R_2$ ) je možné korigovat průběh teplotní závislosti výstupního napětí a docílit tak vyšší přesnosti reference. Z tohoto důvodu byl navržen trimovací obvod, pomocí kterého lze digitálně upravit hodnotu rezistoru  $R_1$  [3]. Rozsah nastavení tvoří jen úzkou část celkové velikosti odporu. Ten byl určen pomocí corner analýzy a simulace Monte Carlo tak, aby mohla být chyba výstupního napětí plně korigována. Obvod (obrázek 2) je tvořen rezistorem s konstantní velikostí a spínanou rezistorovou sítí, přičemž použito bylo 5 bitů. Každý spínač je tvořen invertorem a dvěma tranzistory NMOS se stejnými rozměry, které mají tím pádem téměř shodný odpor  $R_{on}$ . Součet  $R_{on}$  všech tranzistorů tedy způsobuje jen systematickou chybu teplotního koeficientu. Změnou odporu  $R_1$  se proto lineárně mění i teplotní koeficient výstupního napětí.



**Obrázek 2:** a) Změna odporu  $R_1$  b) Zapojení trimovacího obvodu

### 3. SIMULACE

Zapojení napěťové reference bylo simulováno v průmyslovém teplotním rozsahu  $-40\text{ }^{\circ}\text{C}$  až  $85\text{ }^{\circ}\text{C}$ . Průběh teplotní závislosti výstupního napětí má charakteristický tvar inverzní paraboly. Vhodnou volbou parametrů součástek je střed a tím i nulový teplotní koeficient nastaven uprostřed teplotního rozsahu pro typický proces, což odpovídá přibližně pokojové teplotě. Bylo využito corner analýzy simulující vliv tolerance součástek a napájecího napětí ( $3\text{ V} - 3,6\text{ V}$ ) na chybu reference. Chyba souběhu byla zjištěna pomocí metody Monte Carlo.



**Obrázek 3:** a) Vliv tolerance součástek – corner analýza b) Vliv souběhu na rozptyl napětí – typ. proces c) Závislost referenčního napětí na nastavené hodnotě trimovacího obvodu – typ. proces

### 4. ZÁVĚR

Byla navržena napěťová bandgap reference v technologii OnSemi I3T25. Ta byla odsimulována v průmyslovém teplotním rozsahu včetně uvažování výrobních tolerancí. Pro korekci těchto odchylek při výrobě byl navržen trimovací obvod, pomocí něhož lze podstatným způsobem zvýšit přesnost reference. Ta se bez dostavení pohybuje okolo  $3\%$  a s použitím trimování ji lze až desetinásobně zvýšit.

### REFERENCE

- [1] ALLEN, Phillip E. a Douglas R. HOLBERG. *CMOS analog circuit design*. 2nd ed. New York: Oxford University Press, 2002, 784 s. ISBN 01-951-1644-5
- [2] GRAY, Paul R. *Analysis and design of analog integrated circuits*. 5th ed. New York: Wiley, 2009, xiv, 881 p. ISBN 978-047-0245-996.
- [3] NING, Zhi-hua a Le-nian HE. A low drift curvature-compensated bandgap reference with trimming resistive circuit. *Journal of Zhejiang University SCIENCE C*. 2011, vol. 12, issue 8, s. 698-706. DOI: 10.1631/jzus.C1000440