

Stanovisko školitele doktoranda Ing. Jana Kaštila k disertační práci

Ing. Jan Kaštil zahájil doktorandské studium v září r. 2008. V průběhu doktorandského studia se zabýval problematikou hardwarové akcelerace v oblasti počítačových sítí, zejména hledáním regulárních výrazů v síťovém provozu pro urychlení IDS systémů. Aktivně se zapojil do projektu Liberouter, kde se podílel na tvorbě řady hardwarových architektur zaměřených na efektivní využití hash funkcí. V rámci projektu SEC6NET se podílel na vytvoření mikrosondy pro monitorování síťového provozu. Výrazným způsobem také přispěl k vytvoření knihovny NetBench, která slouží k porovnávání hardwarových architektur pro akceleraci zpracování síťových dat.

Ve své disertační práci se zabývá urychlením operace hledání regulárních výrazů s využitím technologie FPGA. Hardwarová architektura je navržena tak, aby bylo možné snadno měnit hledanou množinu regulárních výrazů a byla zajištěna vysoká propustnost. Architektura využívá pro realizaci přechodů automatu perfektní hash a pro zrychlení zpracování transformaci vstupní abecedy automatu. Je tak dosaženo vysoké rychlosti zpracování síťového provozu i v případě velmi silných síťových toků (heavy flows).

Ing. Jan Kaštil byl členem řešitelského kolektivu těchto projektů:

- Moderní prostředky pro boj s kybernetickou kriminalitou na Internetu nové generace, MV, VG20102015022, 2010-2015, člen řešitelského týmu
- TeamIT - Budování konkurenceschopných výzkumných týmů pro IT, MŠMT, EE2.3.09.0067, 2009-2012, člen řešitelského týmu
- Bezpečné, spolehlivé a adaptivní počítačové systémy, VUT v Brně, FIT-S-10-1, 2010 – 2013.
- EU COST Action IC1103 - MEDIAN - "Manufacturable and Dependable Multicore Architectures at Nanoscale", 2011-2015, člen řešitelského týmu.
- Metodiky pro návrh systémů odolných proti poruchám do rekonfigurovatelných architektur - vývoj, implementace a verifikace, MŠMT, LD12036, 2012-2015, člen řešitelského týmu.
- IT4Innovations Centre of Excellence.

Disertační práce je napsána anglicky a má název „OPTIMIZATION OF ALGORITHMS AND DATA STRUCTURES FOR REGULAR EXPRESSION MATCHING USING FPGA TECHNOLOGY“, je výsledkem systematické práce na stanoveném tématu po dobu 7 let. O disertabilitě práce a vědecké erudici Ing. Jana Kaštila svědčí řada publikací.

Doporučuji proto, aby disertační práce byla předložena k obhajobě.

Brno, 1. 2. 2016



doc. Ing. Zdeněk Kotásek, CSc.