VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ
ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS

NÁVRH LABORATORNÍ ÚLOHY S OBVODEM FPAA

DESIGN OF LABORATORY DEVICE WITH FPAA

BAKALÁŘSKÁ PRÁCE
BACHELOR'S THESIS

AUTOR PRÁCE JAN VESELÝ
AUTHOR

VEDOUCÍ PRÁCE doc. Ing. JIŘÍ PETRŽELA, Ph.D.
SUPERVISOR

BRNO 2014

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

Fakulta elektrotechniky a komunikačních technologií

Ústav radioelektroniky

Bakalářská práce

bakalářský studijní obor
Elektronika a sdělovací technika

Student:	Jan Veselý	***ID:***	134433
Ročník:	3	***Akademický rok:***	2013/2014

NÁZEV TÉMATU:

Návrh laboratorní úlohy s obvodem FPAA

POKYNY PRO VYPRACOVÁNÍ:

Seznamte se s principem a možnostmi vývojového kitu osazeného čipem FPAA od firmy Altera. Navrhněte náplň laboratorní úlohy měření, která bude tuto vývojovou desku využívat. Vypracujte teoretický úvod pro Vaši laboratorní úlohu.

Navrhněte konkrétní náplň laboratorní úlohy využívající jak návrh na počítači, tak také experimentální ověření vývojové desky s obvodem FPAA. Proveďte vzorové měření Vámi vytvořených bodů zadání.

DOPORUČENÁ LITERATURA:

[1] ITOH, M. Synthesis of electronic circuits for simulating nonlinear dynamics. International Journal of Bifurcation and Chaos. 2001, vol. 11, no.3, p. 605-653.

[2] DOSTÁL, T. Teorie elektronických obvodů. Skriptum. Brno: FEKT, VUT v Brně, 2006.

Termín zadání:	10.2.2014	***Termín odevzdání:***	30.5.2014

Vedoucí práce: doc. Ing. Jiří Petržela, Ph.D.
Konzultanti bakalářské práce:

doc. Ing. Tomáš Kratochvíl, Ph.D.
Předseda oborové rady

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT
Tento dokument popisuje vlastnosti a možnosti programovatelných analogových obvodů (FPAAs), konkrétně pak typ AN221E04 a vývojové desky s tímto zařízením. Dále přináší také návrh použití zařízení v laboratorní výuce a to zejména při stavbě kmiočtových filrů a oscilátorů.

ABSTRACT
This paper discusses the properties and possibilities of programmable analog circuits (FPAAs), especially type AN221E04 and development board with such device. It also brings a way tu use this device in laboratory education to build frequency filters and oscillators.

KLÍČOVÁ SLOVA
Programovatelné obvody, FPAA, analogové obvody, laboratorní úlohy

KEYWORDS
programmable circuits, FPAA, analog circuits, laboratory exercise

BIBLIOGRAFICKÁ CITACE

VESELÝ, J. *Návrh laboratorní úlohy s obvodem FPAA.* Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2014. 24 s. Vedoucí bakalářské práce doc. Ing. Jiří Petržela, Ph.D..

PROHLÁŠENÍ

Prohlašuji, že svou bakalářskou práci na téma Návrh laboratorní úlohy s obvodem FPAA jsem vypracoval samostatně pod vedením vedoucího bakalářské práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené bakalářské práce dále prohlašuji, že v souvislosti s vytvořením této bakalářské práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a~jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne ....

(podpis autora)

PODĚKOVÁNÍ

Děkuji vedoucímu bakalářské práce prof. ing. Jiřímu Petrželovi, CSc. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé bakalářské práce.

V Brně dne ....

(podpis autora)

Faculty of Electrical Engineering
and Communication

Brno University of Technology
Technicka 12, CZ-61600 Brno, Czechia

http://www.six.feec.vutbr.cz

Výzkum popsaný v této bakalářské práci byl realizován v laboratořích podpořených z projektu SIX; registrační číslo CZ.1.05/2.1.00/03.0072, operační program Výzkum a vývoj pro inovace.

MINISTERSTVO ŠKOLSTVÍ, MLÁDEŽE A TĚLOVÝCHOVY

EVROPSKÁ UNIE
EVROPSKÝ FOND PRO REGIONÁLNÍ ROZVOJ
INVESTICE DO VAŠÍ BUDOUCNOSTI

2007–13
OP Výzkum a vývoj pro inovace

Obsah:

Seznam obrázků: 2
1.Úvod 3
2. FPAA 4
2.1 Spínané kapacitory 5
2.2 CAB 6
2.3 Srovnání s FPGA 7
3.0 ANADIGM VORTEX4 8
3.1 Integrované paměti 9
3.2 Daisy chaining – řetězení vývojových kitů 10
4.0 ANADIGM DESIGNER 2 10
4.1 Konfigurovatelné analogové moduly 11
4.2AnadigmFilter 11
4.3 AnadigmPID 11
5.0 Laboratorní úloha 12
5.1 Oscilátory 12
5.1.1 Oscilátor realizovaný pomocí integrátorů 12
5.1.2 Oscilátor realizovaný fázovacími články 14
5.2 Filtry 15
5.2.1 Dolní propust – návrh zadáním mezní frekvence a činitele jakosti filtru 16
5.2.2 Horní propust zadaná pomocí nul a pólů 17
5.2.3 Návrh pomocí AnadigmFiltr 19
5.3 PWM Modulace 20
6. ZÁVĚR 22
7.SEZNAM POUŽITÝCH ZDROJŮ 23
8. SEZNAM POUŽITÝCH ZKRATEK 24

Seznam obrázků:

Fig. 1:Vnitřní blokové zapojení FPAA 4
Fig. 2:Princip funkce spínaných kapacitorů 5
Fig. 3:Zapojení integrátoru se spínanou kapacitou 5
Fig. 4:Vnitřní uspořádání bloku CAB 6
Fig. 5:Frekvenční závislost zesílení operačních zesilovačů použitých v AN221E04 7
Fig. 6:Porovnání odezvy na jednotkový skok systému realizovaným FPAA a FPGA 7
Fig. 7:Tabulka kladů a záporů FPAA a FPGA 8
Fig. 8:Rozložení komponent a konfiguračních pinů na vývojovém kitu 9
Fig. 9:Způsob propojení desek při jejich řetězení 10
Fig. 10:Ukázka okna AnadigmFilter 11
Fig. 11:Okno nástroje Anadigm PID 12
Fig. 12:Zapojení oscilátoru s integrátory 13
Fig. 13: Časový průběh oscilací 14
Fig. 14:Schéma zapojení oscilátoru s fázovacími články 15
Fig. 15:Časový průběh oscilací 15
Fig. 16:Schéma zapojení filtru dolní propusti 16
Fig. 17: Simulace dolní propusti při f=1.7kHz 16
Fig. 18:Časový průběh vstupního a výstupního signálu filtru 17
Fig. 19:Schéma zapojení filtru horní propusti 18
Fig. 20:Simulace horní propusti pro f=3kHz 18
Fig. 21:Přenos a parametry navrhovaného filtru 19
Fig. 22:Schéma zapojení vygenerované pomocí AnadigmFilter 20
Fig. 23:Simulace vygenerovaného zapojení dolní propusti 20
Fig. 24:Schéma zapojení PWM modulátoru 21
Fig. 25:Simulace PWM modulátoru 21
Fig. 26:Výsledný časový průběh PWM modulace 21

1.Úvod

V posledním desetiletí začaly začal rozvoj programovatelných polí, které přinesly pokrok zvláště do laboratorních podmínek kde umožňují rychlý a snadný návrh analogových obvodů bez nutnosti obvod fyziky sestavit. Tyto obvody vynikají přesností dodržení zadaných parametrů a množstvím variací obvodů které lze v mikročipu sestavit. Zvláště u experimentálních aplikací kde je třeba často měnit parametry obvodu představuje toto nutnost změny mnoha součástek. Právě do této oblasti přinášejí programovatelná analogová pole největší pokrok díky rychlosti změny parametru funkčního bloku bez nutnosti fyzicky měnit zapojení.

Tato práce si kladla za cíl navrhnout úlohu pro seznámení s návrhem a implementací obvodů provádějících běžné obvodové funkce jako jsou filtry nebo oscilátory. Z tohoto důvodu jsou zde představené obvody jednoduché a jejich zrealizování nevyžaduje od uživatele podrobné znalosti FPAA a jejich vnitřní konfiguraci. Předmětem laboratorní úlohy se stal typ AN221E04 osazený na vývojovém kitu Vortex4 a návrhový software AnadigmDesigner2.

První část má za úkol vysvětlit principy analogových polí, technologií použitou při jejich výrobě a nastínit jejich vnitřní uspořádání, zvláště pak použité AN221E04. Tento typ analogového pole je zasazen do vývojového kitu AN221K04 kterým se zabýváme v další kapitole. Je zde popsán samotný vývojový kit a jeho funkce při implementaci návrhu. Dále také komponenty kterými je osazen a práce s nimi při oživování a programování desky. Třetí část se již zabývá návrhem v prostředí AnadigmDesigner2. Je zde popsán postup návrhu s využitím nástrojů obsažených v návrhovém programu a jeho další funkce které nám usnadní práci při implementaci zapojení. Ve čtvrté a poslední kapitole jsou uvedeny úlohy pro demonstraci funkcí designeru a analogového programovatelného pole. Demonstrovaná zapojení sestávají z návrhu na počítači a experimentálního ověření na vývojové desce a jsou vybírána tak aby na jednoduchých příkladech ukázala rozličné možnosti návrhu a použití analogového pole.

2. FPAA

Programovatelná analogová pole tvoří analogový ekvivalent obvodům FPGA. Na rozdíl od nich se ale neskládají z mnoha hradel ale pouze z několika málo programovatelných analogových bloků (CAB). Samotné zařízení AN221E04 sestává z 2x2 matice těchto CAB s nastavitelnou funkcí, jako například zesílení nebo integraci a může být programován s vysokou přesností. Toho se dosahuje využitím operačních zesilovačů, technologie spínaných kapacitorů a z nich vycházejících obvodů. Při nahrání konfigurace do FPAA se do zapojení uvnitř pole sestaví pouze tolik bloků a jejich zdrojů kolik je jich třeba a zbytek je neaktivní. Signál se od vstupních pinů k jednotlivým blokům dostává prostřednictvím polí spínačů a ještě před přivedením do našeho obvodu je omezen čtveřicí vstupních filtrů. Další dvojice filtrů zpracovává signál před vstupem na výstupní piny.

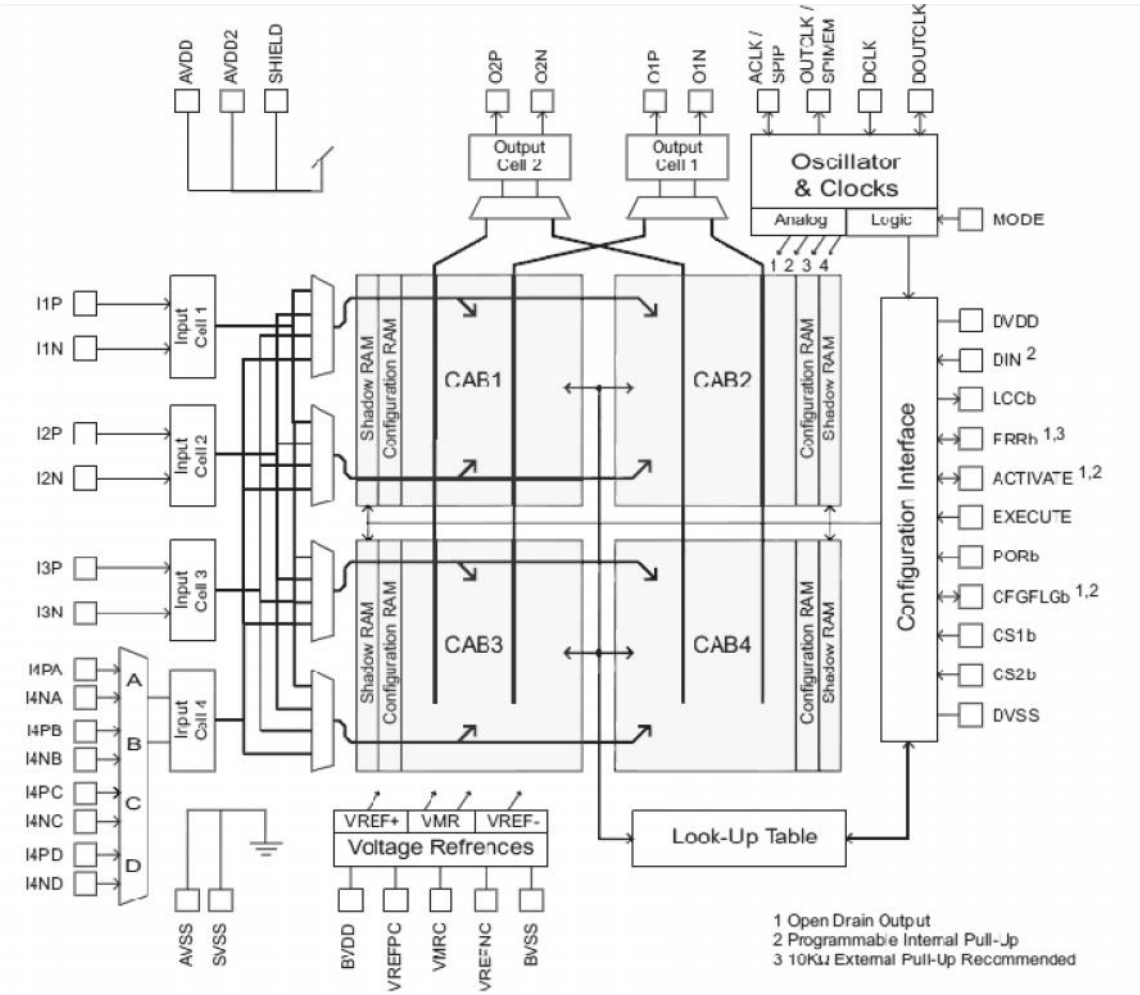


Fig. 1:Vnitřní blokové zapojení FPAA

2.1 Spínané kapacitory

V obvodech FPAA jsou naprogramované obvodové funkce realizovány pomocí obvodů SC. Tento typ obvodu simuluje rezistor bezeztrátovým kapacitorem tak, že se kondenzátor střídavě nabíjí a vybíjí a tím simuluje ztráty, tedy rezistor. Velikost tohoto odporu je pak dána velikostí kapacity a frekvencí spínání podle vzorce (2.1). Pomocí kapacit a operačních zesilovačů tedy lze realizovat rozličné obvodové funkce využívané právě v analogových polích. Technologie spínaných kapacitorů má navíc tu výhodu, že díky integrované formě a stejné technologii lze dodržet přesnost kapacity na 0.1%, tudíž lze oproti běžným tolerancím (10%) dosáhnout stokrát větších přesností. Toto je u FPAA velmi výhodné protože tak můžeme přesně realizovat obvod navržený ve vývojovém prostředí na počítači. Dále je také možna mnohem větší míra integrace díky řádově menším rozměrům potřebných pro realizaci přenosové funkce spínanými kapacitami oproti klasickým odporům v podobě napařené uhlíkové vrstvy.

Na druhou stranu tato technologie přináší jistou limitaci vysokofrekvenčních možností programovatelných analogových polí. Při zpracování vyšších kmitočtů začne být signál zkreslován spínáním kapacitorů a tak lze takovéto obvody použít do 2MHz, v praxi pak většinou ještě méně.

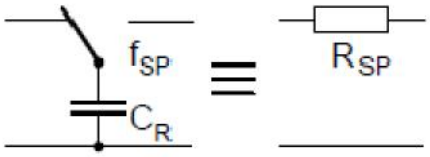


Fig. 2:Princip funkce spínaných kapacitorů

$$Rsp = \frac{1}{fsp \cdot Cr}$$

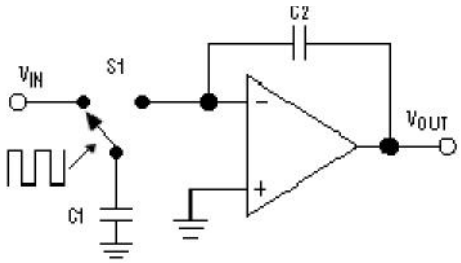


Fig. 3:Zapojení integrátoru se spínanou kapacitou

2.2 CAB

Zapojení vytvořené v návrhovém prostředí je rozděleno mezi programovatelné bloky. Každý blok obsahuje banky prvků jejichž nastavením realizujeme požadované obvodové funkce. Na vstupu do bloku je matice spínačů jejichž funkce závisí na SAR logice a dalších parametrech. Dále je v CAB obsažena banka kapacitorů, které lze nastavit do mnoha hodnot s vysokou přesností. Realizaci požadované obvodové funkce pak obstarává druhá matice přepínačů s řadou operačních zesilovačů, jejichž vývody jsou vedeny zpět do první matice přepínačů kvůli zpětné vazbě. Výše jmenovaný SAR (Successive Approximation Register) používá komparátor implementovaný v CAB k 8-mi bitové AD konverzi. Tu pak zpracovává LUT (Look Up Table) k realizaci nelineárních analogových funkcí jako například násobení, porovnávání, linearizace a automatická kontrola zisku.

V modu plného napájení jsou v každém CAB obsaženy dva operační zesilovače, osmice kapacitorů a dále komparátor který může být využíván SAR. Na obrázku je frekvenční závislost operačních zesilovačů použitých v CAB. Pracovní frekvence bloku je však omezena mnohem více a to použitím spínaných kapacitorů a dalších obvodů které tak činí naše AN221E04 použitelné do 2MHz.

Každý z bloků má také svoji SRAM paměť ve které má uloženo své aktuální nastavení. Hlavní výhodou oproti starším verzím analogových programovatelných polí je použití druhé paměti SRAM, kam se ukládá konfigurace nahrávaná za běhu zařízení. Po nahrání dat se celá konfigurace zkopíruje z jedné paměti do druhé během jednoho hodinového cyklu. Tím se docílilo schopnosti dynamicky měnit nastavení bloků za běhu bez nutnosti resetu, jak tomu bylo například u předchozí verze AN120E04.

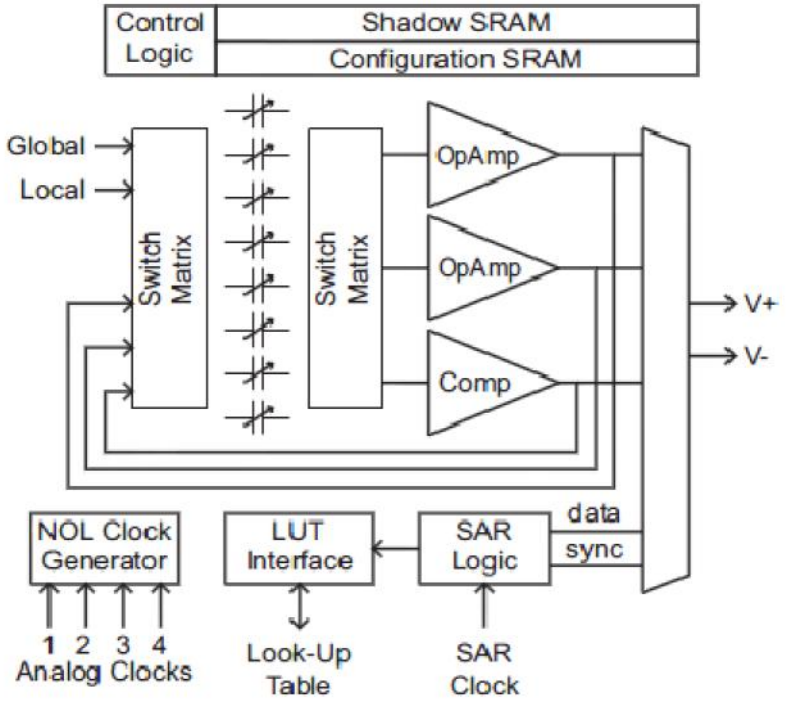


Fig. 4:Vnitřní uspořádání bloku CAB

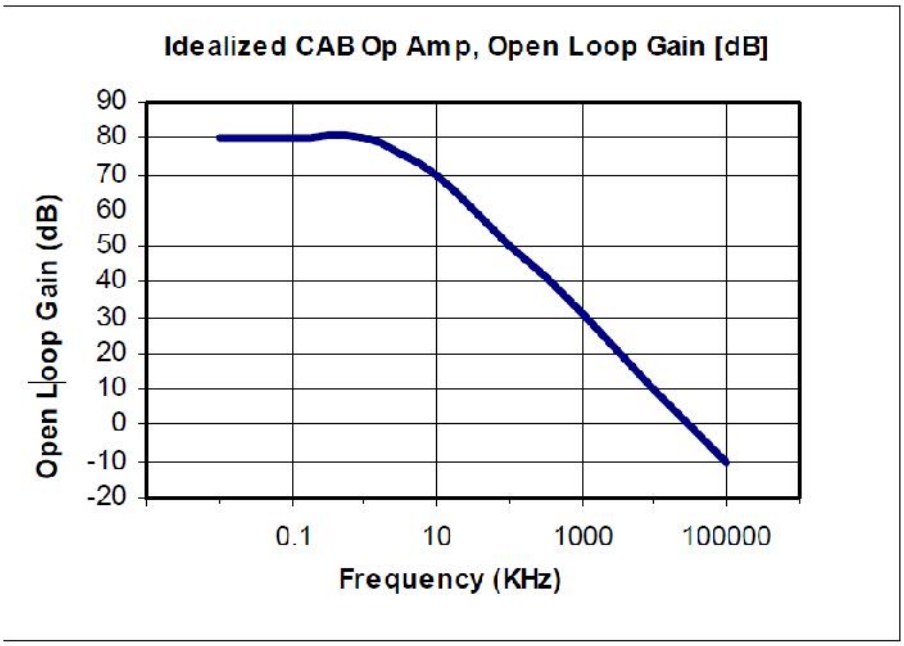


Fig. 5:Frekvenční závislost zesílení operačních zesilovačů použitých v AN221E04

2.3 Srovnání s FPGA

I když lze říci že obvody FPAA tvoří z pohledu funkce analogový ekvivalent známějším a hojně používaným FPGA, nejsou jejich vlastnosti zcela totožné. Oba typy obvodů používají odlišné principy a jejich použití závisí na preferovaných vlastnostech naší aplikace. V této podkapitole provedeme krátké srovnání, které nám pomůže rozdíly mezi analogovými a hradlovými poli pochopit. Použijeme k tomu realizaci PID obvodu který v praxi nachází mnohá využití.

Při simulaci obvodů na počítači nám návrhový software pro FPAA i FPGA podá podobný výsledný průběh podle obrázku. Na průběhu z AnadigmDesigneru je však znát lepší dodržení předpokládaného průběhu podle matematického vztahu.

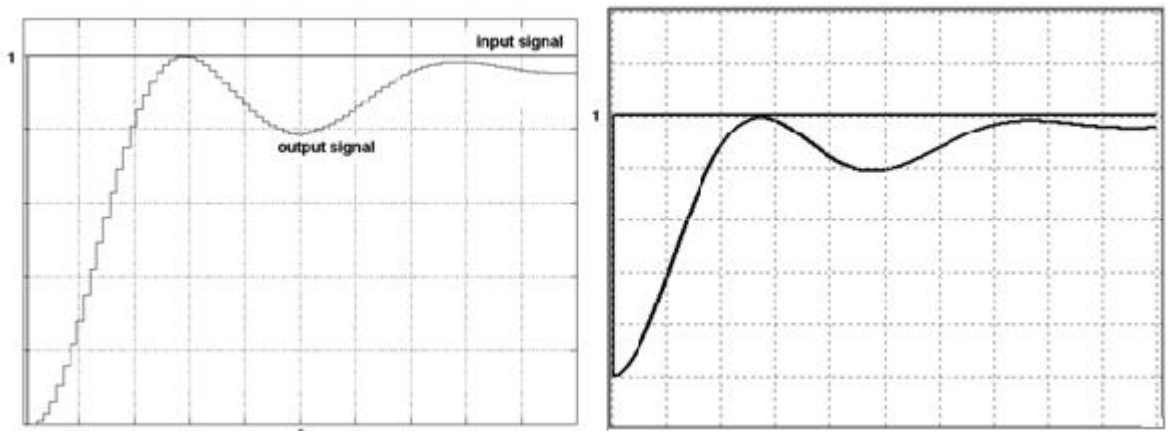


Fig. 6:Porovnání odezvy na jednotkový skok systému realizovaným FPAA a FPGA

Dalším zkoumaným faktorem byla spotřeba obvodů. Po implementaci návrhu do zařízení bylo využito pouze 13% zdrojů FPGA, který měl spotřebu okolo 113mW. Pro realizaci stejné funkce prostřednictvím FPAA byly třeba dva obvody kterým bylo třeba dohromady dodávat výkon 263mW. Na první pohled je tedy zřetelný rozdíl mezi spotřebou obou zařízení.

Jedním z nejpodstatnějších faktorů při výběru zařízení je jistě i maximální pracovní frekvence zařízení. Náš model AN221E04 běží na 16MHz a ve většině případů zvládá zpracovávat signály do 2MHz. Obvody FPGA lze naproti tomu používat až do 500MHz avšak tato maximální frekvence závisí na konkrétním použití a míře optimalizace kódu.

Parametr návrhu	FPGA	FPAA
	+	+++
Množství zdrojů v jednom zařízení	+++	-
návrhové nástroje	+++	+++
spotřeba	+	-
pracovní frekvence	+++	+
dostupný zisk	+++	+

Fig. 7:Tabulka kladů a záporů FPAA a FPGA

3.0 ANADIGM VORTEX4

Vývojový kit od firmy anadigm do kterého je FPAA zasazeno usnadňuje implementaci a odzkoušení navržených obvodů. Jeho použití má mnoho výhod:

-umožňuje implementaci požadovaného obvodu z PC do FPAA prostřednictvím RS232 a USB
-zvětšuje povolený rozsah pro napájecí napětí (z 0.5-5.5V na 5.5-20V) a poskytuje ochranu proti poškození vlivem špatného napájení
-obsahuje místa pro čtyři bloky kterými lze signál předzpracovat vyžaduje-li to aplikace
-z desky lze vyvést referenční napětí 0V, 2V a 5V
-obsahuje flash paměť a slot pro EPROM paměť pro samostatný běh bez PC a konfiguraci bez připojení k PC
-podporuje řetězení více desek s FPAA pomocí jumperů
-obsahuje 16MHz krystalový oscilátor

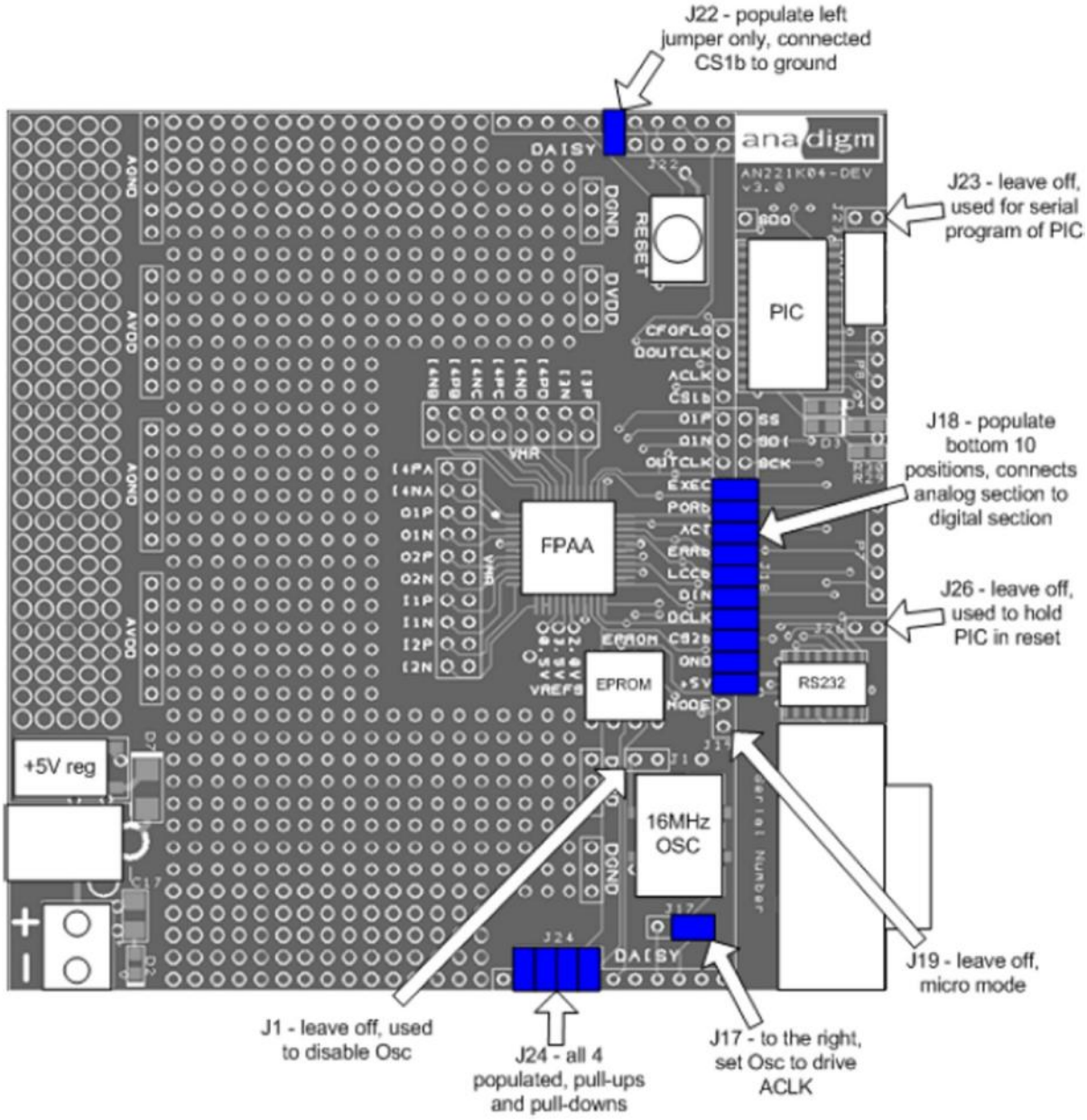


Fig. 8:Rozložení komponent a konfiguračních pinů na vývojovém kitu

3.1 Integrované paměti

Vývojová deska obsahuje sloty pro paměti ze kterých může být FPAA konfigurováno. Výběr používané paměti je prováděn pomocí vhodného nastavení jumpery.

EPROM – SPI EEPROM soket se nachází v analogové části desky mezi oscilátorem a FPAA. Pokud je kit nastaven na využívání EPROM paměti, je po připojení napájení nebo po resetu automaticky nahrána konfigurace z EPROM do FPAA. Pro zápis do EPROM lze využít AnadigmDesigner2.

FLASH – Při použití flash paměti do ní uloží PIC poslední nahranou konfiguraci a tu pak po resetu automaticky nahraje do FPAA. Uložená konfigurace zůstává ve flash paměti i po odpojení napájení.

3.2 Daisy chaining – řetězení vývojových kitů

Pokud námi navrhovaný obvod vyžaduje zapojení více FPAA, vývojový kit umožňuje zřetězení více desek pomocí propojení k tomu určených pinů po stranách desky, jak naznačuje obrázek. Navržené schéma z AnadigmDesigneru je pak rozděleno mezi zřetězená zařízení. Při takovémto propojení je třeba všechny desky napájet stejným napětím a ve všech deskách vyřadit digitální část a oscilátor až na poslední kterou připojíme k PC.

V námi navržené laboratorní úloze uvažujeme použití pouze jednoho vývojového kitu, proto se v práci touto problematikou zabýváme spíše okrajově.

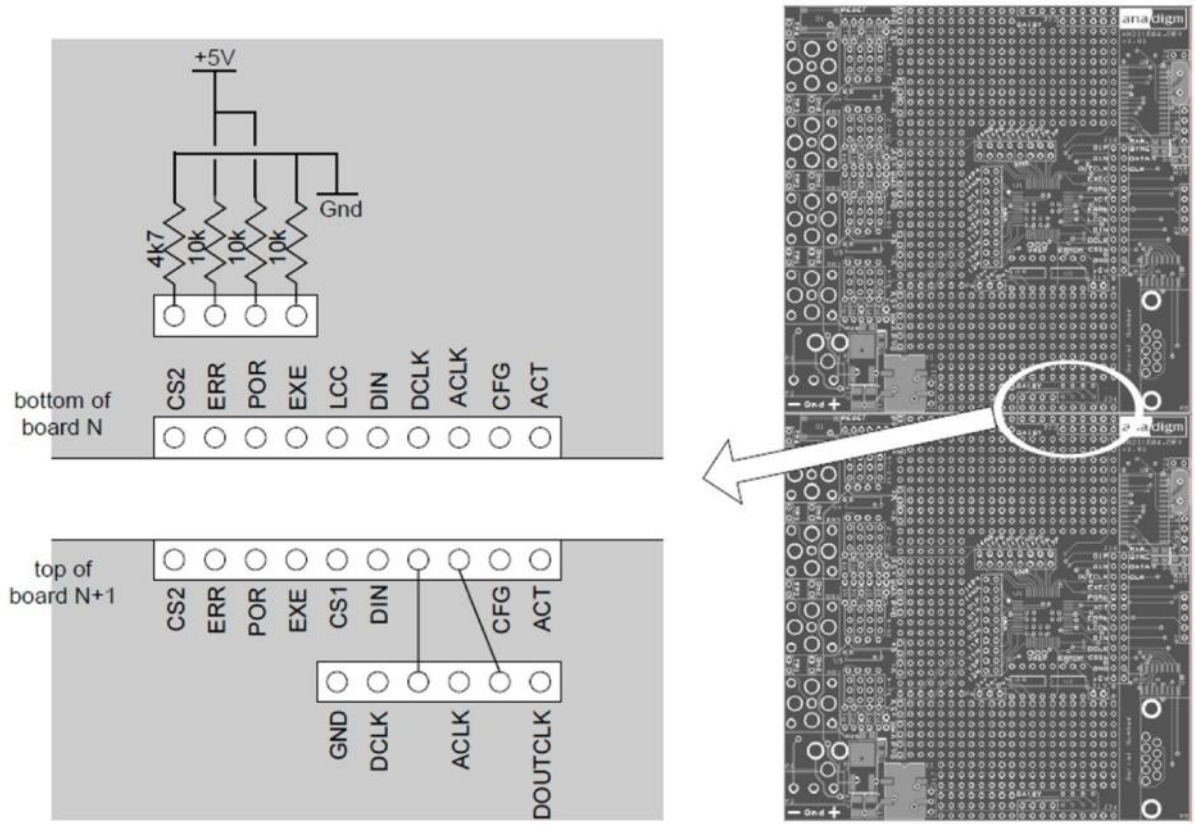


Fig. 9:Způsob propojení desek při jejich řetězení

4.0 ANADIGM DESIGNER 2

AnadigmDesigner 2 je nástroj od firmy Anadigm pro návrh obvodů a jejich implementaci do FPAA. Celý návrh se odehrává v graficky jednoduchém rozhraní, kde pomocí analogových modulů a propojení mezi nimi vytváříme požadovanou obvodovou funkci. Je přitom třeba dbát na to, aby vstupní a výstupní piny použité při návrhu korespondovaly s reálným zapojením analogového pole. Při návrhu nám dále také program umožňuje obvod odsimulovat a pomocí virtuálních sond změřit napětí v různých částech obvodu. Můžeme tak s jistou úrovní abstrakce získat obrázek o funkci obvodu aniž bychom museli obvod nahrávat do paměti zařízení.

4.1 Konfigurovatelné analogové moduly

Požadovaná obvodová funkce je v prostředí designeru tvořena pomocí konfigurovatelných analogových modulů (CAM) jejichž parametry lze v povoleném rozsahu měnit podle potřeb. Těmito bloky lze realizovat velké množství funkcí ale v běžně dostupné freeware verzi designeru je jejich knihovna značně omezená. Ke každému bloku je k dispozici dokumentace s popisem jeho funkce. Dále program umožňuje pro navržené zapojení vygenerovat kód v jazyce C použitelný v mikroprocesorech.

4.2AnadigmFilter

Jedná se o nástroj obsažený v AnadigmDesigneru usnadňující návrh a sestavení filtrů. Po spuštění lze v nově otevřeném okně přesně zvolit buď graficky pomocí tolerančních pásem nebo numericky zadáním mezních frekvencí a dalších údajů požadovaný filtr a program k němu dopočítá parametry bloků ze kterých bude takový filtr sestaven, popřípadě je i umístí do návrhu a propojí. Tento postup se tak stává atraktivní alternativou ke klasickému návrhu.

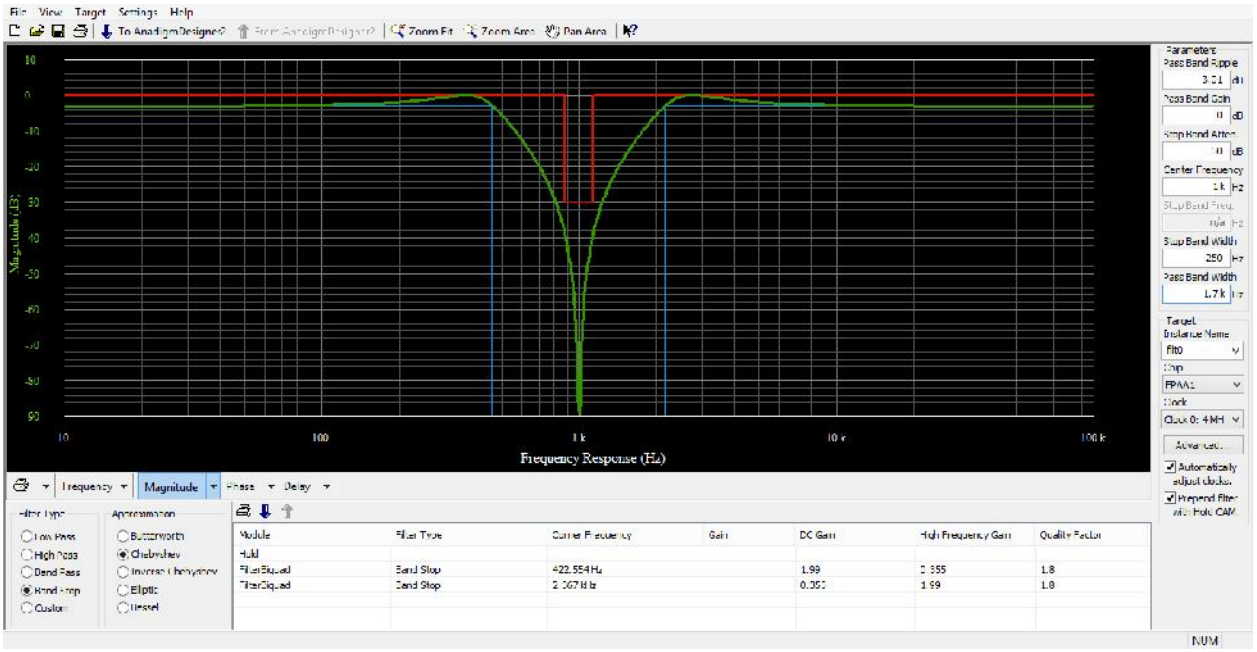


Fig. 10:Ukázka okna AnadigmFilter

4.3 AnadigmPID

Tento nástroj je užitečný při navrhování obvodů s uzavřenou smyčkou. V nově otevřeném okně je možné pomocí proporčního(P), integračního(I) a derivačního(D) bloku vytvořit požadovanou funkci pro kterou pak nástroj pomocí automatického vkládání v simulátoru zapojí odpovídající obdov. Lze sestavovat topologie P, PI, PD a PID pouze zadáním požadovaných konstant bloků.

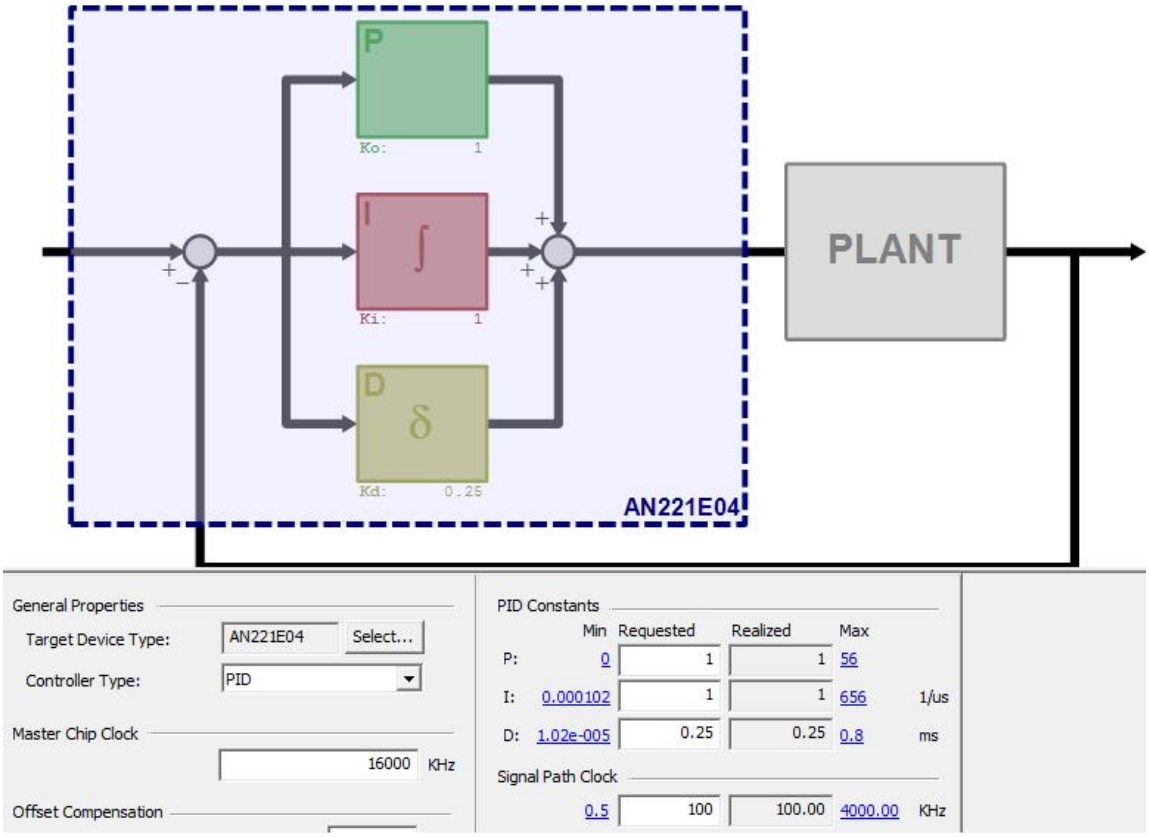


Fig. 11:Okno nástroje Anadigm PID

5.0 Laboratorní úloha

Pravým účelem práce bylo na základě nastudované problematiky navrhnout laboratorní úlohu využitelnou v předmětech BELF nebo MTEO. Pro demonstraci funkcí FPAA byla proto vybrána série úloh týkající se hlavní náplně těchto předmětů a sice filtry a oscilátory. Jsou přitom uvažovány rozdílné způsoby návrhu těchto obvodů.

Následující kapitola sleduje návrh úlohy a může sloužit jako pomůcka vyučujícímu. Samotný teoretický podklad pro studenta a vzorový protokol je uveden v příloze.

5.1 Oscilátory

V úloze jsou obsaženy dvě zapojení oscilátoru. První je sestaven pomocí integrátorů, druhý je založen na principu změny fáze pomocí fázovacích článků. Tyto oscilátory bohužel nelze v AnadigmDesigneru odsimulovat kvůli absenci zdroje jenž program pro správný průběh simulace potřebuje. Zapojení implementované do reálného FPAA však bude funkční i bez něj.

5.1.1 Oscilátor realizovaný pomocí integrátorů

První z oscilátorů se stává ze dvou integrátorů a invertujícího zesilovače ve zpětné vazbě. V obvodu pak pomocí zpětné derivace dostáváme funkci diferenciálního oscilátoru, kterou pak vyvedeme na výstup podle obrázku.

$$\frac{d^2y}{dx^2} + \frac{dy}{dx} + y = 0$$

Využití analogového pole je v tomto případě velmi vhodné pro konstantní hodnotu zesílení zesilovacího členu ve velkém rozsahu kmitočtů. Frekvence oscilací pak bude dána vztahem:

$$f = \frac{1}{2 \cdot \pi \cdot K} \cdot \sqrt{G}$$

A z toho vypočítáme potřebnou hodnotu integrační konstanty bloků:

$$K = \frac{1}{2 \cdot \pi \cdot f} \cdot \sqrt{G}$$

kde K je integrační konstanta a G zisk invertujícího zesilovače. V našem zapojení požadujeme frekvenci 78kHz, čemuž odpovídá K=2.1/us.

Aby nedocházelo k saturacím operačních zesilovačů a na výstupu jsme dostali požadovaný sinusový průběh je vhodné zesílení invertujícího zesilovače nastavit jen o málo větší než 1 a frekvenci oscilací volit integrační konstantou.

Použité CAM: InvGain (Gain=1.1)
2xIntegrator (inverting, const.=2.1)

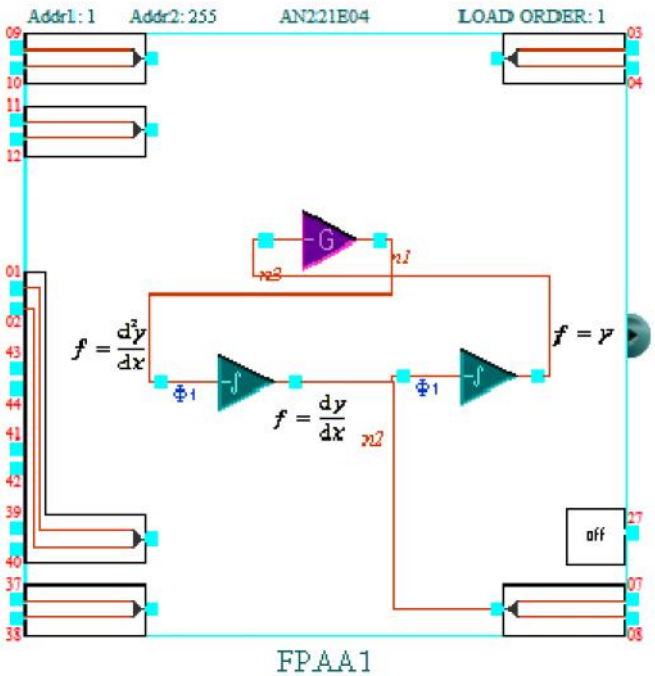


Fig. 12:Zapojení oscilátoru s integrátory

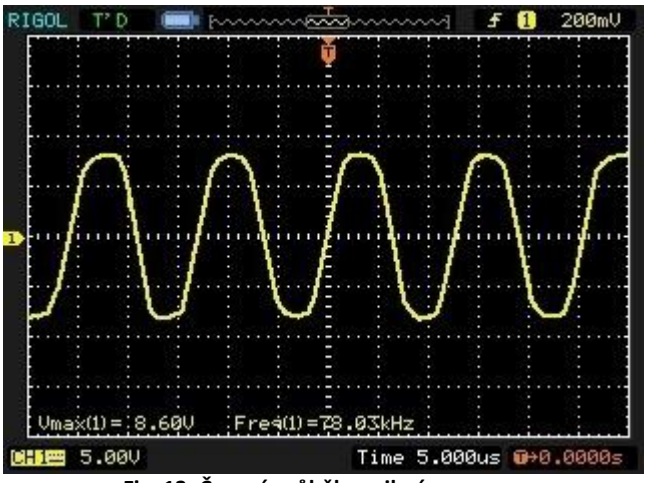


Fig. 13: Časový průběh oscilací

5.1.2 Oscilátor realizovaný fázovacími články

Druhý oscilátor je realizován invertujícím zesilovačem se zpětnou vazbou v podobě dvou fázovacích článků které na určitém kmitočtu dohromady otáčí fázi o 180°. Frekvenci oscilací je zde možné nastavit přímo jako mezní frekvenci v parametrech fázovacích článků. Zesílení zesilovače bude stejně jako v předchozím zapojení pouze kompenzovat ztráty a proto nastavíme zesílení o něco větší než 1. Jsou tak splněny obě dvě oscilační podmínky:

1)Fázová podmínka – na pracovním kmitočtu je celkový fázový posuv obvodu roven nule

$$\varphi\beta A = 0 + 2k\pi\,, k \in \mathrm{Z}$$

2)Amplitudová podmínka – zisk zesilovacího členu musí vyrovnat ztráty

$$\beta A = 1$$

Použité CAM: GainInv(Gain=1.1)
2xFilterBilinear(Allpass, Fm=20KHz)

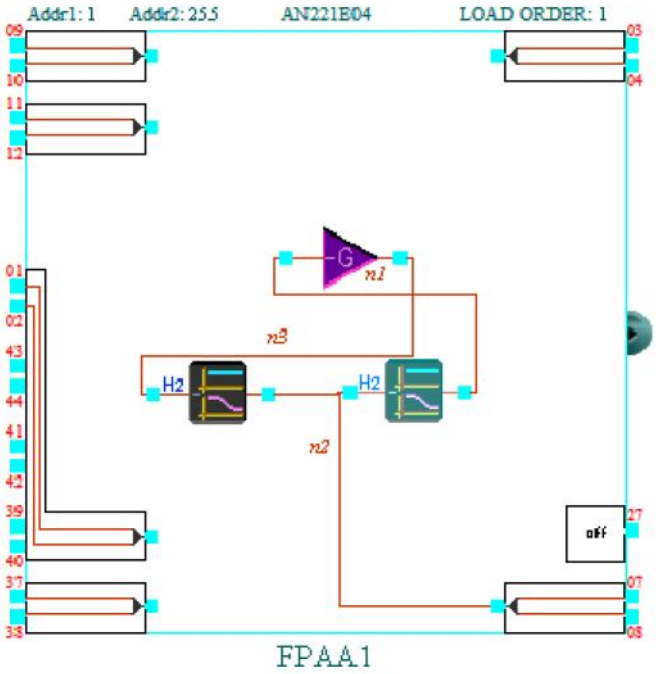


Fig. 14:Schéma zapojení oscilátoru s fázovacími články

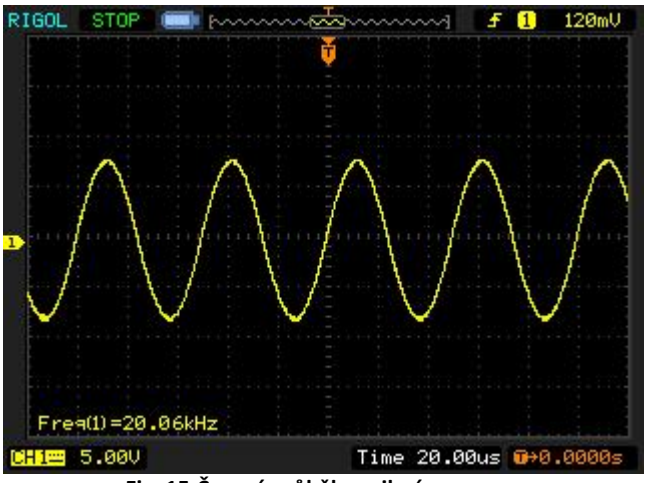


Fig. 15:Časový průběh oscilací

5.2 Filtry

AnadigmDesigner2 a FPAA obecně umožňuje realizaci přesných kmitočtových filtrů s velmi dobrým dodržením zadaných parametrů. Při měření na vysokých frekvencích se nám však signál zkresluje a v úlohách tedy budeme provádět měření na frekvencích při kterých se nám toto zkreslení bezpečně neprojeví.

V úloze je představeno několik rozdílných možností návrhu filtrů.

5.2.1 Dolní propust – návrh zadáním mezní frekvence a činitele jakosti filtru

První úloha je příklad jednoduché invertující dolní propusti s mezní frekvencí Fm=1kHz a činitelem kvality Q=0.707. Proměření reálného zapojení nám poskytlo průběh přenosu odpovídající průběhu ze simulace v AnadigmDesigneru.

Použité CAM: Sine generator (2Vpp, 1.7KHz)
Filter Biquad(fm=1kHz, Q=0.707)

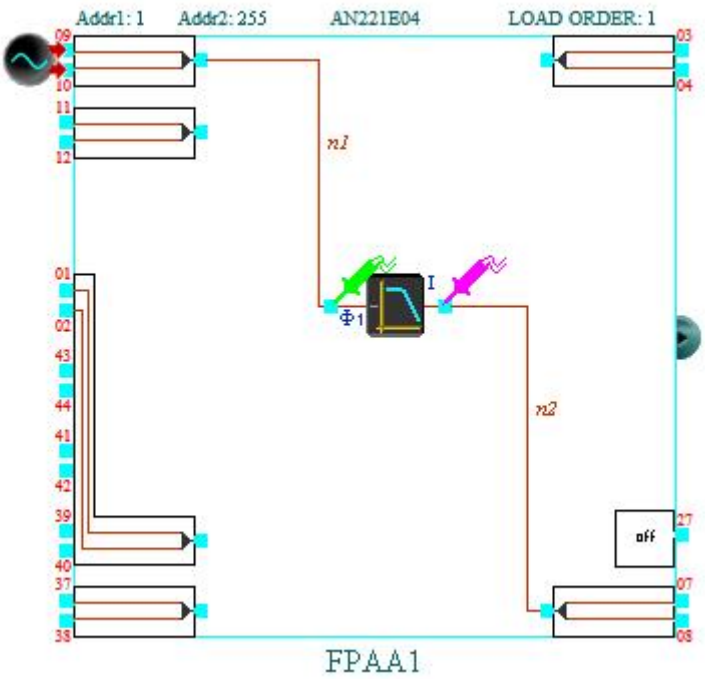


Fig. 16:Schéma zapojení filtru dolní propusti

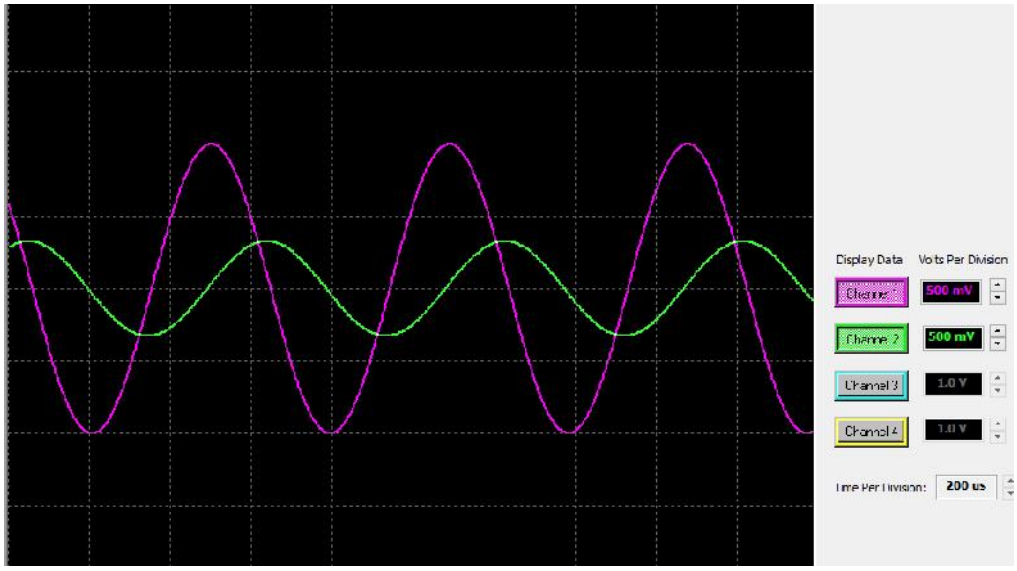


Fig. 17: Simulace dolní propusti při f=1.7kHz

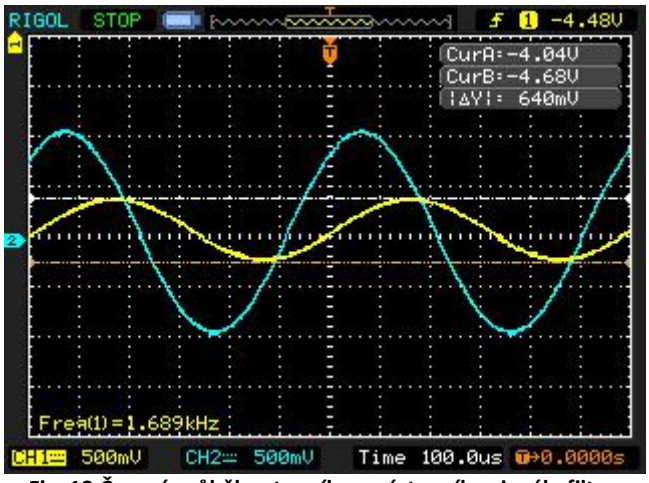
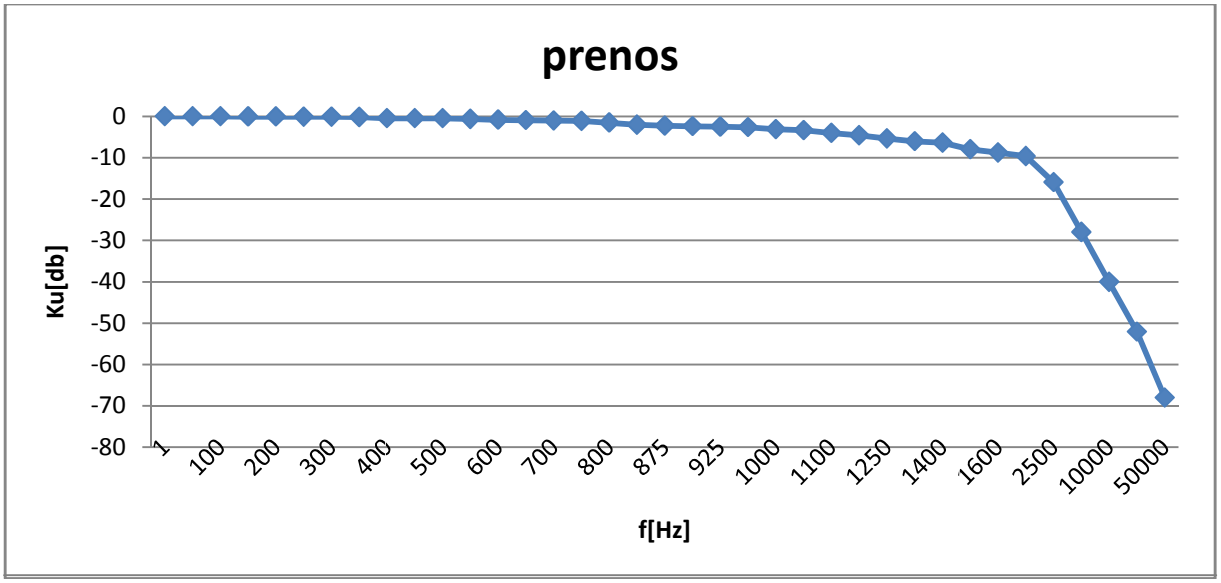


Fig. 18:Časový průběh vstupního a výstupního signálu filtru



5.2.2 Horní propust zadaná pomocí nul a pólů

Další filtr má funkci horní propusti, v tomto případě jsou však parametry bloků zadány frekvencí nul a pólů přenosové funkce.Při použití bikvadického filtru bude pro přenos platit vztah:

$$F(s) = K_0 \cdot \frac{s^2 + \frac{\omega_n}{Q_n} + \omega_n^2}{s^2 + \frac{\omega_p}{Q_p} \cdot s + \omega_p^2}$$

Použité CAM: Sinewave generátor (2Vpp, 3KHz)
FilterBiquad (Filter Type: Pole and Zero, Fp=4KHz, Fz=1KHz, Qp=0.707, Qz=0.707)

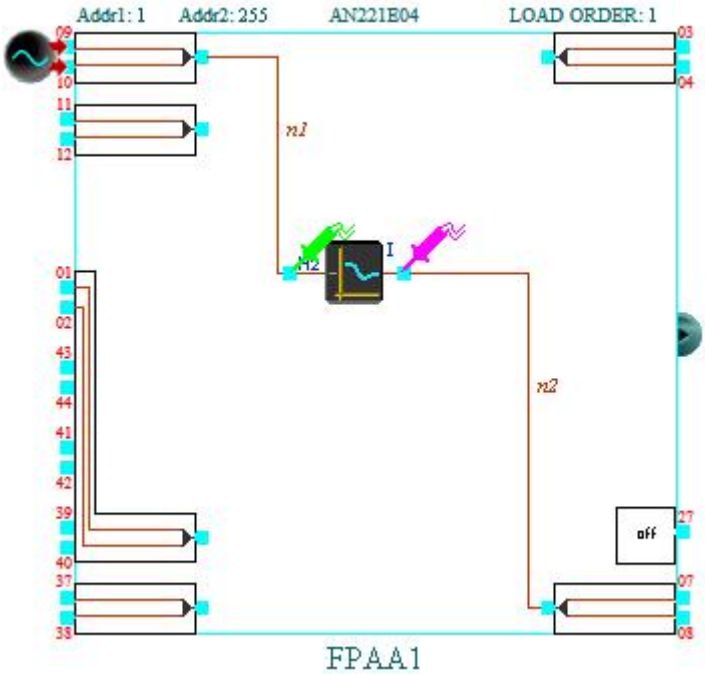


Fig. 19:Schéma zapojení filtru horní propusti

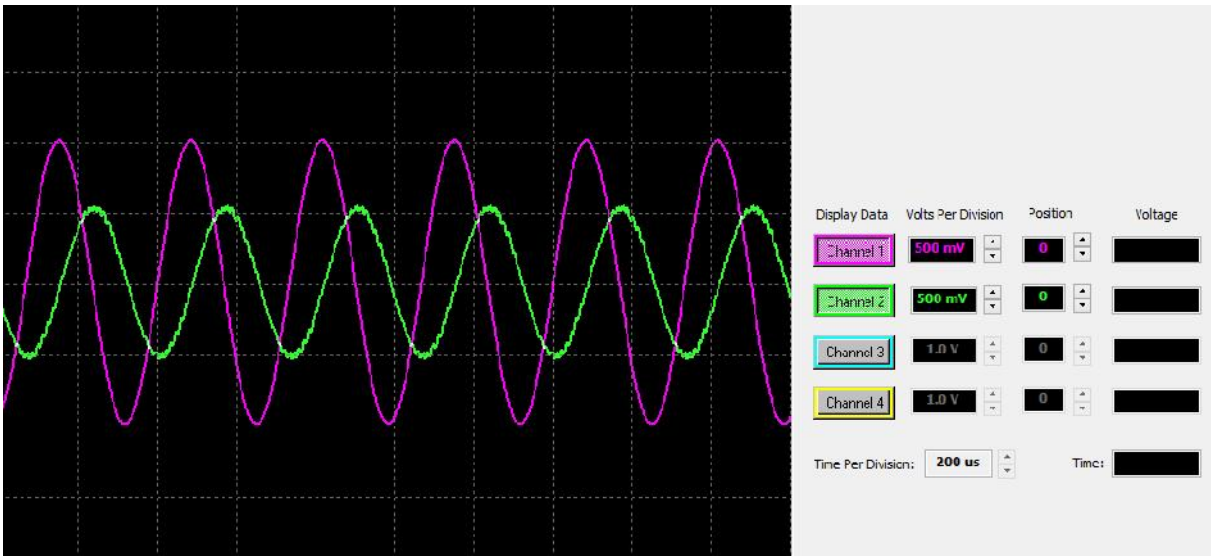
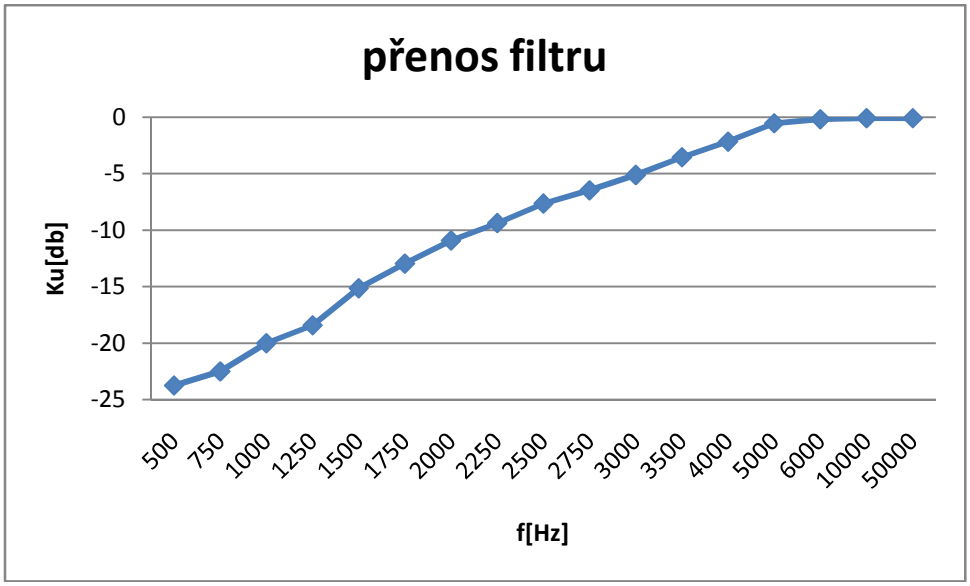


Fig. 20:Simulace horní propusti pro f=3kHz



5.2.3 Návrh pomocí AnadigmFiltr

Pro poslední z navrhovaných filtrů je využit nástroj AnadigmFiltr. Po jeho spuštění se nám otevře nové okno kde vytvoříme filtr podle námi požadovaných parametrů (aproximace, mezní frekvence, šířka pásma). V tomto případě navrhujeme dolní propust s butterworthovou aproximací, útlumem v zakázaném pásmu -30dB, fm=2KHz a B=2KHz. V okně lze zobrazit frekvenční charakteristiku přenosu, stejně jako fázi a skupinové zpoždění filtru. Tlačítkem To AnadigmDesigner pak spustíme automatické sestavení námi zadaného filtru. Při návrhu je třeba brát v zřetel počet využitých bloků k realizaci požadované funkce protože při zvolení příliš strmého průběhu může program navrhnout použití většího množství zdrojů než máme fyzicky k dispozici.

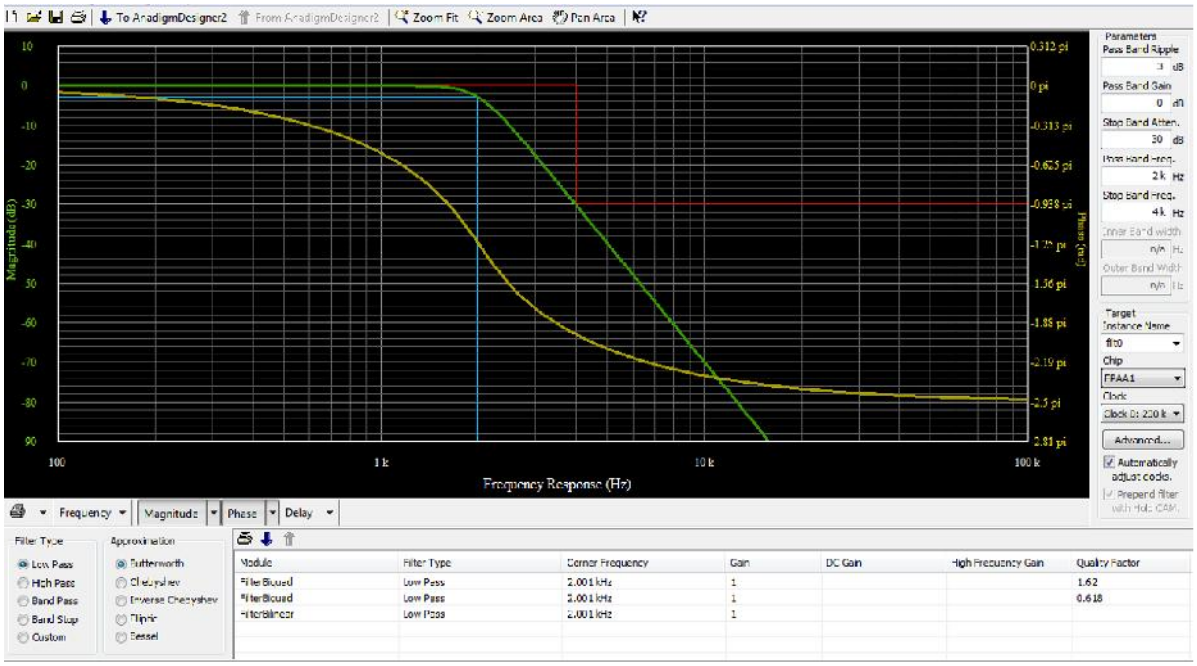


Fig. 21:Přenos a parametry navrhovaného filtru

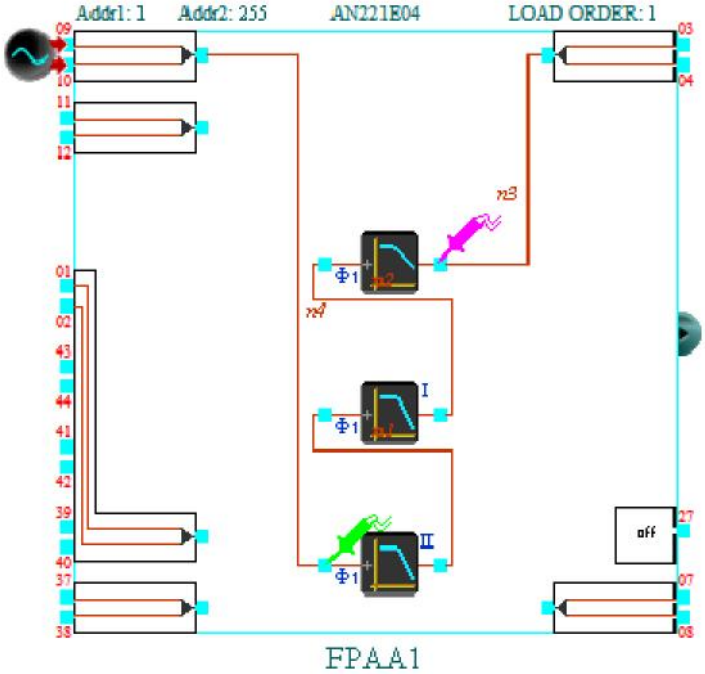


Fig. 22:Schéma zapojení vygenerované pomocí AnadigmFilter

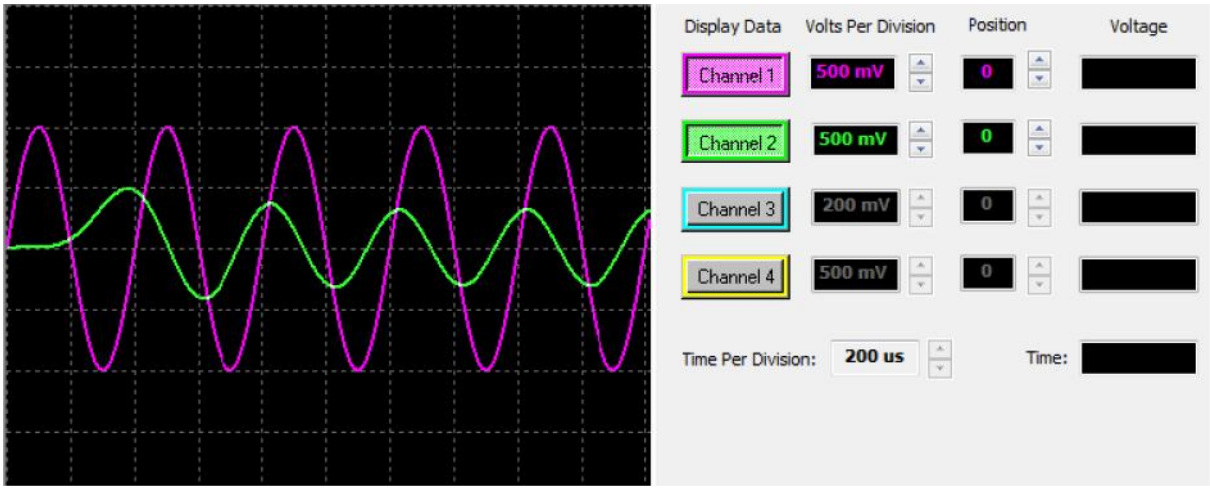


Fig. 23:Simulace vygenerovaného zapojení dolní propusti

5.3 PWM Modulace

Zapojení ze třetí úlohy představuje PWM modulaci. Té je docíleno porovnáváním vstupního sinusového signálu s pilovým průběhem. Zde je třeba do bloku generátoru pily nahrát soubor pro LUT. Toto provedeme v okně s parametry bloku volbou Lookup Table→Load a posléze vybereme odpovídající soubor. V našem případě to bude saw10kHz.

Použité CAM: Periodicwave (Counter reset value=35)
Sine generátor (1.9Vpp, 800Hz)
Komparator (neinvertující)

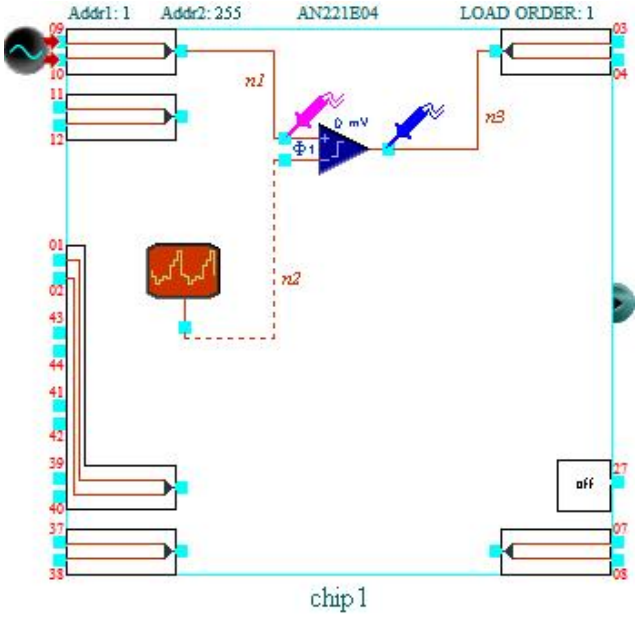


Fig. 24:Schéma zapojení PWM modulátoru

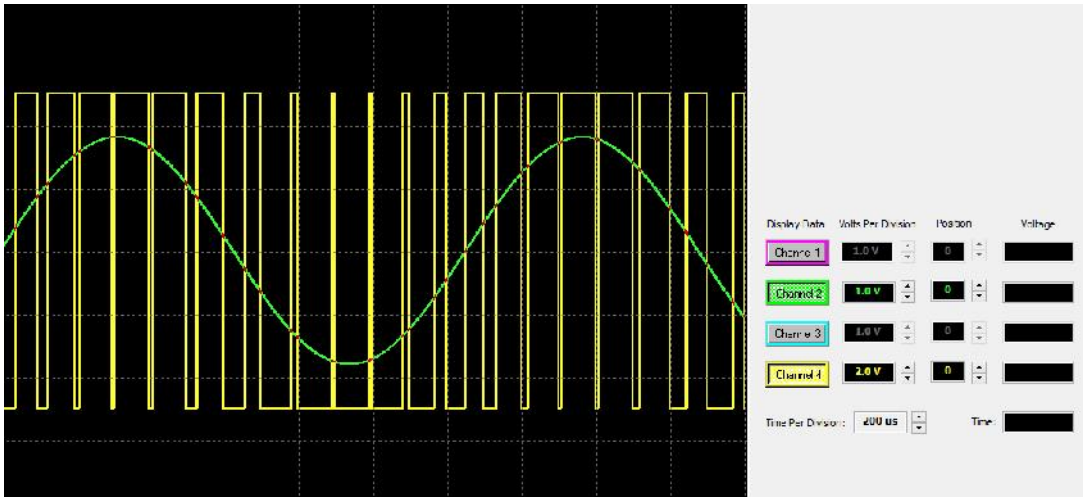


Fig. 25:Simulace PWM modulátoru

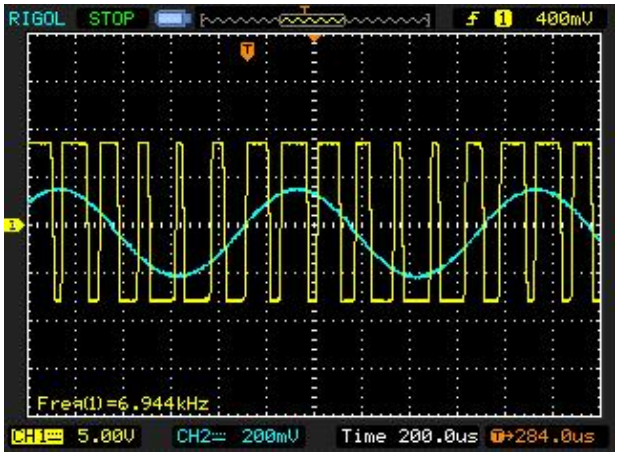


Fig. 26:Výsledný časový průběh PWM modulace

6. ZÁVĚR

V práci je popsán princip funkce programovatelných analogových polí a jejich zevrubné vnitřní uspořádání. Podrobněji jsme se zabývali typem AN221E04 a jeho vývojovým kitem z jehož použití jsme při návrhu laboratorní úlohy vycházeli. V průběhu měření však došlo na zařízení k poruše a praktická úlohy tak musela být měřena na obvodu z diskrétních součástek zapojených na nepájivém poli. Tato zapojení však byla volena tak aby získané výsledky odpovídaly výstupům z měření na funkčním FPAA.

Bezpochyby největší výhodou programovatelných analogových polí je přesnost a časová nenáročnost změn parametrů obvodu bez nutnosti zásahu do fyzického zapojení. Tento přínos dále zvyšuje schopnost konfigurace našeho FPAA za běhu bez nutnosti resetu. Zvláště pak ve srovnání s modifikací běžného analogového obvodu kde je častá potřeba výměny i několika součástek se použití analogového pole jeví jako velmi pohodlné.

Bohužel se jako nejvíce omezující vlastnost této technologie ukázalo frekvenční omezení jejího použití. Technologie spínaných kapacitorů která na jednu stranu umožňuje precizní dodržení zadaných parametrů zároveň omezuje frekvenci signálu který lze v analogovém poli zpracovávat. Tento fakt společně s klesajícím zesílením operačních zesilovačů na vyšších frekvencích limituje podle výrobce použití našeho FPAA do 2MHz. Ve skutečnosti je však tato frekvence vyhovující pouze pro některé aplikace a pro obecné použití je to ještě mnohem méně.

Dále se zvláště při návrhu filtrů s vyšší selektivitou stává omezujícím množství zdrojů které máme k dispozici. Naše FPAA má k dispozici dohromady 8 operačních zesilovačů a 64 kapacitorů což v případě rozsáhlých zapojení nebo požadavků hraničních hodnot parametrů nemusí postačovat. Při vyšších nárocích na navrhovaný obvod je tedy možné použít řetězení desek pomocí k tomu určených pinů a zapojit tak do návrhu více polí.

Samotná laboratorní úloha se potom zaměřuje spíše na osvětlení principu FPAA obecně než na proměřování parametrů konkrétního použitého typu. Studenti si budou moci vyzkoušet postup návrhu a implementace zapojení a dále ověří přesnost dodržení jimi zadaných parametrů na několika typech obvodů. Vzhledem k možnému použití při výuce předmětů BELF a MTEO se úloha zaměřuje především na návrh oscilátorů a filtrů a to několika možnými postupy.

7.SEZNAM POUŽITÝCH ZDROJŮ

[1] ITOH, M. Synthesis of electronic circuits for simulating nonlinear dynamics. International Journal Of Bifurcation and Chaos. 2001, vol. 11, no.3, p. 605-653

[2] DOSTÁL, T. Teorie elektronických obvodů. Skriptum. Brno: FEKT, VUT v Brně, 2006.

[3] Anadig Inc., *AN121E04, AN221E04* Field Programmable Analog Arrays - User Manual, 2003, http://www.anadigm.com/_doc/UM021200-U007.pdf, [cit. 2012-9-10]

[4] Anadig Inc., AN221K04-v4 Anadigm Vortex Development Board , 2010, http://www.anadigm.com/_doc/UM030900-U010.pdf, [cit. 2012-11-10]

[5] Anadig Inc., AnadigmDesigner2 User Manual, 2004, http://www.anadigm.com/_doc/UM020800-U001.pdf, [cit. 2012-10-10]

[6] S. Bains., “Analog's answer to FPGA opens field to masses,” EE Times, vol. 1510, 2008, pp.1.

8. SEZNAM POUŽITÝCH ZKRATEK

FPAA	Field programmable analog array
FPGA	Field programmable gate array
CAB	Configurable analog block
CAM	Configurable analog module
FPGA	Field programmable gate array
SC	Switched capacitor
PWM	Pulse Width Modulation
EPROM	Erasable Programmable Read-Only Memory
SAR	Successive Approximation Register
LUT	Look Up Table

Seznam příloh

Příloha 1. Vzorový protokol z měření navržené laboratorní úlohy

Příloha 2. Připravený formulář pro měření navržené laboratorní úlohy