

# Oponentní posudek disertační práce

**Vypracoval:** Prof. Ing. Karel Vlček, CSc.,  
Ústav počítačových a komunikačních systémů  
Fakulta aplikované informatiky  
Universita Tomáše Bati ve Zlíně

## 1. Závažnost a aktuálnost tématu disertační práce

Disertační práce „**Optimalizace algoritmů a datových struktur pro vyhledávání regulárních výrazů s využitím technologie FPGA**“, kterou předkládá **Ing. Jan Kaštil**, představuje velmi aktuální a žádané téma výzkumné práce. Dokládá to i velké množství citované literatury, které přesahuje stovku odkazů uvedených v závěru práce. Řešení procesu vyhledávání regulárních výrazů je základním cílem činnosti, která probíhá při efektivní spolupráci systému včetně komunikace pomocí počítačové sítě.

Význam a závažnost tématu disertační práce spočívající v optimalizaci algoritmů pro vyhledávání (a vykonávání) regulárních výrazů, je tedy zásadní a ovlivňuje schopnost, kvalitu a rychlost spolupráce počítače připojeného do konfigurace uvažovaného výpočetního systému. Aktuálnost tématu je z hlediska řešení více výpočetních jader, dnes již standardně obsažených a používaných v integrovaných procesorech, vyžaduje modifikované struktury regulárních výrazů, vyžaduje re-interpretaci. Přínos se pak projevuje v tom, že je prováděno více činností v daném pořadí stavů a tedy i jim odpovídajících činností navrhovaného konečného automatu.

## 2. Modelování pro splnění sledovaných cílů

Návrh implementace optimalizace algoritmů, která slouží pro praktické využití výsledků disertační práce, je chápán jako pomocný cíl práce, přesto oceňuji, že byl autorem zahrnut do textu práce. Optimalizace algoritmů je tím směřována na praktické využití jeho výsledků a zároveň je metodou, která přináší nejkratší odezvu při reálné vycházejících z činnosti popsanými regulárními výrazy. V odkazech [62 – 68] disertační práce jsem našel řadu textů, které se danou problematikou zabývají. Z nich vysoce hodnotím zejména práce [64, 65 a 66].

Metodika optimalizace, jak je zřejmé z uvedených prací autora, se může odlišovat podle vlastností implementace. S rozšiřováním moderních hradlových polí FPGA je sestavení RTL (Register Transfer Level) modelů obohacováno o nové přístupy, které zahrnují modely s TLM (Transaction Level Modelling) popisem. Tato metodika popisu, bohužel, není jednoznačně implementovatelná. Na druhé straně přináší výhodu řešení změn implementace tím, že uplatnění těchto změn v průběhu návrhu a to i v pokročilých fázích řešení. Tím, že je možné zařadit programové rutiny procesoru, stává se tato metodika pružnější a výsledné řešení vysokou mírou adaptability konečného automatu.

## 3. Předcházející práce autora – zvolené metody zpracování

Je zřejmé, že i předcházející práce autora, které se danou problematikou zabývají, směřují k cíli, kterým je implementace. Optimalizace algoritmů je v nich vyhodnocena podle běžných kritérií a vytváří tak hodnotící zázemí pro zobecnění později použitých postupů. To však není na újmu obecnosti později navrhované metody optimalizace, která je z hlediska

hodnocení konkrétnější. Tento myšlenkový vývoj je přirozený a logický. S uspokojením konstatuji, že je tento hodnoticí proces v práci přítomen.

Předcházející práce autora svědčí o zaujetí autora zkoumanou problematikou a současně i o jeho ochotě promýšlet nové postupy, svědčí o jeho schopnosti nacházet a akceptovat výhody nových řešení, která nabízejí součástky moderních hradlových polí s možností implementací SoC (System on Chip), obsahující kromě volně propojitelných hradel i procesory s programovými rutinami. Popis modelů i jejich efektivní simulaci pro implementaci SoC je zde podmínkou, která může být splněna právě modelováním transakcí (TLM). To však je již jen otázkou použití metody v daném konkrétním případě.

#### **4. Přínos disertační práce**

Hlavní metodický přínos disertační práce spatřuji v použití transformace abecedy, která umožňuje nekonfliktní postup vyhledávání, umožňuje, aby bylo vyhledávací jednotkou zpracováno více znaků jedním krokem. Navržený způsob vyhodnocování zvyšuje propustnost a dovoluje dosažení úspory paměti až o 200MB. Tato úspora byla prokazatelně potvrzena simulací v experimentální části práce.

Navržený algoritmus navíc umožňuje konstrukci konečného automatu pro zpracování libovolného počtu znaků v jednom taktu. Práce prokazuje, že konečný automat i v tomto případě je implementovatelný, že dosahuje i v tomto případě úspory paměti.

#### **5. Vědecký přínos a praktická využitelnost výsledků**

Vědecký přínos i praktická využitelnost výsledků disertace spočívá ve vytvoření nové architektury pro rychlé vyhledávání regulárních výrazů na základní proveditelné struktuře modelu konečného automatu, který má perfektní funkci prokladu řetězce dat.

Neméně významná je i ta skutečnost, že konečný automat splňuje definiční požadavky pro zpracování pravděpodobnostních veličin a je možné jej použít i pro případ, kdy jsou zpracovávány pravděpodobnostní veličiny. Tím je otevřena cesta pro pravděpodobnostní popis výskytu poruch a z něj vycházející popis spolehlivostních parametrů.

#### **6. Shrnutí a závěrečné doporučení**

Konstatuji, že formální náležitosti práce vyhovují obvyklým požadavkům. Náplní a dosaženými výsledky disertační práce Ing. Jan Kaštil, splňuje ustanovení §47, odst. 4, zákona č. 111/1998 Sb. o vysokých školách tím, že prokázal schopnost a připravenost k samostatné činnosti v oblasti výzkumu a vývoje. **Doporučuji, aby mu, po úspěšné obhajobě, byl udělen akademický titul “doktor (Ph.D.)”.**

Ve Zlíně, dne 29. ledna, 2016

Prof. Ing. Karel Vlček, CSc.  
oponent