



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV TELEKOMUNIKACÍ

DEPARTMENT OF TELECOMMUNICATIONS

KMITOČTOVÁ KOMPENZACE LDO REGULÁTORU POMOCÍ POHYBLIVÉ NULY

FREQUENCY COMPENSATION OF AN LDO REGULATOR USING A MOVABLE ZERO

BAKALÁŘSKÁ PRÁCE

BACHELOR'S THESIS

AUTOR PRÁCE

AUTHOR

Vojtěch Šolc

VEDOUCÍ PRÁCE

SUPERVISOR

doc. Ing. David Kubánek, Ph.D.

BRNO 2025

Bakalářská práce

bakalářský studijní program **Telekomunikační a informační systémy**

Ústav telekomunikací

Student: Vojtěch Šolc

ID: 247181

Ročník: 3

Akademický rok: 2024/25

NÁZEV TÉMATU:

Kmitočtová kompenzace LDO regulátoru pomocí pohyblivé nuly

POKYNY PRO VYPRACOVÁNÍ:

Prostudujte problematiku dvou systémů kmitočtové kompenzace koncového stupně LDO regulátoru – paralelní kmitočtová kompenzace a kmitočtová kompenzace Miller. Navrhněte řešení pro implementaci pohyblivé nuly pro dosažení dobré stability v celém rozsahu výstupního proudu LDO regulátoru v 250nm procesu. Pro obě řešení navrhněte jednoduché modely a srovnajte výsledky simulací modelů a schémat. Porovnejte obě řešení z hlediska PSRR, Line a Load transient response.

DOPORUČENÁ LITERATURA:

Podle pokynů vedoucího práce.

Termín zadání: 10.2.2025

Termín odevzdání: 3.6.2025

Vedoucí práce: doc. Ing. David Kubánek, Ph.D.

Konzultant: Ing. Petr Kadaňka

prof. Ing. Jiří Mišurec, CSc.
předseda rady studijního programu

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

Tato bakalářská práce se zabývá návrhem a analýzou kmitočtové kompenzace LDO regulátoru. Pojednává o možnostech pohyblivé nuly, paralelní a Millerovy kompenzace, její implementaci a matematickému vyjádření. Porovnává dva jednoduché návrhy LDO regulátorů v technologii CMOS z hlediska dynamických vlastností, přechodné odezvy na změnu vstupního napětí a zátěže a parametru PSRR (potlačení zvlnění napájecího napětí).

KLÍČOVÁ SLOVA

LDO regulátor, kmitočtová kompenzace, CMOS technologie, pohyblivá nula

ABSTRACT

This bachelor thesis deals with the design and analysis of frequency compensation of LDO regulator in CMOS technology. It discusses the possibilities of movable zero, parallel and Miller compensation, their implementation and mathematical expression. It compares two simple LDO regulator designs in CMOS technology in terms of dynamic characteristics, line and load transient response and PSRR (power supply rejection ratio) parameter.

KEYWORDS

LDO regulator, frequency compensation, CMOS technology, movable zero

ŠOLC, Vojtěch. *Kmitočtová kompenzace LDO regulátoru pomocí pohyblivé nuly*. Bakalářská práce. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav telekomunikací, 2025. Vedoucí práce: doc. Ing. David Kubánek, Ph.D.

Prohlášení autora o původnosti díla

Jméno a příjmení autora: Vojtěch Šolc
VUT ID autora: 247181
Typ práce: Bakalářská práce
Akademický rok: 2024/25
Téma závěrečné práce: Kmitočtová kompenzace LDO regulátoru pomocí pohyblivé nuly

Prohlašuji, že svou závěrečnou práci jsem vypracoval samostatně pod vedením vedoucí/ho závěrečné práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené závěrečné práce dále prohlašuji, že v souvislosti s vytvořením této závěrečné práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

Brno
.....
podpis autora*

* Autor podepisuje pouze v tištěné verzi.

PODĚKOVÁNÍ

Rád bych poděkoval vedoucímu semestrální práce panu doc. Ing. Davidu Kubánkovi, Ph.D. a konzultantovi panu Ing. Petru Kadaňkovi za odborné vedení, konzultace, trpělivost a podnětné návrhy k práci.

Obsah

Úvod	11
1 Teorie sériových napěťových regulátorů	12
1.1 Klasické zapojení sériového napěťového regulátoru	12
1.2 LDO regulátor	13
1.2.1 Vlastnosti reálných LDO regulátorů	14
2 Kmitočtová kompenzace	18
2.1 Kmitočtová stabilita	19
2.2 Fázová bezpečnost	19
2.3 Přenosová funkce	20
2.4 Proces kompenzace	22
3 Výsledky simulací	33
3.1 Nastavení simulací	33
3.1.1 Simulace přenosové funkce	33
3.1.2 Simulace PSRR	34
3.1.3 Simulace přechodové odezvy LDO regulátoru	34
3.2 Výsledky simulací	34
3.2.1 Výsledky simulace přenosové funkce	34
3.2.2 Výsledky simulace PSRR	38
3.2.3 Výsledky simulace přechodové odezvy LDO regulátoru	39
4 Výpočet přenosové funkce LDO regulátoru	42
4.1 Regulátor s jednostupňovým chybovým zesilovačem	42
4.1.1 Výkonový tranzistor ve slabé inverzi	44
4.1.2 Výkonový tranzistor v silné inverzi	46
4.1.3 Výsledky výpočtů pro regulátor s jednostupňovým chybovým zesilovačem	48
4.2 Regulátor s dvoustupňovým chybovým zesilovačem	49
4.2.1 Výkonový tranzistor ve slabé inverzi	51
4.2.2 Výkonový tranzistor v silné inverzi	54
4.2.3 Výsledky výpočtů pro regulátor s dvoustupňovým chybovým zesilovačem	56
Závěr	57
Literatura	58

Seznam symbolů a zkratk	60
Seznam příloh	61
A Schémata zapojení	62

Seznam obrázků

1.1	Blokové zapojení základního stabilizátoru napětí.	12
1.2	Zapojení jednoduchého sériového regulátoru.	13
1.3	Zapojení jednoduchého LDO regulátoru.	14
1.4	Schéma zapojení pro měření PSRR u LDO regulátorů.	15
1.5	Přechodová odezva na změnu zátěže.	16
1.7	Schéma zapojení pro měření přechodové odezvy u LDO regulátorů.	16
1.6	Přechodová odezva na změnu vstupního napětí zpracovaná.	17
2.1	Blokové schéma zpětnovazebního systému s negativní vazbou.	18
2.2	Graf ilustrující závislost zákmitů výstupního napětí na fázové bezpečnosti.	20
2.3	Znázornění efektu pólu ležícím na kmitočtu 1 kHz na zisk a fázi v Bodeho diagramu.	21
2.4	Znázornění efektu LHP nuly na kmitočtu 1 kHz na zisk a fázi v Bodeho diagramu.	21
2.5	Znázornění efektu RHP nuly na kmitočtu 1 kHz na zisk a fázi v Bodeho diagramu.	22
2.6	Bodeův diagram pro systém se dvěma póly.	23
2.7	Znázornění eliminace efektu pólu pomocí LHP nuly v Bodeho diagramu.	23
2.8	Znázornění rozmístění pólů nekompensovaného LDO regulátoru.	24
2.9	Náhradní zapojení pro koncový stupeň LDO regulátoru.	25
2.10	Rozmístění pólů v kompenzovaném regulátoru s jednostupňovým chybovým zesilovačem.	25
2.11	Náhradní schéma pro paralelně kompenzovaný LDO regulátor s jednostupňovým chybovým zesilovačem s otevřenou smyčkou zpětné vazby.	26
2.12	Náhradní schéma pro LDO regulátor s dvoustupňovým chybovým zesilovačem s kompenzací typu Miller a otevřenou smyčkou zpětné vazby.	27
2.13	Rozmístění pólů v kompenzovaném regulátoru pomocí Millerovy kapacity.	28
2.14	Rozmístění pólů v kompenzovaném regulátoru při nízkém výstupním proudu.	29
2.15	Rozmístění pólů v kompenzovaném regulátoru při vysokém výstupním proudu.	30
2.16	Blokové zapojení LDO regulátoru kompenzovaného pomocí pohyblivé nuly.	30
3.1	Výsledky simulace přenosové funkce LDO regulátoru s paralelní kompenzací.	36

3.2	Výsledky simulace přenosové funkce LDO regulátoru s paralelní kompenzací.	37
3.3	PSRR LDO regulátoru s paralelní kompenzací.	38
3.4	PSRR LDO regulátoru s Millerovou kompenzací.	38
3.5	Přechodová odezva regulátoru s paralelní kompenzací na změnu vstupního napětí.	39
3.6	Přechodová odezva regulátoru s Millerovou kompenzací na změnu vstupního napětí.	40
3.7	Přechodová odezva regulátoru s paralelní kompenzací na změnu zátěže.	40
3.8	Přechodová odezva regulátoru s Millerovou kompenzací na změnu zátěže.	41
A.1	Schéma zapojení LDO regulátoru s jednostupňovým chybovým zesilovačem a pohyblivou nulou.	62
A.2	Schéma zapojení LDO regulátoru s dvoustupňovým chybovým zesilovačem a pohyblivou nulou.	63

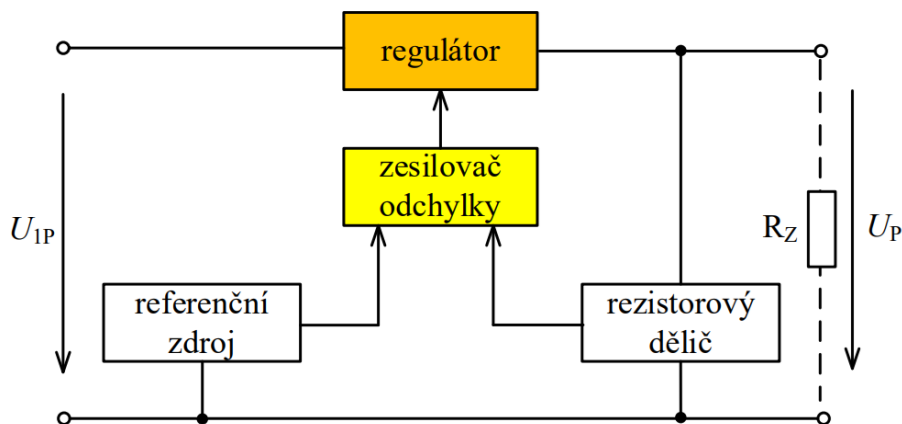
Úvod

Bakalářská práce se zabývá kmitočtovou kompenzací koncového stupně LDO (low dropout) regulátoru, což je klíčový prvek návrhu těchto obvodů. Použitím kompenzace předcházíme nežádoucímu chování obvodu, jako je například samovolné kmitání, protože bez kmitočtové kompenzace může LDO regulátor chovat nepředvídatelně. Pomocí frekvenční kompenzace upravujeme frekvenční odezvu posunem pólů a nul přenosové funkce tak, abychom pomocí úpravy zisku v požadovaném kmitočtovém rozsahu dosáhli stability obvodu a zajistili předvídatelné chování v kmitočtové oblasti. K dosažení stability v této práci používáme koncept pohyblivé nuly.

Tato práce je zaměřena na realizaci kmitočtové kompenzace v technologii CMOS na jednoduchých koncových stupních LDO regulátorů. Porovnává dva základní typy kompenzace, paralelní a Millerovu, a srovnává výsledky simulací a teoretické modelace. Při srovnání návrhů se zaměříme na analýzu přechodové odezvy po vybuzení výstupu a vstupu a potlačení vstupního šumu. Přesnost výpočtů bude porovnána s výsledky analýzy přenosové funkce v kmitočtové oblasti, pro určení relevance těchto výpočtů pro návrh s reálnými součástkami.

1 Teorie sériových napěťových regulátorů

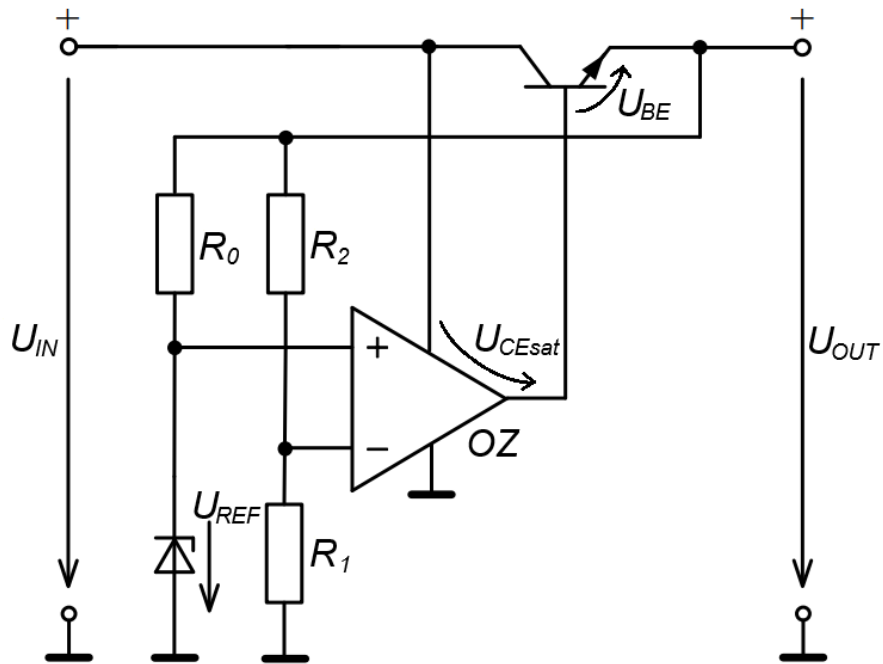
Napěťové regulátory jsou analogové obvody, které zajišťují konstantní napětí na výstupu obvodu nezávislé na kolísání vstupního napětí [14]. Princip funkce je porovnávání výstupního napětí děleného rezistorovým děličem s referenčním napětím. Podle odchylky je upraven proud procházející regulátorem do zátěže. Na obrázku 1.1 je znázorněno blokové zapojení sériového regulátoru. Jako regulátor se používá výkonový tranzistor, který se v zapojení chová jako zdroj proudu řízený napětím.



Obr. 1.1: Blokové zapojení základního stabilizátoru napětí [17].

1.1 Klasické zapojení sériového napěťového regulátoru

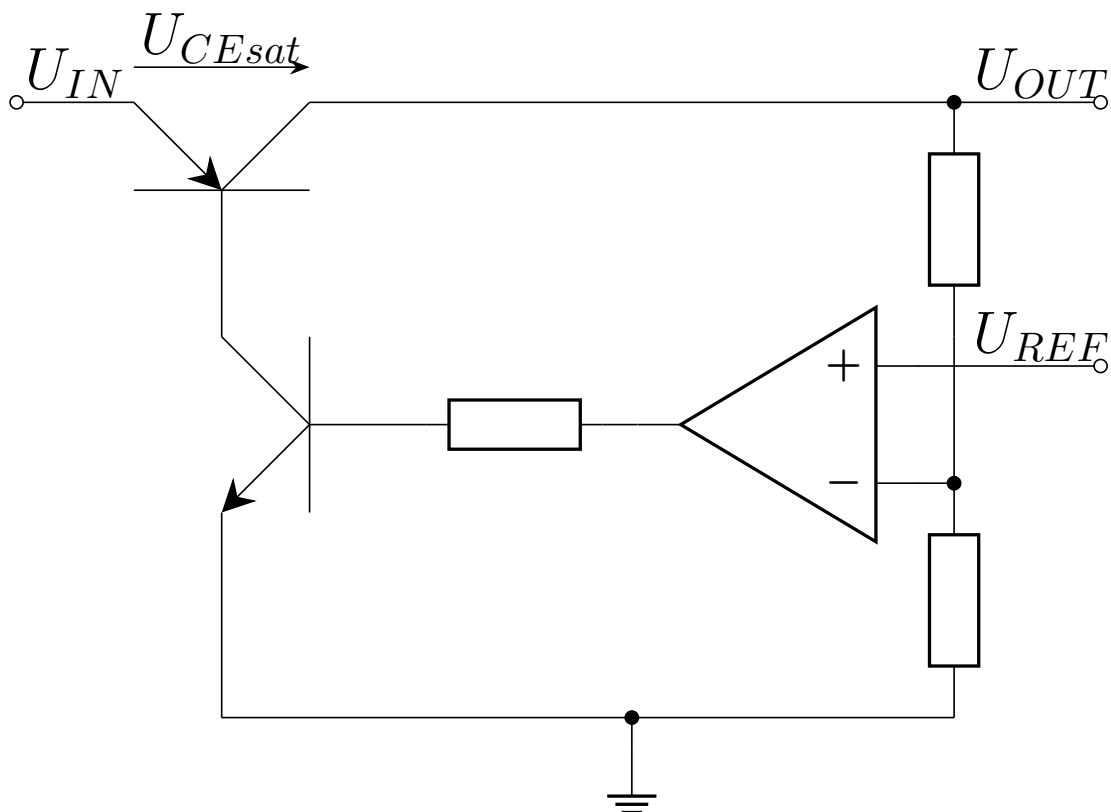
Klasické zapojení sériového stabilizátoru využívá výstupní tranzistor zapojený principiálně jako emitorový sledovač [17]. Hlavní výhodou zapojení s bipolárním tranzistorem typu NPN nebo unipolárním tranzistorem typu NMOS je stabilita a jednoduchost. V zapojení se společným kolektorem (emitorový sledovač) totiž disponuje regulační tranzistor vysokým proudovým zesílením, přičemž napěťové zesílení je rovno jedné. Díky tomu nezavádí výkonový prvek další uzel a jeho kmitočtová kompenzace je jednoduchá. Stabilitu regulátoru neohroží různé odporové a kapacitní zátěže připojené na výstup. Důsledkem jednoduchosti zapojení je ale vysoký úbytek napětí mezi vstupem a výstupem (taktéž dropout), protože na vstupu musí být napětí dostatečně vysoké pro otevření výkonového prvku jiným tranzistorem $U_{IN} = U_{BE} + U_{CEsat} + U_{OUT}$ (viz obrázek 1.2). Toto omezení i zvyšuje nutné výkové ztráty na obvodu, což ho činí nevhodným například pro bateriový provoz.



Obr. 1.2: Zapojení jednoduchého sériového regulátoru [17].

1.2 LDO regulátor

LDO regulátory řeší problém úbytku napětí (dropoutu) použitím tranzistoru PNP nebo unipolárního PMOS, což umožňuje úbytek napětí snížit pouze na saturační napětí tranzistoru, tedy $U_{IN} = U_{CEsat} + U_{OUT}$. Regulační tranzistor je totiž otevírán napětím nižším, než je vstupní. Na obrázku 1.3 lze vidět, že výkonový prvek je v zapojení se společným emitorem, které s vysokým proudovým zesílením má i vysoké napěťové zesílení, což tvoří napěťový uzel ze zátěže regulátoru. Abychom předešli rozkmitání, musí být kapacita a ESR kondenzátoru připojeného na výstup v definovaných mezích [17]. Pro některé LDO regulátory je tak doporučen i přesný typ výstupního blokovacího kondenzátoru paralelně připojeného k zátěži.



Obr. 1.3: Zapojení jednoduchého LDO regulátoru [14].

1.2.1 Vlastnosti reálných LDO regulátorů

LDO regulátory jsou reálné součástky, které jsou limitovány výrobní technologií, mezi základní vlastnosti ovlivňující jejich funkčnost dle [9] patří:

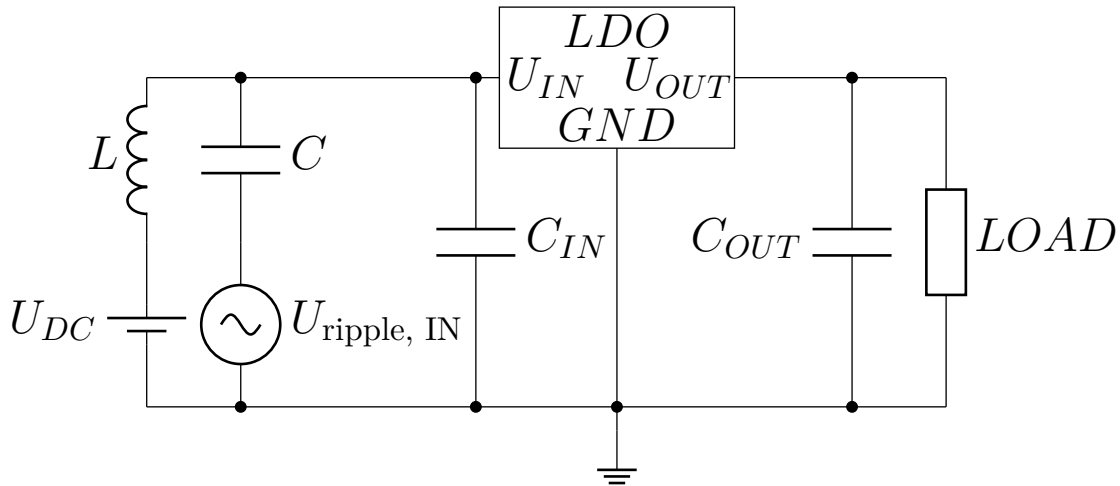
- **Přenos výstupního napětí** - maximální odchylka výstupního napětí mezi jednotlivými kusy za definovaných externích podmínek.
- **Úbytek napětí (dropout)** - rozdíl vstupního a výstupního napětí, při kterém je výkonový prvek plně otevřen a nemůže dále regulovat. Vždy se měří při definovaném proudu.
- **Klidový proud** - proudová spotřeba samotného regulátoru, když není zatížen.

PSRR

PSRR neboli Power Supply Rejection Ratio vyjadřuje schopnost regulátoru potlačit zvlnění vstupního napětí. Vyjadřuje ho logaritmický poměr výstupního šumu ke vstupnímu šumu [11].

$$PSRR[dB] = 20 \log_{10} \left(\frac{U_{\text{ripple, IN}}}{U_{\text{ripple, OUT}}} \right) \quad (1.1)$$

PSRR je vždy měřeno v definovaném frekvenčním rozsahu a je vyjádřeno v decibelech (dB). Hodnota kmitočtu, na kterém je PSRR relevantní, závisí na specifické aplikaci. Křivka PSRR se mění se zatížením regulátoru. K měření se používá schéma zapojení z obrázku 1.4. Cívka brání zkratování střídavého zdroje a kondenzátor předchází zkratu stejnosměrného zdroje. Na zátěži LOAD je měřena střídavá složka napětí. Při měření v simulacích stačí jeden zdroj pro generaci šumu i nastavení pracovního bodu stejnosměrným napětím. Vysoká hodnota PSRR je důležitá hlavně při práci se spínanými zdroji pro potlačení rušení, které produkují.



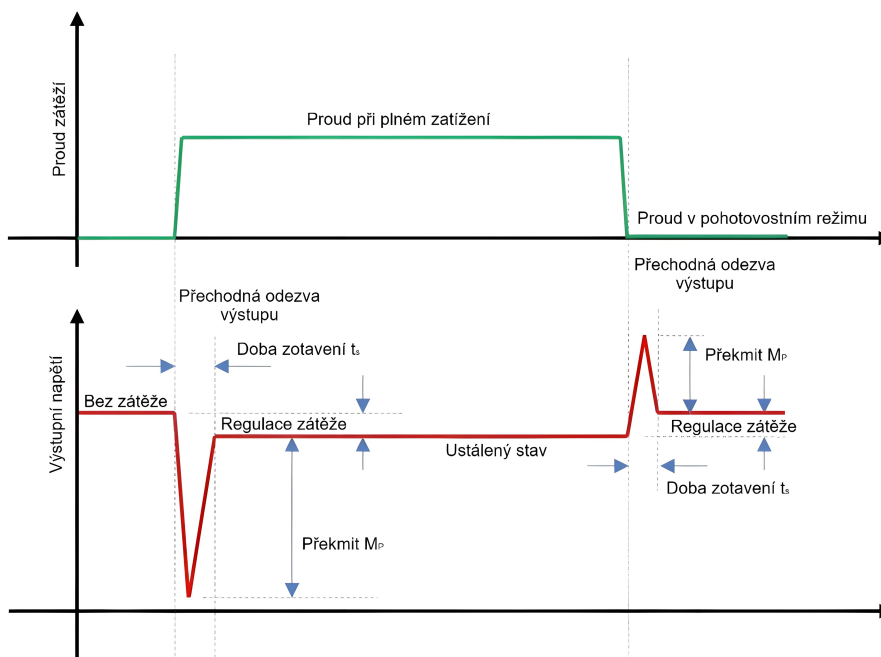
Obr. 1.4: Schéma zapojení pro měření PSRR u LDO regulátorů dle [11]

Přechodová odezva LDO regulátoru

Přechodová odezva LDO regulátoru je reakce na změnu odporu zátěže (load transient response)¹ nebo na napěťový skok vstupního napětí U_{IN} (line transient response)² [16]. Tvar odezvy je určen fázovým zpožděním obvodu se zpětnou vazbou. Nedostatečná kmitočtová kompenzace může způsobovat pomalé ustálení až oscilace. Přílišná kompenzace zpomaluje čas ustálení [12]. V praktické části práce z přechodové odezvy budeme měřit dobu ustálení (settling time) - hodnota času od vybudení po ustálení výstupního napětí do tolerance $\pm 0,1\%$ ($t_{0,1\%}$) při různém zatížení výstupu. Přechodovou odezvu na změnu zátěže (a tedy proudu nutnému pro udržení výstupního napětí) znázorňuje obrázek 1.5, kde vidíme zákmit výstupního napětí jako reakci na změnu zátěže trvajících, než je výkonový prvek přizpůsoben novému proudovému odběru. Z obrázku 1.6 přechodové odezvy na změnu vstupního napětí můžeme vidět zákmit způsobený prudkou změnou vstupního napětí.

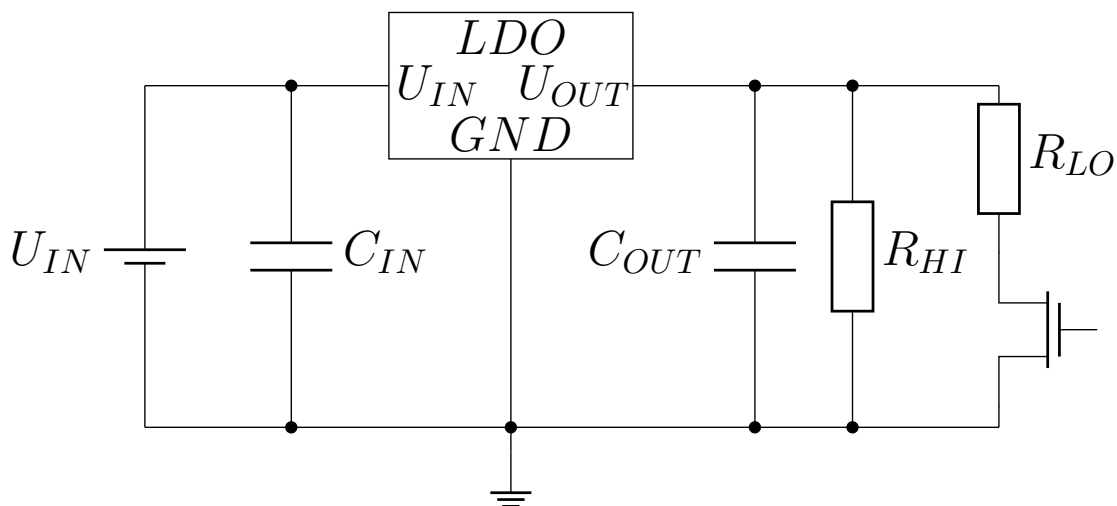
¹Při změně zátěže se změní úbytek napětí na ní vyvolaný proudem výkonovým prvkem, a tedy výstupní napětí.

²Při změně vstupního napětí se změní napětí U_{GS} ovládací proud do zátěže, čímž se změní úbytek napětí na zátěži a tedy výstupní napětí.

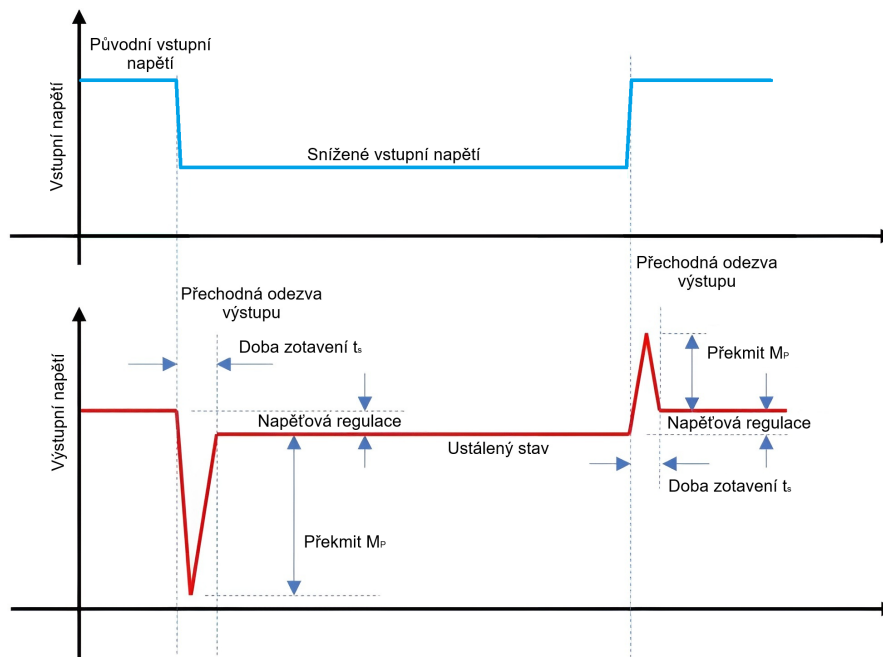


Obr. 1.5: Přechodová odezva na změnu zátěže [10].

Na obrázku 1.7 je znázorněno zapojení pro měření odezvy na změnu zátěže. Pomocí NMOS tranzistoru je ovládána zátěž regulátoru. Při zavřené tranzistoru protéká regulátorem proud určený rezistorem R_{HI} $I = \frac{U_{OUT}}{R_{HI}}$ a po otevření tranzistoru se výstupní proud změnil na $I = U_{OUT} \cdot (\frac{1}{R_{HI}} + \frac{1}{R_{LO}})$, protože je určen paralelní kombinací rezistorů R_{HI} a R_{LO} .



Obr. 1.7: Schéma zapojení pro měření přechodové odezvy u LDO regulátorů dle [13]



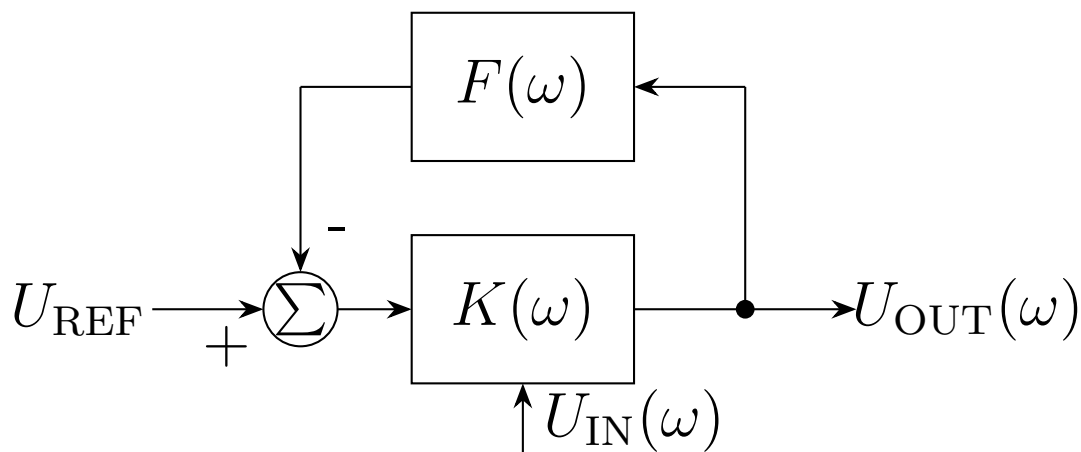
Obr. 1.6: Přechodová odezva na změnu vstupního napětí zpracovaná podle [10] a [9].

Překmit

Překmit (overshoot) M_p je hodnota napětí, o kterou se výstupní napětí při přechodném ději krátkodobě změní od hodnoty napětí po ustálení. Jeho hodnota ukazuje, jak stabilně a rychle LDO regulátor reaguje na změnu pracovních podmínek. Jeho měření z grafu přechodné odezvy regulátoru je vyznačeno v obrázcích 1.5 a 1.6.

2 Kmitočtová kompenzace

Obrázek 1.1 ukazuje, že zesilovač odchylky je zapojen se zápornou zpětnou vazbou. V blokovém modelu zpětnovazebního zapojení na obrázku 2.1 představuje blok $K(\omega)$ zesilovač odchylky s regulačním tranzistorem, který je napájen vstupním napětím U_{IN} a blok $F(\omega)$ nahrazuje zpětnou vazbu zesilovače tvořenou rezistorovým děličem.



Obr. 2.1: Blokové schéma zpětnovazebního systému s negativní vazbou [1].

Záporná zpětná vazba snižuje vliv odchylky zisku zesilovače $K(\omega)$ za předpokladu jeho vysokého zesílení. Přenosovou funkci zpětnovazebního systému tak určuje převážně zpětnovazební člen $F(\omega)$. Zesílení otevřené zpětnovazební smyčky $A(\omega)$ určuje vzorec,

$$A(\omega) = -K(\omega) \cdot F(\omega) \quad (2.1)$$

kde znaménko mínus vyjadřuje použití záporné zpětné vazby.

Zesílení otevřené smyčky $A(\omega)$ určuje zisk celého systému, jeho stabilitu a chování při přechodném ději [1]. V kapitole 1.2.1 byly vysvětleny dva zdroje přechodných dějů pro LDO regulátor - změna zátěže a vstupního napětí (line & load transient). Tyto přechodné děje do systému nevznikají na zdroji referenčního napětí U_{REF} , ale na výstupním uzlu $U_{OUT}(\omega)$, odkud prochází zpětnovazebním členem $F(\omega)$ k zesilovači $K(\omega)$.

2.1 Kmitočtová stabilita

Stabilita je schopnost regulátoru opětovně získat konstantní výstupní napětí po změně vstupního napětí nebo zátěže¹ [15]. Na výstupu nestabilního regulátoru se po přechodném ději objeví stálé kmity, které jsou nežádoucí. Podmínky pro stálou oscilaci zapojení se zápornou zpětnou vazbou jsou,

Amplitudová:

$$|K(\omega) \cdot F(\omega)| = |A(\omega)| = 1 \quad (2.2)$$

Fázová:

$$\varphi = 2 \cdot \pi \cdot n = \text{Arg}(A(\omega)), \quad n \in \mathbb{N} \quad (2.3)$$

Protože regulátor je zapojený se zápornou zpětnou vazbou a protože zesilující kmity vylučují existenci ustáleného stavu, pak pro stabilitu LDO regulátoru s otevřenou smyčkou zpětné vazby musí platit vztahy,

Amplitudová:

$$|A(\omega)| < 1 \quad (2.4)$$

Fázová:

$$\text{Arg}(A(\omega)) \neq 2 \cdot \pi \cdot n, \quad n \in \mathbb{N} \quad (2.5)$$

Stačí, aby alespoň jedna podmínka byla splněna pro kmitočtovou stabilitu pro celé kmitočtové spektrum.

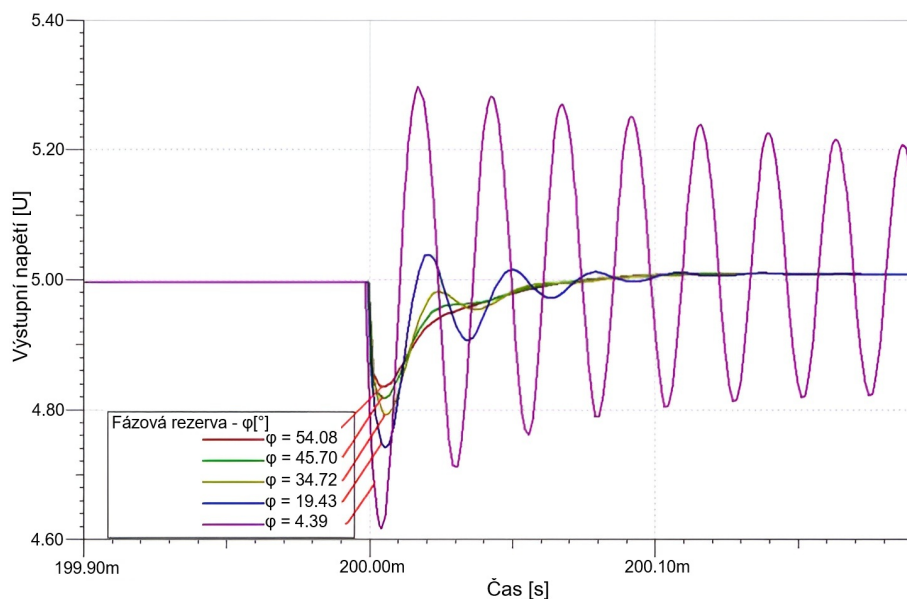
2.2 Fázová bezpečnost

Fázová bezpečnost je hodnota fázového zpoždění na tranzitním kmitočtu.

$$\varphi_m = \text{Arg}(L(f_t)) \quad (2.6)$$

Její měření je znázorněno v obrázku 2.6. Nízká fázová rezerva prodlužuje dobu ustálení výstupu po vybuzení. Graf závislosti výstupního napětí na čase po přechodném ději 2.2 ukazuje, že se zvyšující se fázovou rezervou φ_m klesá velikost nežádoucích zákmitů a překmitu. Ty jsou způsobeny příliš pomalou a silnou reakcí zesilovače odchytky na přechodný děj.

¹Viz kapitola 1.2.1.



Obr. 2.2: Graf ilustrující závislost zákmitů výstupního napětí na fázové bezpečnosti dle [15].

2.3 Přenosová funkce

Přenosová funkce definuje chování systému s otevřenou smyčkou pro vstupní signály. Zahrnuje v sobě rozmístění pólů a nul v komplexní rovině. Zde zobrazený tvar je nejjednodušší pro čitelnost, protože každý výraz vyjadřuje jeden zlom na průběhu přenosové křivky (nulu nebo pól).

$$A = A_0 \frac{(1 + p \cdot N_1) \cdot (1 + p \cdot N_2) \cdot (1 + p \cdot N_3) \cdot \dots \cdot (1 + p \cdot N_i)}{(1 + p \cdot P_1) \cdot (1 + p \cdot P_2) \cdot (1 + p \cdot P_3) \cdot (1 + p \cdot P_4) \cdot \dots \cdot (1 + p \cdot P_j)} \quad (2.7)$$

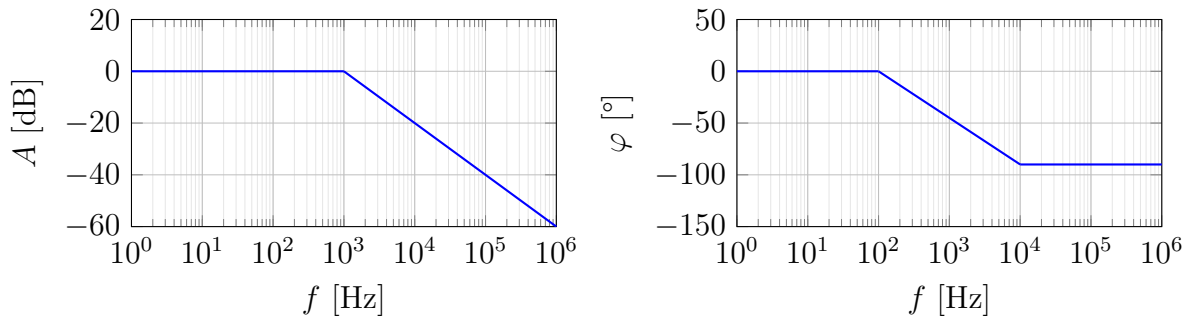
kde N vyjadřuje integrační časovou konstantu nuly a P pólu [12].

Pól přenosové funkce

Mezní kmitočet pólu $1 + p \cdot P_j$ je

$$f_{P_j} = \frac{1}{2 \cdot \pi \cdot P_j} \quad (2.8)$$

Na kmitočtu f_{P_j} pól způsobí pokles zisku 3 dB a pro kmitočty vyšší než f_{P_j} způsobí pokles zisku 20 dB/dek. Současně na kmitočtu f_{P_j} dojde k posunu fáze o -45° a při $f \gg f_{P_j}$ se fáze posune o -90° . Pól typicky vzniká při zatížení transkonduktančního stupně pomocí RC článku.



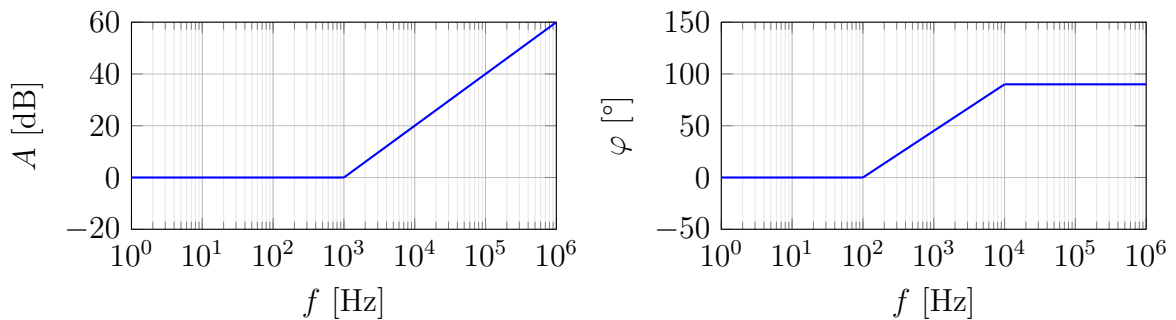
Obr. 2.3: Znázornění efektu pólu ležícím na kmitočtu 1 kHz na zisk a fázi v Bodeho diagramu [18].

Nula přenosové funkce

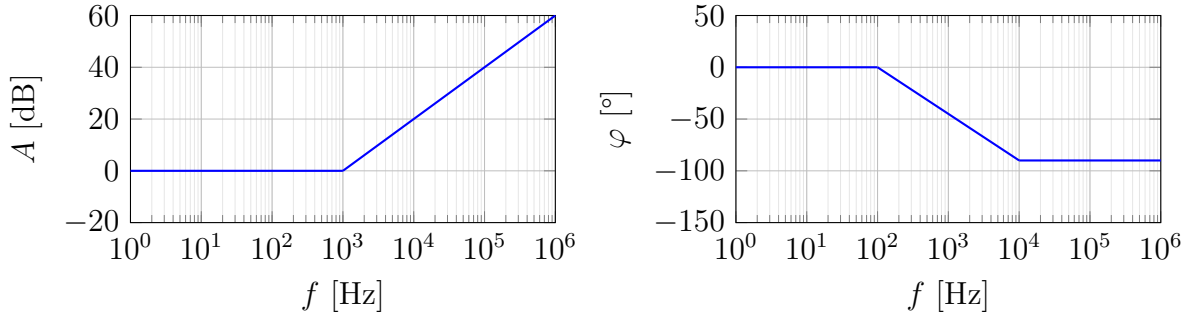
Mezní kmitočet nuly ($1 + p \cdot N_i$) je

$$f_{Ni} = \frac{1}{2 \cdot \pi \cdot N_i} \quad (2.9)$$

Přenosová nula způsobí na kmitočtu f_{Ni} nárůst zisku 3 dB a pro kmitočty vyšší než f_{Ni} způsobí nárůst zisku 20 dB/dek. Protože se nula vyskytuje v komplexní rovině, může se vyskytovat v pravé (RHP - „right half plane“) nebo levé (LHP - „left half plane“) polorovině plochy zobrazující komplexní čísla. Podle tohoto umístění se mění efekt nuly na posun fáze. LHP nula 2.4 současně s nárůstem zisku posunuje fázi o $+45^\circ$ a na kmitočtech $f \gg f_{Ni}$ se fáze posune o $+90^\circ$.



Obr. 2.4: Znázornění efektu LHP nuly na kmitočtu 1 kHz na zisk a fázi v Bodeho diagramu [18].



Obr. 2.5: Znárodnění efektu RHP nuly na kmitočtu 1 kHz na zisk a fázi v Bodeho diagramu [18].

RHP nula je jednoduše poznatelná ze vzorce přenosové funkce 2.7 díky záporné hodnotě $N - (1 - p \cdot N)$. RHP nula 2.5 má stejný efekt na fázi jako pól 2.3, a to posunutí fáze o -45° na kmitočtu f_{Ni} a na kmitočtech $f \gg f_{Ni}$ se fáze posune o -90° . RHP nula způsobuje dva efekty, které dělají kmitočtovou kompenzaci náročnější - způsobuje pokles fáze a nárůst zisku. Zvyšuje tak hodnotu tranzitního kmitočtu f_t a snižuje hodnotu kmitočtu, na kterém se efekt záporné zpětné vazby mění na efekt kladné zpětné vazby [1].

2.4 Proces kompenzace

Obrázek 2.6 představuje kmitočtovou charakteristiku regulátoru s otevřenou smyčkou. Obsahuje dva přenosové póly - dominantní pól (tzn. s nejnižším kmitočtem) $P_1 = \frac{1}{2\pi f_1}$ a limitující pól (tzn. pól, který způsobí posun fáze na 180°) $P_2 = \frac{1}{2\pi f_2}$. Parazitní póly nad P_2 jsou zanedbány. Pro dosažení 5% překmitu ve skokové odezvě pro Butterworthovo rozložení pólů² musí platit vzorec,

$$\frac{f_2}{f_1} \geq 2A_0 \quad (2.10)$$

kde A_0 je počáteční zesílení před prvním pólem.

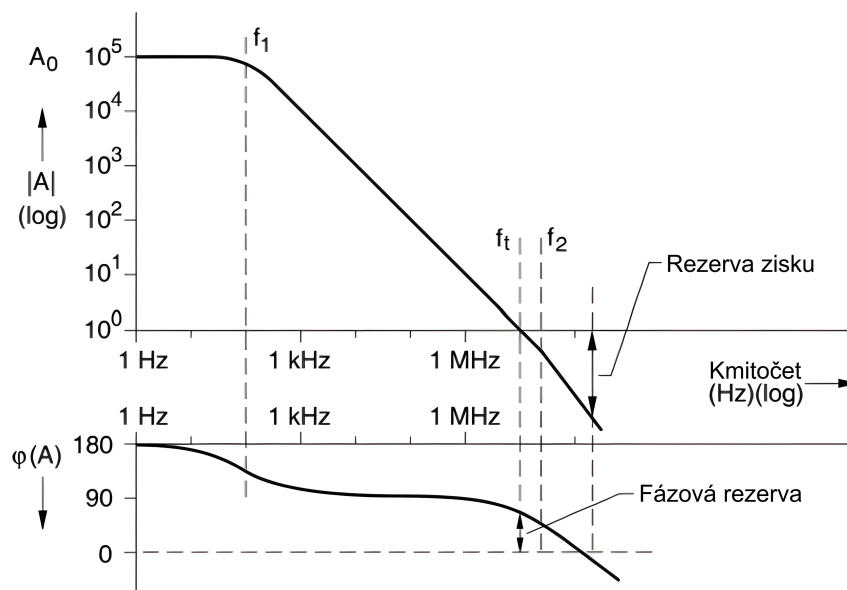
Při splnění této rovnice mezi umístěním pólů a zesílením platí vztahy [6],

$$\frac{1}{2}f_2 \geq f_t \quad (2.11)$$

$$f_1 = \frac{f_t}{A_0} \quad (2.12)$$

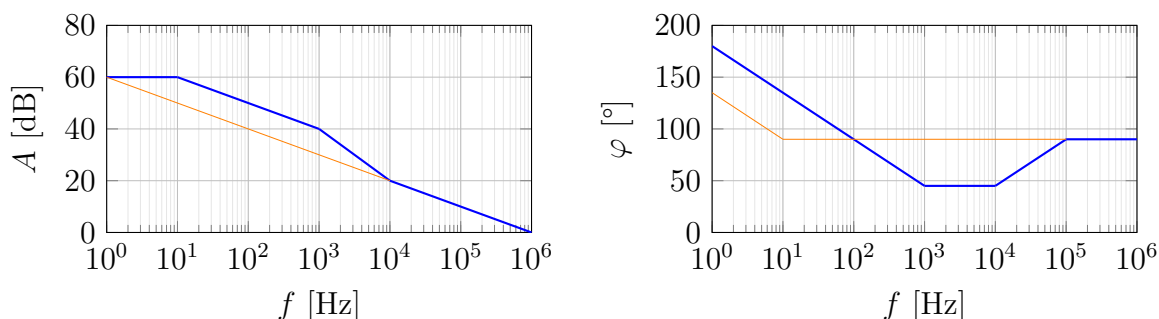
Kmitočtovou kompenzací cílíme na splnění zmíněných vztahů, protože tím zamezíme vzniku samovolných kmitů viz kapitola 2.1, a zároveň zajistíme přijatelnou

²Prioritou Butterworthova rozložení je konstantní zesílení pro kmitočty před prvním pólem [2].



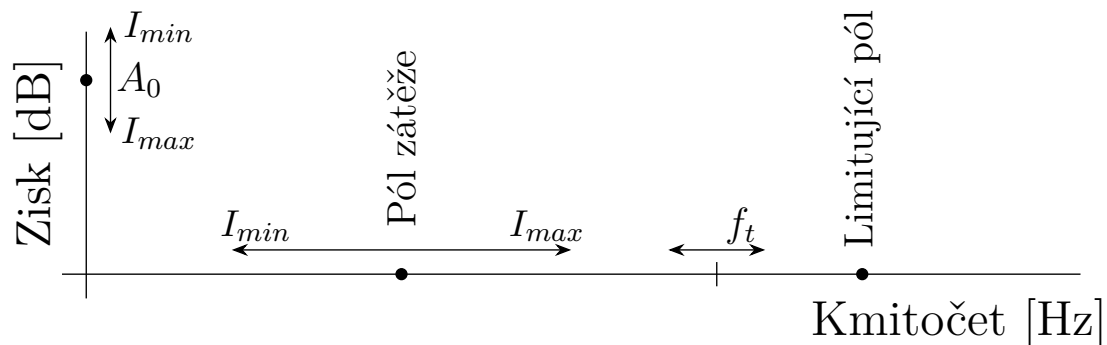
Obr. 2.6: Bodeův diagram pro systém se dvěma póly [6].

odezvu regulátoru na přechodný děj. Toho lze docílit pomocí přidávání kapacitních prvků do signálových uzlů, které způsobí posun příslušných pólů v komplexní rovině. Důsledkem daný pól změni kmitočet, na němž se začne projevovat jeho efekt. Další možností je přidání LHP nuly, čehož docílíme například připojením rezistoru v sérii s kapacitním prvkem. Tím můžeme eliminovat efekt jednoho pólu na zisk a fázový posuv. Takto můžeme nechat bezpečně klesnout zisk (modrá křivka), jak je naznačeno v grafech 2.7. V tomto příkladu jsou póly na kmitočtech 10 Hz a 1 kHz a LHP nula je na kmitočtu 10 kHz. Mezi druhým pólem a nulou klesá zisk rychlostí -40 dB/dek, čímž dosáhneme stejného tranzitního kmitočtu f_t , jako kdyby byl dominantní pól na kmitočtu 1 Hz (křivka oranžové barvy), aniž bychom ohrozili stabilitu, protože LHP nula eliminuje fázový posuv pólu. Díky tomu neporušíme fázovou podmínku 2.5.



Obr. 2.7: Znázornění eliminace efektu pólu pomocí LHP nuly v Bodeho diagramu.

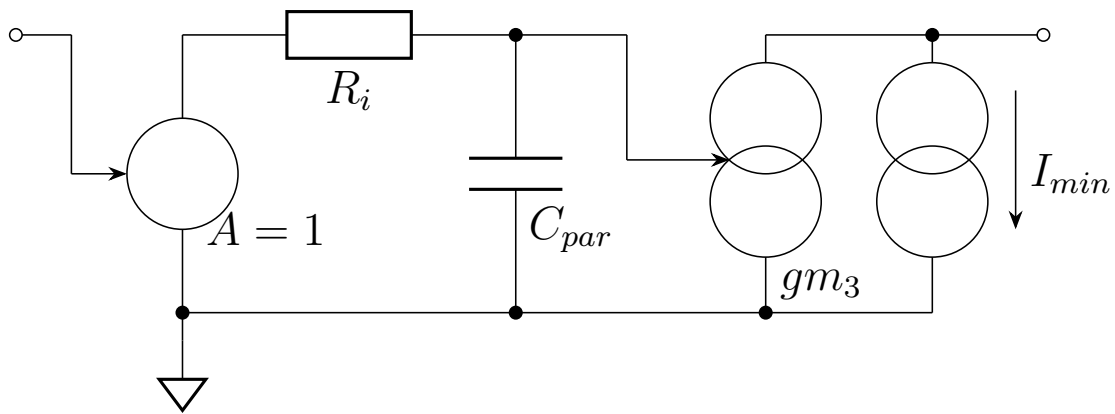
Výzvu pro kmitočtovou kompenzaci LDO regulátoru tvoří výstupní zátěž a výstupní proud, který je na ní závislý. Použití výkonového tranzistoru v zapojení se společným emitorem se tvoří nový signálový uzel. Tento uzel tvoří pól, jehož poloha je závislá na výstupním proudu, jak naznačuje obrázek 2.8. Závislost na hodnotě výstupního proudu vykazuje i stejnosměrné zesílení A_0 . Vzorec 2.12 ukazuje závislost tranzitního kmitočtu na výstupním proudu a bez použití velkého výstupního kondenzátoru, který by posunul pól zátěže na nízký kmitočet a učinil tento pól dominantním, nemůžeme splnit podmínku 2.11 v celém rozsahu výstupního proudu regulátoru.



Obr. 2.8: Znázornění rozmístění pólů nekompenzovaného LDO regulátoru [8].

Limitující pól

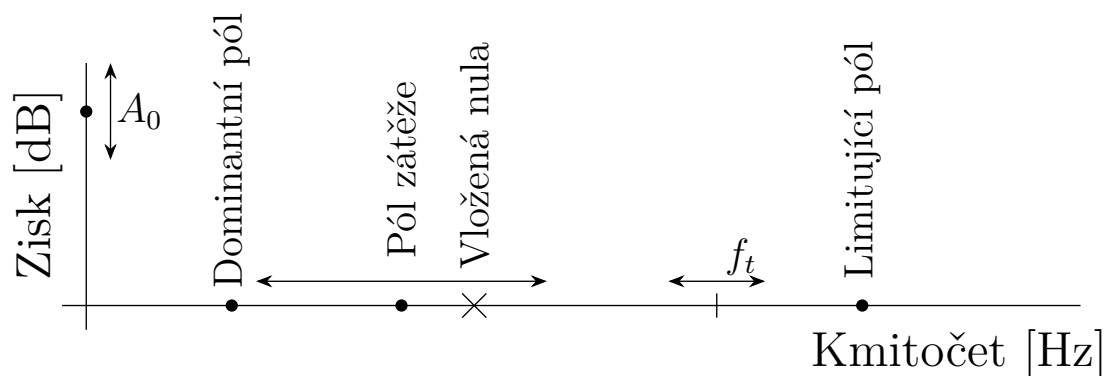
Pól, který způsobí posun fáze na 180° se nazývá limitující. Tranzitní kmitočet musí být nižší než mezní kmitočet tohoto pólu. V LDO regulátorech limitující pól typicky tvoří výkonový tranzistor. Náhradní zapojení koncového stupně je na obrázku 2.9. Velká plocha tohoto tranzistoru mu umožňuje regulovat vysoké výstupní proudy, ale jako vedlejší účinek má vysokou kapacitu C_{par} . Pro lepší dynamické vlastnosti se proto používá sledovač napětí, který se chová jako řízený zdroj napětí se zesílením $A = 1$ a sériovým odporem R_i . Kapacita C_{par} s rezistivitou R_i tvoří pól, který se typicky nachází na nižším kmitočtu než póly tvořené parazitními vlastnostmi tranzistorů, a který je tedy limitující. Zdroj proudu I_{min} slouží pro zachování funkčnosti i při odpojené zátěži. V následujících modelech LDO regulátorů bude koncový stupeň pro jednoduchost modelován pouze jako zdroj proudu řízený napětím, protože jeho vlastnosti mimo strmost gm jsou nezávislé na zbytku obvodu.



Obr. 2.9: Náhradní zapojení pro koncový stupeň LDO regulátoru.

Kompensace LDO regulátoru s jednostupňovým chybovým zesilovačem

Pro kompenzaci LDO regulátoru s jednostupňovým chybovým zesilovačem se používá paralelní kompenzace s vloženou nulou (viz obrázek 2.10). V náhradním schématu zapojení pro regulátor 2.11 nahrazuje diferenční vstup chybového zesilovače zdroj proudu řízený napětím o strmosti gm_1 a s diferenčním odporem r_1 . Koncový stupeň zastupuje zdroj proudu o strmosti gm_2 a diferenčním odporem r_2 . Polohu dominantního pólu určíme pomocí kapacity C_k a polohu nuly pomocí rezistoru R_k . Parazitní vlastnostmi tranzistorů v technologii CMOS tvoří kapacitní prvek C_1 . Je typicky zanedbatelný ve srovnání s kompenzačním kondenzátorem C_K .



Obr. 2.10: Rozmístění pólů v kompenzovaném regulátoru s jednostupňovým chybovým zesilovačem [8].

Polohu limitujícího pólu určíme podle koncového stupně (viz kapitola 2.4). Pro nejjednodušší kompenzaci můžeme ignorovat pól zátěže a nulu tvořenou kompenzací, protože se jejich efekty vykrátí. Pak můžeme pro tranzitní kmitočet f_t použít upravený vzorec podle Huijsinga [6],

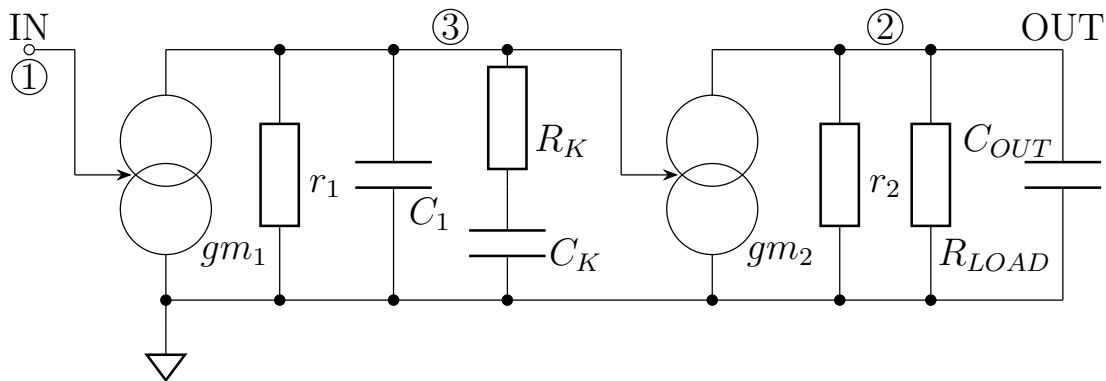
$$f_t = \frac{gm_1 gm_2 (R_{LOAD} \parallel r_2)}{2\pi C_k} \quad (2.13)$$

Při použití tohoto vzorce ignorujeme efekt parazitní kapacity C_1 , protože předpokládáme, že je zanedbatelná oproti kompenzační kapacitě $C_K \gg C_1$. Diferenční odpor stupně r_1 nehraje ve výpočtu tranzitního kmitočtu f_t roli, protože jeho efekt na stejnosměrné zesílení a na polohu dominantního pólu se vzájemně eliminuje.

Hodnota tranzitního kmitočtu závisí na zátěži připojené na výstup. Minimální hodnotu R_{LOAD} určuje výstupní napětí a minimální výstupní proud I_{min} (viz kapitola 2.4). Jestliže jsou pro nižší výstupní proud přípustné horší dynamické podmínky regulátoru, pak je možné podmínku dobré stability 2.11 splnit pro vyšší výstupní proud. Nízký výstupní proud typicky znamená, že je zátěž v režimu spánku (stand-by), tedy nejsou dynamické podmínky klíčové. Důsledkem je nižší fázová bezpečnost a pomalejší ustálení v přechodných dějích, až riziko nestability při nižších výstupních proudech.

Rezistor R_k postupně snižuje vliv pólu nad nulou, kterou tvoří na kmitočtu f_N [6]. Nulu se snažíme umístit na co nejvyšší kmitočet, kde v krajním případě, kdy je pól zátěže na nejnižším kmitočtu, nedochází k nestabilitě. Se vzdáleností pólu zátěže a nuly klesá tranzitní kmitočet f_t , čímž typicky i roste fázová bezpečnost. Tímto aplikujeme efekt ukázaný v grafu eliminace efektu pólu 2.7. Správnou pozici nuly můžeme i částečně kompenzovat závislost tranzitního kmitočtu f_t na výstupním proudu 2.13. Podle [6] lze hodnotu rezistoru R_k určit pro kmitočet f_N , na který ji umístíme, dle vzorce:

$$R_k = \frac{1}{2\pi f_N C_k} \quad (2.14)$$



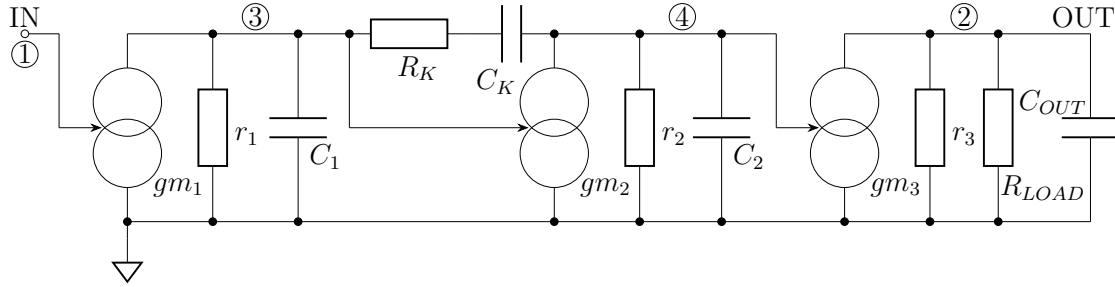
Obr. 2.11: Náhradní schéma pro paralelně kompenzovaný LDO regulátor s jednostupňovým chybovým zesilovačem s otevřenou smyčkou zpětné vazby.

Kompence LDO regulátoru s dvoustupňovým chybovým zesilovačem

Pro kompenzaci LDO regulátoru s dvoustupňovým operačním zesilovačem můžeme použít paralelní kompenzaci, ale její nevýhody jsou:

- Hodnoty ostatních prvků nejsou přesné (parazitních kapacit C_1 a C_2).
- Strmost jednotlivých stupňů se může měnit v závislosti na signálu.

Což vede k vyššímu času ustálení [6].



Obr. 2.12: Náhradní schéma pro LDO regulátor s dvoustupňovým chybovým zesilovačem s kompenzací typu Miller a otevřenou smyčkou zpětné vazby.

Druhá možnost je použití Millerovy kompenzace. V náhradním zapojení regulátoru 2.12 představují kapacitní prvky C_1 a C_2 parazitní kapacitní prvky zesilovacích stupňů. Ty se chovají jako zdroje proudu řízené napětím se strmostí gm_1 a gm_2 a diferenciálním odporem r_1 a r_2 . Koncový stupeň je modelován pomocí zdroje strmosti gm_3 a diferenciálním odporem r_3 . Millerovu kompenzaci tvoří kondenzátor C_K a rezistor R_K . Kondenzátor C_K integruje výstupní proud diferenciálního stupně a prezentuje ho jako napětí na uzlu 4. Tento jev mezi uzly s vysokou impedancí, tedy tvořící pól, vyjádříme vzorcem 2.15, který popisuje efekt Millerovy kompenzace [6]. V tomto vzorci je pro názornost Millerova efektu vynechán kompenzační rezistor R_K .

$$\frac{U_4}{I_3} = \frac{1}{2\pi f C_K} \quad (2.15)$$

kde I_3 je výstupní proud vstupní části chybového zesilovače gm_1 a U_4 je napětí na uzlu 4. Když do vzorce zahrneme transkonduktanci prvního stupně gm_1 a zahrneme koncový stupeň, pak získáme závislost zisku na kmitočtu:

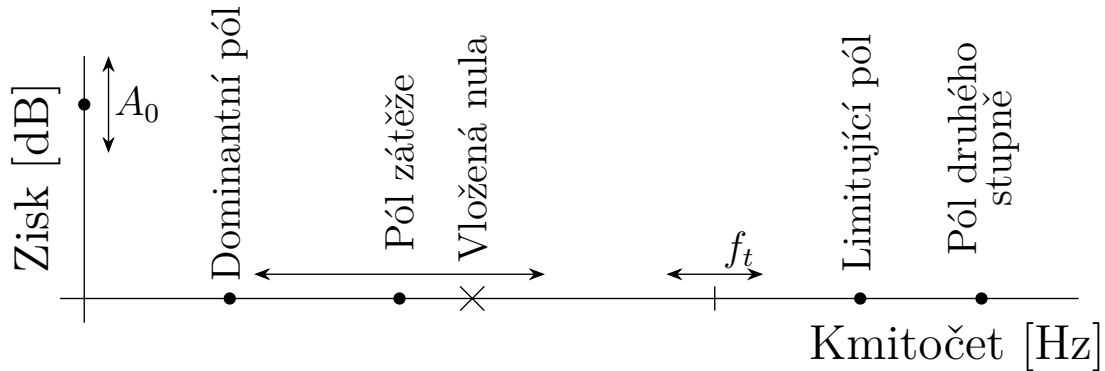
$$\frac{U_{OUT}}{U_{IN}} = \frac{gm_1 gm_3 (R_{LOAD} \parallel r_3)}{2\pi f C_K} \quad (2.16)$$

Jestliže přenos $U_{OUT}/U_{IN} = 1$ definuje tranzitní kmitočet f_t , pak platí,

$$f_t = \frac{gm_1 gm_3 (R_{LOAD} \parallel r_3)}{2\pi C_K} \quad (2.17)$$

čímž získáme závislost tranzitního kmitočtu f_t na kapacitě kompenzačního kondenzátoru C_K a zátěži připojené na výstup R_{LOAD} . Tento vzorec platí za předpokladu zanedbání poklesu zesílení tvořeným párem pól zátěže a nula.

Millerova kompenzace posouvá pól prvního uzlu f_1 na nižší kmitočet a zároveň zvyšuje kmitočet pólu druhého signálového uzlu f_2 na vyšší kmitočet. Tento efekt využívá Millerovu kapacitu ve zpětné vazbě druhého stupně s transkonduktancí gm_2 . Kapacita C_K tedy odděluje póly dál od sebe a určuje hodnotu tranzitního kmitočtu [6]. Pól prvního uzlu na kmitočtu f_1 chceme, aby byl dominantní a druhý pól chceme posunout nejlépe za limitní pól tvořený koncovým stupněm (viz kapitola 2.4), protože jinak jsme nuceni nastavit nižší tranzitní kmitočet f_t .



Obr. 2.13: Rozmístění pólů v kompenzovaném regulátoru pomocí Millerovy kapacity.

Kapacita C_K v přenosové funkci regulátoru vytváří RHP nulu. Rezistor R_K může sloužit k její eliminaci nebo ke změně v LHP nulu. Při splnění podmínky,

$$R_K = \frac{1}{gm_2} \quad (2.18)$$

je nula posunuta na nekonečně vysoký kmitočet a v zapojení se tak neprojeví [1]. Jestliže je rezistivita R_K vyšší, pak se z RHP nuly stane LHP nula (viz kapitola 2.3). Kvůli závislosti tranzitního kmitočtu na R_{LOAD} a tedy na výstupním proudu se následující postup s hledáním polohy nuly shoduje s kompenzací regulátoru s jednostupňovým chybovým zesilovačem v kapitole 2.4. Pro správnou funkci nuly tvořené rezistorem R_k však musí být splněna podmínka 2.18.

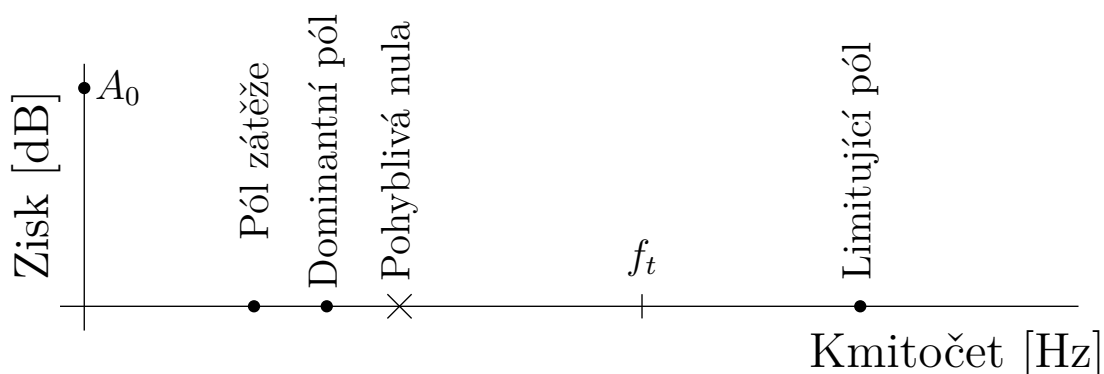
Pohyblivá nula

V této kapitole bude představen koncept pohyblivé nuly v LDO regulátoru popsany v patentu US6556083 [8]. Hlavní výzvu kmitočtové kompenzace popsané v kapitolách výš³ představuje hledání polohy nuly tak, aby regulátor v celém proudovém rozsahu byl stabilní a vykazoval dobré dynamické vlastnosti. Tento problém můžeme eliminovat použitím nuly, která mění svou polohu v závislosti na výstupním proudu, podobně jako pól zátěže. Po její implementaci bude mít LDO regulátor podobné rozmístění pólů a nul jako nákresy pro nízké zatížení (a vysokou hodnotu zátěže R_{LOAD}) 2.14 a pro vysoké zatížení (a nízkou hodnotu zátěže R_{LOAD}) 2.15. Jestliže bude pohyblivá nula mít konstantní řádový odstup od pólu zátěže a zároveň se bude nacházet nula i pól na kmitočtu nižším, než je tranzitní kmitočet f_t ,

$$f_{P_{LOAD}}; f_N < f_t \quad (2.19)$$

pak ve výpočtech můžeme pár pól zátěže a pohyblivá nula nahradit poklesem zisku ΔA , který způsobí⁴.

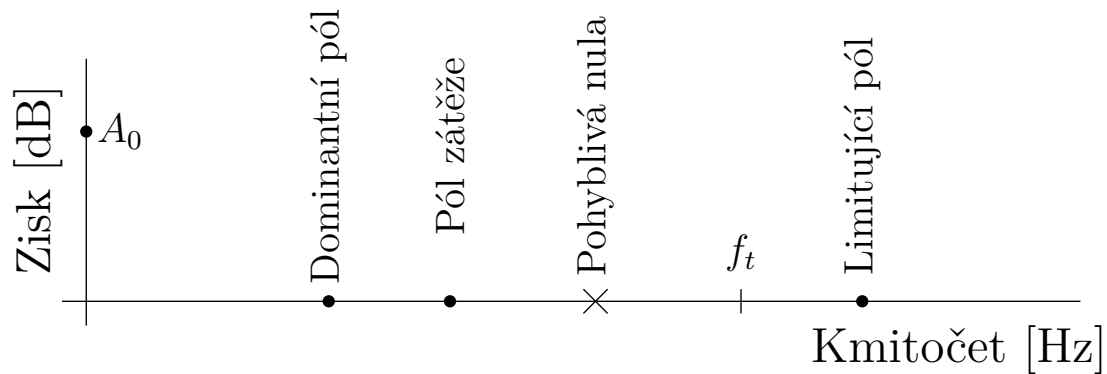
$$\Delta A [dB] = -20 \log_{10} \left(\frac{f_N}{f_{P_{LOAD}}} \right) \quad (2.20)$$



Obr. 2.14: Rozmístění pólů v kompenzovaném regulátoru při nízkém výstupním proudu [8].

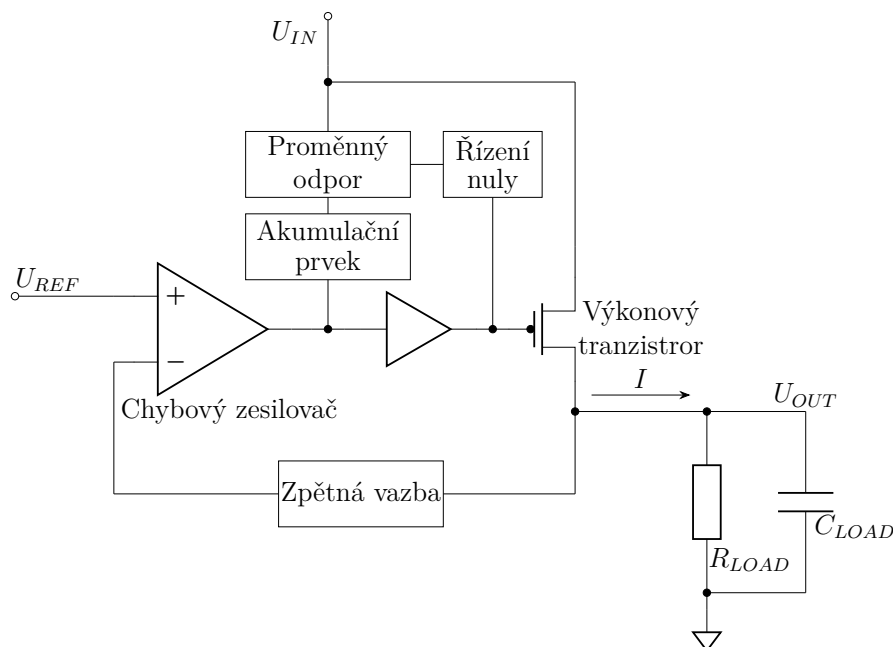
³Kompenzace LDO regulátoru s jednostupňovým 2.4 a dvoustupňovým 2.4 chybovým zesilovačem.

⁴Za předpokladu, že mezi pohyblivou nulou a pólem zátěže nedoje ke změně fáze o 180° .



Obr. 2.15: Rozmístění pólů v kompenzovaném regulátoru při vysokém výstupním proudu [8].

Blokové schéma zapojení podle patentu [8] je v obrázku 2.16. Akumulační prvek zastupuje kompenzační kondenzátor C_K . Proměnný odpor je realizován pomocí CMOS tranzistoru, jehož diferenční odpor kanálu r_{DS} klesá se zvyšujícím se napětím U_{GS} . Princip činnosti spočívá v závislosti napětí nutného pro otevření výkonového tranzistoru U_{GS} na výstupním proudu I . Blok řízení nuly pak může toto napětí upravit a prezentovat jako řídicí napětí pro tranzistor fungující jako aktivní rezistor. Při snížení zátěže R_{LOAD} pak roste výstupní proud, což způsobí posun nuly na vyšší kmitočet společně s pólem zátěže.



Obr. 2.16: Blokové zapojení LDO regulátoru kompenzovaného pomocí pohyblivé nuly [8].

CMOS tranzistor jako aktivní rezistor

Při použití CMOS tranzistoru jako aktivní rezistor pro vytvoření pohyblivé nuly pak je napětí na kanálu U_{DS} nulové a tranzistorem neteče žádný proud I_{DS} . Pro výpočet polohy nuly musíme vyjádřit závislost diferenčního odporu kanálu r_{DS} takto zapojeného tranzistoru na napětí na hradle U_{GS} . Velikost tohoto napětí určuje režim, ve kterém tranzistor operuje. Režimy se liší efektem ve struktuře CMOS, který se dominantně podílí na vedení proudu. Ve slabé inverzi dominuje difuze a v silné inverzi drift minoritních nosičů [5]. Pro tranzistor v silné inverzi platí vztah [7],

$$U_{GS} > 2 \cdot n \cdot U_T + U_{th} \quad (2.21)$$

kde

- n je podprahový faktor (typicky 2 až 3),
- U_T je termální napětí (při pokojové teplotě okolo 26mV),
- U_{th} je prahové napětí tranzistoru.

Proud tranzistorem I_{DS} ve slabé inverzi a jeho závislost na hradlovém napětí udává vzorec [5],

$$I_{DS} = I_0 \frac{W}{L} e^{\frac{\kappa U_{GS} - U_S}{U_T}} \cdot \left(1 - e^{\frac{-U_{DS}}{U_T}}\right) \quad (2.22)$$

kde

- I_0 je předexponenciální činitel proudu,
- $\frac{W}{L}$ je poměr šířky a délky kanálu,
- κ je koeficient vazby hradla, převrácená hodnota n ,
- U_{DS} je napětí na kanálu,
- U_S je napětí na source,
- U_G je napětí na hradle tranzistoru,
- U_T je termální napětí.

Jestliže všechna napětí vztáhneme proti source tranzistoru, pak můžeme určit $U_S = 0$. Derivací této rovnice podle napětí kanálu U_{DS} získáme diferenční vodivost kanálu, ze které můžeme získat závislost diferenčního odporu tranzistoru ve slabé inverzi při nulovém napětí kanálu na napětí hradla U_{GS} .

$$g_{DS} = \frac{dI_{DS}}{dU_{DS}} = \frac{I_0 \frac{W}{L} e^{\frac{U_{GS} - U_{DS}}{U_T}}}{U_T} \quad (2.23)$$

$$r_{DS}(U_{GS}) = \frac{1}{g_{DS}} = \frac{U_T}{I_0 \frac{W}{L} e^{\frac{U_{GS}}{U_T}}} \quad (2.24)$$

Chování proudu kanálem I_{DS} tranzistoru v silné inverzi popisuje vzorec [4],

$$I_{DS} = \frac{K \cdot W}{L} \left((U_{GS} - U_{th}) \cdot U_{DS} - \frac{U_{DS}^2}{2} \right) \quad (2.25)$$

kde K je konstanta výrobního procesu. Tu společně s geometrií tranzistoru nahradíme konstantou β specifickou pro daný tranzistor. Poté vzorec bude upraven na závislost diferenčního odporu r_{DS} na napětí hradla U_{GS} .

$$\beta = \frac{K \cdot W}{L} \quad (2.26)$$

$$g_{DS} = \frac{dI_{DS}}{dU_{DS}} = \beta (U_{GS} - U_{th} - U_{DS}) \quad (2.27)$$

$$r_{DS} = \frac{1}{g_{DS}} = \frac{1}{\beta (U_{GS} - U_{th})} \quad (2.28)$$

Za použití těchto rovnic jsme schopni určit hodnotu diferenčního odporu r_{DS} a polohu pohyblivé nuly v závislosti na hradlovém napětí tranzistoru U_{GS} tvořícího proměnný odpor.

3 Výsledky simulací

V této kapitole jsou prezentovány nastavení a výsledky simulací dvou návrhů LDO regulátorů (s paralelní a s Millerovou kompenzací). Simulované parametry jsou popsány v kapitole 1.2.1. Schémata zapojení simulovaných LDO regulátorů jsou v přílohách A.1 a A.2. Oba návrhy byly vytvořeny a simulovány v prostředí Cadence Virtuoso [3].

3.1 Nastavení simulací

Všechny simulace (s výjimkou přechodové odezvy na změnu zátěže) pro oba modely LDO regulátorů byly provedeny pro čtyři výstupní proudy: 500 mA, 100 mA, 10 mA a 1 mA. Referenční napětí $U_{ref} = 1,8 \text{ V}$ poskytuje ideální zdroj napětí, který je v odpovídajících schématech zapojení označen V0 a V9.

3.1.1 Simulace přenosové funkce

Pro simulaci přenosové funkce v otevřené smyčce $A(f)$ je zapojen do zpětné vazby zdroj napětí¹ 0 V. Tento prvek rozpojuje zpětnou vazbu a umožňuje programu simulaci systému s otevřenou smyčkou. Simulovaná funkce $A(f)$ je definována vztahem 2.1. Pracovní bod byl spočten s uzavřenou smyčkou zpětné vazby. Funkce byla simulována v kmitočtovém rozsahu od 1 Hz do 10 MHz v logaritmické škále. Výsledkem simulačního programu Virtuoso jsou dvě charakteristiky:

- **Amplitudová charakteristika** $|A(f)|$ - křivka zisku v jednotkách dB.
- **Fázová charakteristika** $Arg(A(f))$ - křivka fázového zpoždění ve stupních.

Z charakteristik získáme následující hodnoty:

- **Stejnoseměrné zesílení** A_0 - Stejnoseměrné zesílení, neboli zesílení při nulovém kmitočtu, je stejné, jako zesílení při nízkých kmitočtech před dominantním pólem, kde ho odečteme.
- **Tranzitní kmitočet** f_t - Frekvence, při níž má otevřená smyčka jednotkový zisk. Odečítáme ji z amplitudové charakteristiky podle podmínky $|L(f)| = 1$.
- **Kmitočty pólů** f_{Pi} **a pohyblivé nuly** f_N - Poloha pólů lze určit díky fázovému posunu 45° na jejich mezním kmitočtu f_{Pi} (viz kapitola 2.3). LHP nulu identifikujeme pomocí posunu fáze o -45° (viz kapitola 2.3).
- **Fázová bezpečnost** φ_m - Fázovou bezpečnost odečteme z fázové charakteristiky na tranzitním kmitočtu f_t . Odečtení fázové bezpečnosti je znázorněno na obrázku 2.6.

¹Ve schéma zapojení s jednostupňovým zesilovačem A.1 se tento zdroj jmenuje V1, pro schéma zapojení A.2 s dvoustupňovým zesilovačem se jmenuje V10.

3.1.2 Simulace PSRR

Při simulaci PSRR byla zavedena do zdroje vstupního napětí střídavá složka a následně odečtena AC složka na výstupu. Poté bylo určeno PSRR v jednotce dB pomocí vzorce 1.1. Modely byly porovnány podle nejnižší dosažené hodnoty PSRR a hodnoty dosažené na nízkých frekvencích, kde je hodnota PSRR konstantní.

3.1.3 Simulace přechodové odezvy LDO regulátoru

Pro vyhodnocení přechodové odezvy LDO regulátoru byla použita tranzientní analýza. Odezva na změnu vstupního napětí byla simulována přivedením na vstupní větvi LDO regulátoru pravoúhlého impulzu ze 3 V na 5 V v čase $t = 0,5 \mu\text{s}$. Změna zátěže byla simulována použitím modelu ideálního rezistoru ovládaného zdrojem proudu, který v čase $t = 1 \mu\text{s}$ změní svůj proud z 1 mA na 500 mA. Výsledkem simulace je překmit M_p a čas ustálení výstupního napětí do tolerance $\pm 0,1\%$ ($t_{0,1\%}$). Pro přechodovou odezvu změny zátěže odečteme i čas ustálení do tolerance $\pm 1\%$ ($t_{1\%}$).

3.2 Výsledky simulací

3.2.1 Výsledky simulace přenosové funkce

Simulované výsledky pro LDO regulátor byly rozděleny do dvou tabulek. V tabulce 3.1 jsou polohy pólů a pohyblivé nuly pro LDO regulátor s paralelní kompenzací a v tabulce 3.3 je totéž pro Millerovu kompenzaci. Tabulky 3.2 a 3.4 shrnují odečtené dynamické parametry LDO regulátoru, a to stejnosměrné zesílení A_0 , tranzitní kmitočet f_t a fázovou bezpečnost φ_m pro obě varianty LDO regulátoru. Amplitudové charakteristiky byly vyneseny v grafech 3.1a a 3.2a a fázové charakteristiky v grafech 3.1b a 3.2b. LDO regulátor s Millerovou kompenzací díky dvoustupňovému chybovému zesilovači má vyšší stejnosměrné zesílení A_0 než regulátor s jednostupňovým zesilovačem přibližně o 40 dB. Také vykazuje vyšší tranzitní kmitočet f_t . Při nízkých výstupních proudech má regulátor s paralelní kompenzací vyšší fázovou rezervu φ_m .

Výsledky pro LDO regulátor s paralelní kompenzací

Z tabulky polohy pólů a nuly 3.1 lze určit polohu pólu tvořeného paralelní kompenzací na kmitočet 380 Hz. Hodnota pro nižší proudy je rozdílná kvůli chybě způsobené krátkou vzdáleností mezi póly. V grafu fázové charakteristiky 3.1b lze pozorovat, že se snižujícím proudem roste vzdálenost mezi pólem tvořeným zátěží a pohyblivou

nulou². V grafu amplitudové charakteristiky 3.1a i tabulky klíčových hodnot 3.2 je zřejmý pokles zesílení při nízkých kmitočtech A_0 a nárůst tranzitního kmitočtu f_t .

Výstupní proud I [mA]	f_{P1} [Hz]	f_{P2} [kHz]	f_N [kHz]	f_{P3} [kHz]
1	84,03	0,8259	4,329	114,2
10	266,7	1,941	35,40	562,9
100	365,1	12,88	137,1	997,6
500	381,5	77,72	313,4	1018

Tab. 3.1: Poloha pólů a nuly u LDO regulátoru s paralelní kompenzací.

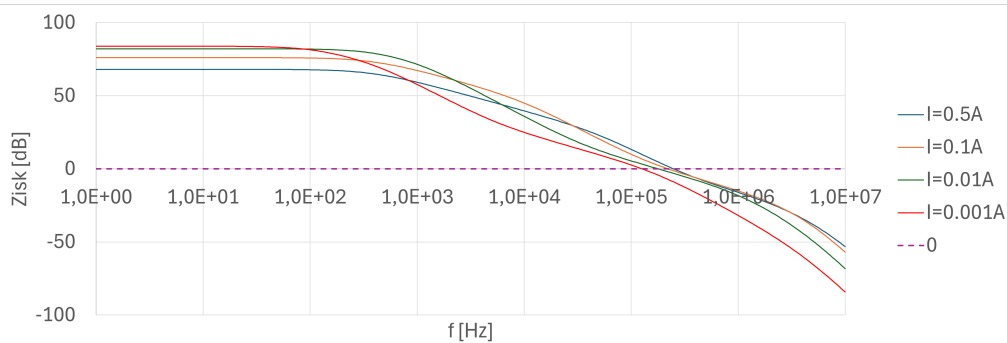
Výstupní proud I [mA]	A_0 [dB]	f_t [kHz]	φ_m [°]
1	83,9	126,3	49,17
10	82,2	178,5	65,80
100	76,1	221,0	53,08
500	68,1	248,6	42,71

Tab. 3.2: Dynamické parametry LDO regulátoru s paralelní kompenzací.

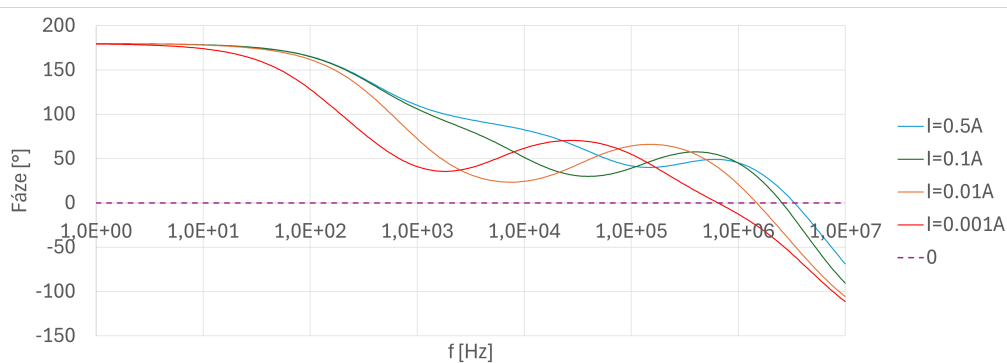
Výsledky pro LDO regulátor s Millerovou kompenzací

Z tabulky polohy pólů a nuly 3.3 lze určit polohu pólu tvořeného Millerovou kompenzací na kmitočet 9,5 Hz. Tento pól je v celém simulovaném rozsahu výstupního proudu I vždy dominantní, protože pól zátěže na nižším kmitočtu nevyskytuje. Z grafu fázové charakteristiky 3.2b vyplývá, že se snižujícím proudem se zvyšuje vzdálenost mezi pólem tvořeným zátěží a pohyblivou nulou. Tento efekt je pozorovatelný v klesající hodnotě lokálního minima křivky fázové charakteristiky mezi pólem a nulou. Při nízkých výstupních proudech I totiž nedochází k překrytí pólů, jako u LDO regulátoru s paralelní kompenzací. V grafu amplitudové charakteristiky 3.2a i tabulky klíčových hodnot 3.4 je zřetelný pokles zesílení při nízkých kmitočtech A_0 . Fázová rezerva tohoto modelu s klesajícím výstupním proudem I a pro proud $I = 1$ mA má nízkou fázovou rezervu $\varphi_m = 25,91^\circ$, která, dle dodatečných simulací, s klesajícím proudem neklesá. LDO regulátor s Millerovou kompenzací je tak stabilní i pro velmi malé zatěžovací proudy.

²Poloha pólu zátěže při výstupním proudu $I = 1$ mA je přibližně 200 Hz za předpokladu, že pól kompenzace se nepohybuje a zůstává na kmitočtu 380 Hz.



(a) Amplitudová charakteristika LDO regulátoru s paralelní kompenzací.



(b) Fázová charakteristika LDO regulátoru s paralelní kompenzací.

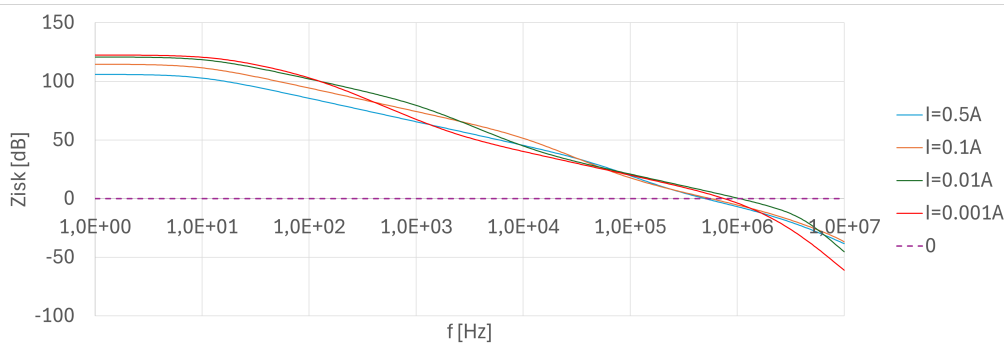
Obr. 3.1: Výsledky simulace přenosové funkce LDO regulátoru s paralelní kompenzací.

Výstupní proud I [mA]	f_{P1} [Hz]	f_{P2} [kHz]	f_N [kHz]	f_{P3} [kHz]
1	11,64	0,1167	1,924	505,5
10	11,57	1,408	10,36	1224
100	9,663	13,69	76,94	1725
500	9,518	57,54	288,4	1755

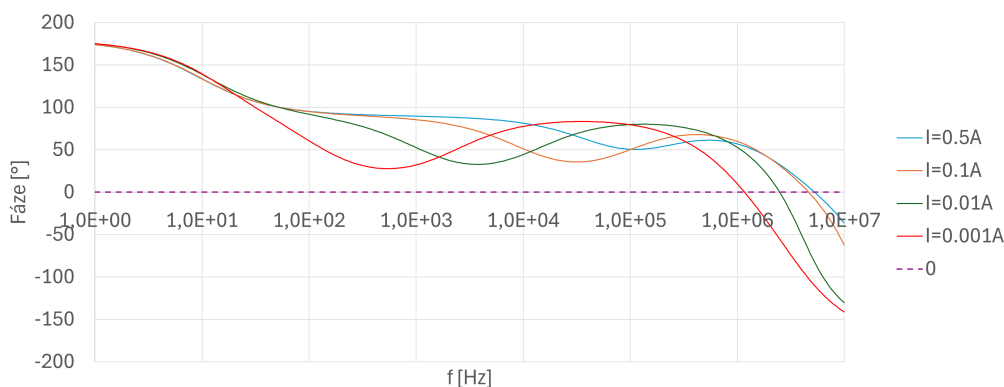
Tab. 3.3: Poloha pólů a nulů u LDO regulátoru s Millerovou kompenzací.

Výstupní proud I [mA]	A_0 [dB]	f_t [kHz]	φ_m [°]
1	122,5	758,8	25,91
10	120,7	1053	51,11
100	114,6	565,0	66,94
500	106,0	506,7	61,05

Tab. 3.4: Dynamické parametry LDO regulátoru s Millerovou kompenzací.



(a) Amplitudová charakteristika LDO regulátoru s Millerovou kompenzací.



(b) Fázová charakteristika LDO regulátoru s Millerovou kompenzací.

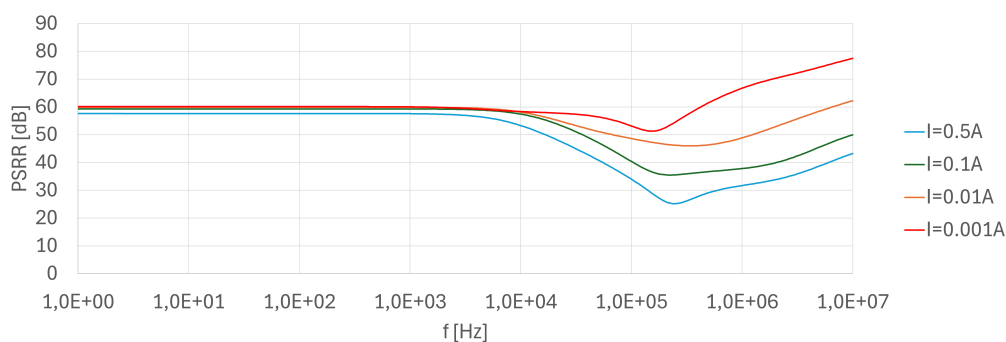
Obr. 3.2: Výsledky simulace přenosové funkce LDO regulátoru s paralelní kompenzací.

3.2.2 Výsledky simulace PSRR

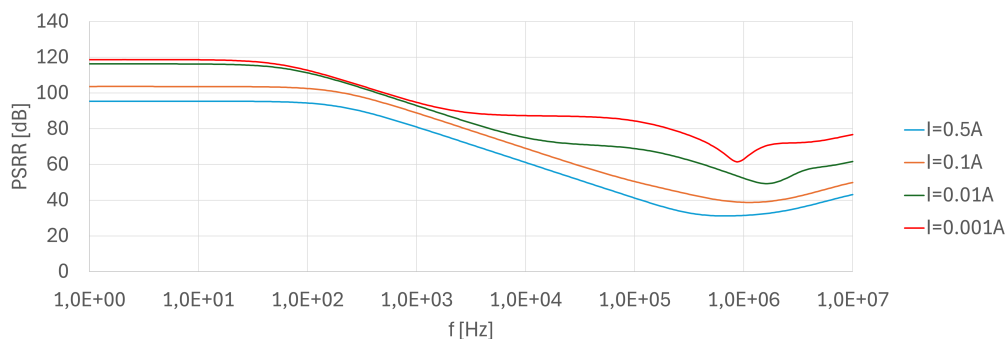
Simulované výsledky PSRR pro obě varianty LDO regulátorů jsou v tabulce 3.5 a grafech 3.3 a 3.4. Grafy 3.3 a 3.4 představují závislost PSRR na kmitočtu šumu. LDO regulátor s Millerovou kompenzací dosahuje lepšího potlačení šumu pro nízké kmitočty i pro minimální hodnoty PSRR. Také vykazuje závislost PSRR na výstupním proudu už od nízkých kmitočtů.

I [mA]	PSRR [dB] reg. s par. komp.		PSRR [dB] reg. s Mill. komp.	
	Nízké kmitočty	Minimum	Nízké kmitočty	Minimum
1	60,10	51,31	118,7	61,46
10	59,89	46,00	116,3	49,27
100	59,29	35,49	103,6	38,76
500	57,64	25,17	95,42	31,19

Tab. 3.5: Výsledky simulace PSRR pro obě varianty LDO regulátorů.



Obr. 3.3: PSRR LDO regulátoru s paralelní kompenzací.



Obr. 3.4: PSRR LDO regulátoru s Millerovou kompenzací.

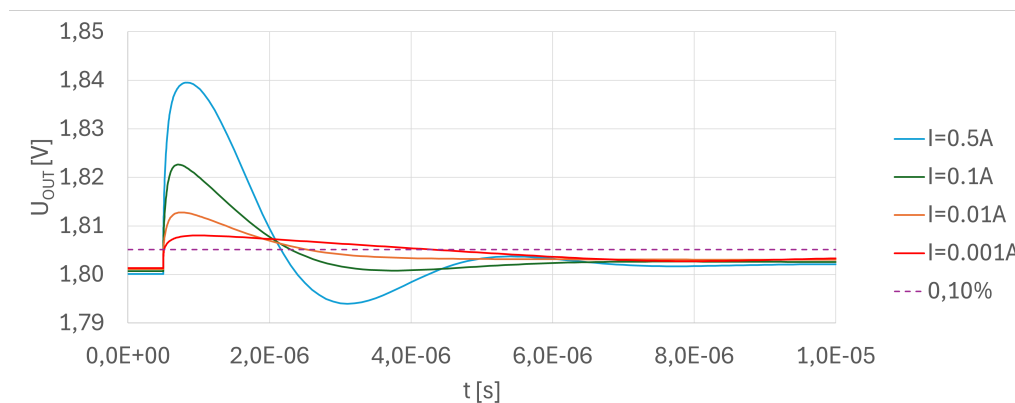
3.2.3 Výsledky simulace přechodové odezvy LDO regulátoru

Reakce na změnu vstupního napětí

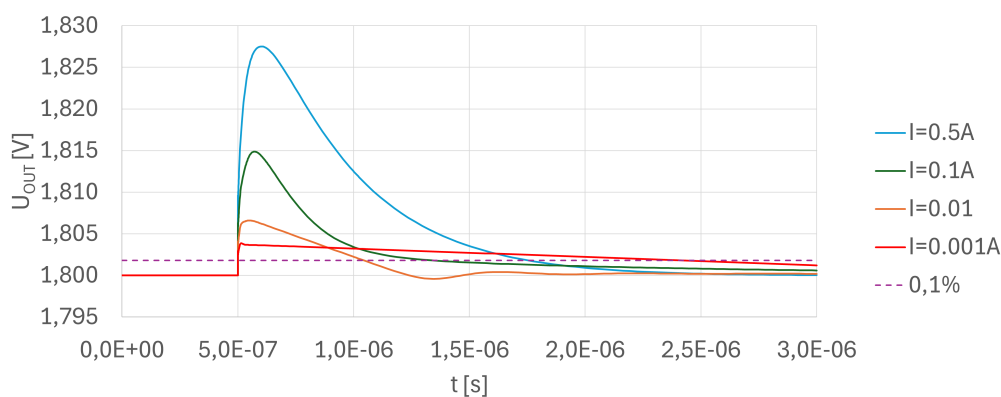
Výsledky simulace přechodové odezvy LDO regulátoru na změnu vstupního napětí jsou v tabulce 3.6. Grafy 3.5 a 3.6 představují časový průběh přechodného děje při různých výstupních proudech. Regulátor s Millerovou kompenzací dosahuje ve všech podmínkách kratších časů ustálení $t_{0,1\%}$ i nižších překmitů M_p . S rostoucím výstupním proudem I se u obou modelů zvyšují hodnoty překmitu M_p , avšak pouze pro regulátor s paralelní kompenzací zároveň klesal čas ustálení $t_{0,1\%}$. Regulátor s Millerovou kompenzací vykazoval opačnou tendenci mimo nejnižší simulovaný výstupní proud $I = 1 \text{ mA}$, kde čas ustálení prudce narostl.

I [mA]	Regulátor s paralelní komp.		Regulátor s Millerovou komp.	
	M_p [mV]	$t_{0,1\%}$ [μs]	M_p [mV]	$t_{0,1\%}$ [μs]
1	7,5	3,45	3,9	1,914
10	12,1	2,41	6,6	0,544
100	21,8	1,97	14,9	0,839
500	38,6	1,74	27,5	1,254

Tab. 3.6: Výsledky simulace přechodové odezvy na změnu vstupního napětí pro obě varianty LDO regulátorů.



Obr. 3.5: Přechodová odezva regulátoru s paralelní kompenzací na změnu vstupního napětí.



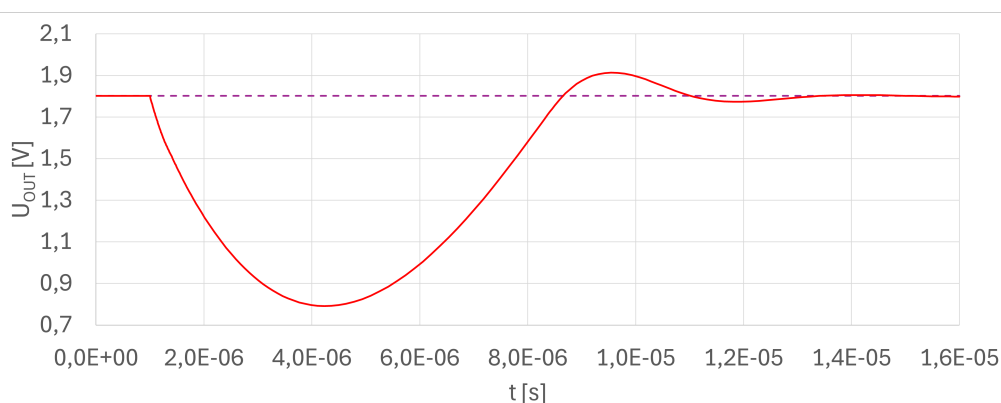
Obr. 3.6: Přechnodová odezva regulátoru s Millerovou kompenzací na změnu vstupního napětí.

Reakce na změnu zátěže

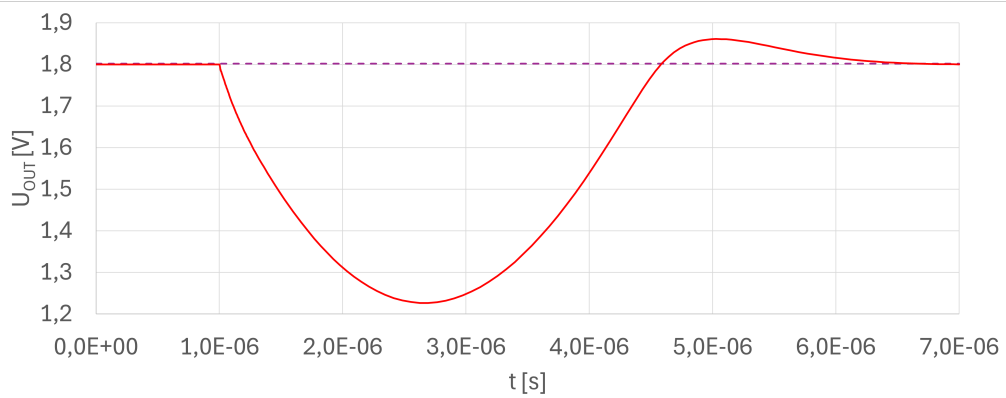
Výsledky simulace přechnodové odezvy LDO regulátoru na změnu zátěže jsou v tabulce 3.7. Grafy 3.7 a 3.8 zobrazují časové průběhy děje. Regulátor s Millerovou kompenzací dosahuje nižších hodnot překmitu M_p i obou odečtených časů ustálení $t_{1\%}$ a $t_{0,1\%}$.

Typ kompenzace regulátoru	M_p [mV]	$t_{1\%}$ [μ s]	$t_{0,1\%}$ [μ s]
paralelní	1008,4	14,1	9,86
Millerova	573,17	4,94	5,66

Tab. 3.7: Výsledky simulace přechnodové odezvy na změnu zátěže pro obě varianty LDO regulátorů.



Obr. 3.7: Přechnodová odezva regulátoru s paralelní kompenzací na změnu zátěže.



Obr. 3.8: Přechodová odezva regulátoru s Millerovou kompenzací na změnu zátěže.

4 Výpočet přenosové funkce LDO regulátoru

Tato kapitola se věnuje výpočtu polohy pólů, pohyblivé nuly a dynamických parametrů LDO regulátoru a jejich závislosti na výstupním proudu. K vyjádření těchto parametrů použijeme přenosovou funkci. Pro výpočty přenosových funkcí obou modelů LDO regulátorů byla použita metoda uzlových napětí s metodou razítek. Pro jednoduchost výpočtů zanedbáme parazitní kapacity (C_1 a C_2), protože jejich hodnota je zanedbatelná oproti kompenzačnímu kondenzátoru. Výstupní kondenzátor C_{OUT} má většinou nezanedbatelný sériový odpor ESR, který bude při výpočtech označen R_C . Pro zjednodušení výpočtů vyjádříme admitanci kompenzace Y_K a výstupního kondenzátoru Y_C následovně:

$$Y_K = \frac{1}{\frac{1}{pC_K} + R_K} = \frac{pC_K}{1 + pR_KC_K} \quad (4.1)$$

$$Y_C = \frac{1}{\frac{1}{pC_{OUT}} + R_C} = \frac{pC_{OUT}}{1 + pR_CC_{OUT}} \quad (4.2)$$

Kmitočtová kompenzace obou návrhů je tvořena kondenzátorem C_K a rezistorem R_K . Při tvorbě návrhů jsem vycházel ze skript [7] a konzultací s Ing. Petrem Kadaňkou.

4.1 Regulátor s jednostupňovým chybovým zesilovačem

Schéma zapojení LDO regulátoru s jednostupňovým chybovým zesilovačem najdeme v příloze A.1. Jeho lineární model, který použijeme pro výpočty, je v obrázku 2.11. První stupeň je tvořen operačním transkonduktančním zesilovačem zvaným OTA. Ve schématu zapojení je tvořen tranzistorem M0-7. Na neinvertující vstup chybového zesilovače¹ je připojen zdroj referenčního napětí V_0 . Invertující vstup² je připojen na výstup LDO regulátoru³ Sledovač napětí pro posílení koncového stupně⁴ tvoří tranzistory M10-11 a M15-16. Jako výkonový prvek slouží tranzistor M17. Paralelní kompenzace s pohyblivou nulou je implementována kondenzátorem C_0 , který zastupuje kompenzační kondenzátor C_K v lineárním modelu, a tranzistorem M21, který

¹Neinvertující vstup zesilovače je hradlo tranzistoru M0.

²Invertující vstup je tvořen hradlem tranzistoru M1.

³Zdroj V_1 , který je zapojen mezi výstupem LDO regulátoru a invertujícím vstupem, tvoří napětí $0V$, tedy se chová jako zkrat. Používá se pro simulaci zesílení a fázového zpoždění otevřené zpětné vazby. Pro ostatní účely může být ignorován.

⁴Viz kapitola 2.4

funguje jako aktivní rezistor R_K řízený napětím U_{GS} výkonového tranzistoru. Zbylé tranzistory slouží jako zdroje proudu pro nastavení pracovního bodu.

Admitační matice je vyjádřena následovně,

$$\begin{bmatrix} 0 & 0 & 0 \\ 0 & G_2 + G_{LOAD} + Y_C & gm_2 \\ gm_1 & 0 & G_1 + Y_K \end{bmatrix} \quad (4.3)$$

kde diferenční impedance r_1 , r_2 a zátěž R_{LOAD} mají vodivost $G_1 = \frac{1}{r_1}$, $G_2 = \frac{1}{r_2}$ a $G_{LOAD} = \frac{1}{R_{LOAD}}$.

Napěťový přenos (zisk A) z uzlu 1 do uzlu 2 je vyjádřen:

$$\begin{aligned} A &= -\frac{\Delta_{12}}{\Delta_{11}}; \Delta_{12} = -gm_1gm_2 \\ \Delta_{11} &= (G_2 + G_{LOAD} + Y_C)(G_1 + Y_K) \\ &= (G_2 + G_{LOAD} + \frac{pC_{OUT}}{1 + pR_C C_{OUT}})(G_1 + \frac{pC_K}{1 + pR_K C_K}) = \\ &= (G_2 + G_{LOAD} + \frac{pC_{OUT}G_C}{G_C + pC_{OUT}})(G_1 + \frac{pC_K G_K}{G_K + pG_K C_K}) = \\ &= \frac{G_C(G_2 + G_{LOAD}) + pC_{OUT}(G_{LOAD} + G_C + G_2)}{G_C + pC_{OUT}} \cdot \frac{G_1 G_K + pC_K(G_1 + G_K)}{G_K + pC_K} = \\ &= \frac{G_1 G_K G_C (G_2 + G_{LOAD})(1 + pC_{OUT} \frac{G_{LOAD} + G_C + G_2}{G_C(G_2 + G_{LOAD})})(1 + pC_K \frac{G_1 + G_K}{G_1 G_K})}{(G_C + pC_{OUT})(G_K + pC_K)} = \\ &= \frac{(r_2 + R_{LOAD})(1 + pC_K(r_1 + R_K))(1 + pC_{OUT}(R_C + \frac{r_2 R_{LOAD}}{r_2 + R_{LOAD}}))}{r_1 r_2 R_{LOAD}(1 + pC_{OUT} R_C)(1 + pC_K R_K)} \\ A &\approx \frac{gm_1 gm_2 r_1 r_2 R_{LOAD}(1 + pC_K R_K)(1 + pC_{OUT} R_C)}{(r_2 + R_{LOAD})(1 + pC_K r_1)(1 + pC_{OUT} \frac{r_2 R_{LOAD}}{r_2 + R_{LOAD}})} \end{aligned} \quad (4.4)$$

protože $r_1 \gg R_K$; $r_2 \parallel R_{LOAD} \gg R_C$.

V tuto chvíli máme přenosovou funkci v základním tvaru a lze z ní vyjádřit stejnosměrné zesílení A_0 a kmitočty pólů a nul.

$$A_0 = \frac{gm_1 gm_2 r_1 r_2 R_{LOAD}}{r_2 + R_{LOAD}} \quad (4.5)$$

$$f_{P1} = \frac{1}{2\pi C_K r_1} \quad (4.6)$$

$$f_{P_{LOAD}} = \frac{1}{2\pi C_{OUT}(r_2 \parallel R_{LOAD})} \quad (4.7)$$

$$f_N = \frac{1}{2\pi C_K R_K} \quad (4.8)$$

$$f_{N_{COU\text{T}}} = \frac{1}{2\pi C_{OU\text{T}} R_C} \quad (4.9)$$

V použitém procesu je typická hodnota $r_1 = 8,12 \text{ M}\Omega$ pro transkonduktanční zesilovač těchto rozměrů. Použitý výstupní kondenzátor má kapacitu $C_{OU\text{T}} = 1 \text{ }\mu\text{F}$ a sériový odpor ESR $R_C = 10 \text{ m}\Omega$. Díky těmto hodnotám můžeme vyčíslit polohy pólů a nul, které nejsou závislé na výstupním proudu.

$$f_{P_1} = \frac{1}{2\pi 50 \cdot 10^{-12} \cdot 8,12 \cdot 10^6} = 392,0 \text{ Hz} \quad (4.10)$$

$$f_{N_{COU\text{T}}} = \frac{1}{2\pi 1 \cdot 10^{-6} \cdot 10 \cdot 10^{-3}} = 15,92 \text{ MHz} \quad (4.11)$$

Nula tvořená výstupním kondenzátorem $f_{N_{COU\text{T}}} = 15,92 \text{ MHz}$ se nachází mimo simulovaný rozsah. V případě rámcové změny by ovšem mohla způsobit nestabilitu, kdyby její poloha byla na nižším kmitočtu než je tranzitní f_t .

Polohu pólu zátěže a stejnosměrné zesílení vyjádříme pomocí jejich závislosti na výstupním proudu. Chování výkonového tranzistoru a tranzistoru pohyblivé nuly se však mění podle výstupního proudu a dělí se na chování v silné a ve slabé inverzi.

4.1.1 Výkonový tranzistor ve slabé inverzi

Výkonový tranzistor je ve slabé inverzi, jestliže pro výstupní proud platí $I < 15 \text{ mA}$. Ze simulovaných výstupních proudů v kapitole 3 této podmínce vyhovují proudy $I = 1$ a 10 mA . Rovnice jsou pro demonstrační účely vyčísleny pouze pro výstupní proud $I = 1 \text{ mA}$. Díky následujícím závislostem vyjádříme závislost polohy pólu zátěže a stejnosměrného zesílení na výstupním proudu,

$$R_{LOAD} = \frac{U_{OU\text{T}}}{I} \quad (4.12)$$

kde $U_{OU\text{T}}$ je výstupní napětí (shodné s referenčním U_{REF}) a I je výstupní proud.

$$r_2 = \frac{U_A}{I} \quad (4.13)$$

kde U_A je Earlyho napětí výstupního tranzistoru.

$$gm_2 = \frac{I}{n \cdot U_T} \quad (4.14)$$

kde n je podprahový faktor a U_T je termální napětí.

$$f_{P_{LOAD}} = \frac{I(U_A + U_{OU\text{T}})}{2\pi C_{OU\text{T}} \cdot U_A \cdot U_{OU\text{T}}} \quad (4.15)$$

$$A_0 = \frac{gm_1 r_1 U_A U_{OU\text{T}}}{n \cdot U_T (U_A + U_{OU\text{T}})} \quad (4.16)$$

Závislost jednotlivých členů stejnosměrného zesílení na výstupním proudu se vykrátí a pro případ, kdy je výstupní tranzistor ve slabé inverzi, tak není závislé na proudu. Pro výstupní proud $I = 1$ mA můžeme oba členy vyčíslit. Pro pokojovou teplotu je teplotní napětí $U_T = 26$ mV. Typické hodnoty ostatních členů jsou: strmost vstupního členu $gm_1 = 97,15 \mu\text{A/V}$, podprahový faktor výstupního tranzistoru $n = 2$ a jeho Earlyho napětí $U_A = 2,5$ V.

$$f_{P_{LOAD}} = \frac{1 \cdot 10^{-3}(2,5 + 1,8)}{2\pi \cdot 1 \cdot 10^{-6} \cdot 2,5 \cdot 1,8} = 152,1 \text{ Hz} \quad (4.17)$$

$$A_0 = \frac{97,15 \cdot 10^{-6} \cdot 8,12 \cdot 10^6 \cdot 2,5 \cdot 1,8}{2 \cdot 26 \cdot 10^{-3}(2,5 + 1,8)} = 15876 = 84,01 \text{ dB} \quad (4.18)$$

Pro vyjádření závislosti polohy pohyblivé nuly musíme použít vzorec 2.24. Jeho použití vyžaduje napětí na hradle tranzistoru M21 U_{GS} , které je shodné s napětím na hradle výkonového tranzistoru, pro který ve slabé inverzi platí,

$$I = I_0 \frac{W}{L} e^{\frac{U_{GS}}{n \cdot U_T}} \quad (4.19)$$

$$U_{GS} = n \cdot U_T \cdot \ln \frac{I}{I_0 \frac{W}{L}} \quad (4.20)$$

kde I_0 je předexponenciální činitel proudu, $\frac{W}{L}$ představuje poměr šířky a délky. Pro rozlišení členů jednotlivých tranzistorů jsou označeny spodním indexem K ty, které popisují tranzistor pracující jako aktivní rezistor. Protože jsou oba tranzistory ve stejné technologii a stejného typu, pak mají přibližně stejné n i I_0 .

$$R_K = \frac{U_T}{I_{0K} \frac{W_K}{L_K} e^{\frac{n \cdot U_T \cdot \ln \frac{I}{I_0 \frac{W}{L}}}{n_K U_T}}} = \frac{U_T}{\frac{W_K}{L_K} \cdot \frac{L}{W} \cdot I} \quad (4.21)$$

Po dosazení hodnot jednotlivých členů typických pro rozměry těchto prvků vypočítáme velikost kompenzačního odporu R_K a polohu nuly f_N .

$$R_K = \frac{26 \cdot 10^{-3}}{\frac{8}{2} \cdot \frac{0,5}{32000} \cdot 1 \cdot 10^{-3}} = 416,0 \text{ k}\Omega \quad (4.22)$$

$$f_N = \frac{I \cdot W_K L}{2\pi C_K U_T L_K W} = \frac{1 \cdot 10^{-3} \cdot 8 \cdot 0,5}{2\pi \cdot 50 \cdot 10^{-12} \cdot 26 \cdot 10^{-3} \cdot 2 \cdot 32000} = 7,652 \text{ kHz} \quad (4.23)$$

Pomocí vzorce 2.20 pak spočítáme pokles zesílení způsobený párem nula a pól, díky kterému můžeme z upravené rovnice 2.12 získat spočtený tranzitní kmitočet f_t .

$$\begin{aligned}\Delta A[dB] &= -20 \log_{10} \frac{\frac{I \cdot W_K L}{2\pi C_K U_T L_K W}}{\frac{I(U_A + U_{OUT})}{2\pi C_{OUT} \cdot U_A \cdot U_{OUT}}} = \\ &= -20 \log_{10} \frac{W_K L \cdot C_{OUT} U_A U_{OUT}}{L_K W \cdot C_K U_T (U_A + U_{OUT})} = -34,03 \text{ dB}\end{aligned}\quad (4.24)$$

$$f_t = f_{P1} \cdot 10^{\frac{A_0[dB] + \Delta A[dB]}{20}} = 392,0 \cdot 10^{\frac{84,01 - 34,03}{20}} = 123,7 \text{ kHz}\quad (4.25)$$

Z rovnice 4.24 je patrné, že výsledek poklesu zesílení není závislý na výstupním proudu I . Z toho vyplývá, že poměr kmitočtů pólu zátěže a posuvné nuly se nemění, pro výstupní proudy menší než 15 mA. A díky nezávislosti stejnosměrného zesílení A_0 a polohy kompenzačního pólu f_{P1} bude vždy stejný i tranzitní kmitočet f_t .

4.1.2 Výkonový tranzistor v silné inverzi

Výkonový tranzistor je v silné inverzi, jestliže pro výstupní proud platí $I \geq 15$ mA. Ze simulovaných výstupních proudů v kapitole 3 této podmínce vyhovují proudy $I = 100$ a 500 mA. Rovnice jsou pro demonstrační účely vyčísleny pouze pro výstupní proud $I = 500$ mA. Díky následujícím závislostem vyjádříme závislost polohy pólu zátěže a stejnosměrného zesílení na výstupním proudu,

$$R_{LOAD} = \frac{U_{OUT}}{I}\quad (4.26)$$

kde U_{OUT} je výstupní napětí (shodné s referenčním U_{REF}) a I je výstupní proud,

$$r_2 = \frac{U_A}{I}\quad (4.27)$$

kde U_A je Earlyho napětí výstupního tranzistoru,

$$gm_2 = \sqrt{2 \cdot I \cdot k_p \frac{W}{L}}\quad (4.28)$$

kde k_p konstanta popisující chování tranzistoru v silné inverzi,

$$f_{P_{LOAD}} = \frac{I(U_A + U_{OUT})}{2\pi C_{OUT} \cdot U_A \cdot U_{OUT}}\quad (4.29)$$

$$A_0 = \frac{gm_1 r_1 U_A U_{OUT} \sqrt{2k_p \frac{W}{L}}}{\sqrt{I}(U_A + U_{OUT})}\quad (4.30)$$

Pro tento výkonový tranzistor je hodnota Earlyho napětí $U_A = 2,5$ V a konstanty $k_p = 20 \mu\text{A}/\text{V}^2$.

$$f_{P_{LOAD}} = \frac{0,5(2,5 + 1,8)}{2\pi \cdot 1 \cdot 10^{-6} \cdot 2,5 \cdot 1,8} = 76,04 \text{ kHz}\quad (4.31)$$

$$\begin{aligned}
A_0 &= \frac{gm_1 r_1 U_A U_{OUT} \sqrt{2k_p \frac{W}{L}}}{\sqrt{I}(U_A + U_{OUT})} = \\
&= \frac{97,15 \cdot 10^{-6} \cdot 8,12 \cdot 10^6 \cdot 2,5 \cdot 1,8 \sqrt{2 \cdot 20 \cdot 10^{-6} \frac{32000}{0,5}}}{\sqrt{0,5}(2,5 + 1,8)} = 1868 = 65,43 \text{ dB} \quad (4.32)
\end{aligned}$$

Pro vyjádření závislosti polohy pohyblivé nuly musíme použít vzorec 2.28. Pro jeho použití potřebujeme znát rozdíl prahového napětí a napětí na hradle kompenzačního tranzistoru $U_{GS} - U_{Th}$, které je shodné s napětím na hradle výkonového tranzistoru, pro který v silné inverzi platí:

$$I = \frac{W}{2L} k_p (U_{GS} - U_{Th})^2 \quad (4.33)$$

$$(U_{GS} - U_{Th}) = \sqrt{\frac{2L \cdot I}{W \cdot k_p}} \quad (4.34)$$

Protože jsou oba tranzistory ve stejné technologii a stejného typu, můžeme usoudit, že prahové napětí U_{Th} obou tranzistorů je shodné. Díky tomu můžeme vyjádřit a vyčíslit kompenzační rezistivity R_K a polohu nuly f_N použitím typických hodnot členů:

$$R_K = \frac{1}{\beta (U_{GS} - U_{Th})} = \frac{1}{\beta \sqrt{\frac{2L \cdot I}{W \cdot k_p}}} = \frac{1}{105 \cdot 10^{-6} \sqrt{\frac{2 \cdot 0,5 \cdot 0,5}{32000 \cdot 20 \cdot 10^{-6}}}} = 10,77 \text{ k}\Omega \quad (4.35)$$

$$f_N = \frac{\beta \sqrt{2L \cdot I}}{2\pi C_K \sqrt{W \cdot k_p}} = \frac{105 \cdot 10^{-6} \sqrt{2 \cdot 0,5 \cdot 0,5}}{2\pi 50 \cdot 10^{-12} \sqrt{32000 \cdot 20 \cdot 10^{-6}}} = 295,4 \text{ kHz} \quad (4.36)$$

Pomocí vzorce 2.20 pak spočítáme pokles zesílení způsobený párem nula a pól, díky kterému můžeme z upravené rovnice 2.12 získat spočtený tranzitní kmitočet f_t .

$$\begin{aligned}
\Delta A[dB] &= -20 \log_{10} \frac{\frac{\beta \sqrt{2L \cdot I}}{2\pi C_K \sqrt{W \cdot k_p}}}{\frac{I(U_A + U_{OUT})}{2\pi C_{OUT} \cdot U_A \cdot U_{OUT}}} = \\
&= -20 \log_{10} \frac{\beta \sqrt{2L} \cdot C_{OUT} U_A U_{OUT}}{\sqrt{W \cdot k_p} \cdot I \cdot C_K (U_A + U_{OUT})} = -11,79 \text{ dB} \quad (4.37)
\end{aligned}$$

$$f_t = f_{P1} \cdot 10^{\frac{A_0[dB] + \Delta A[dB]}{20}} = 392,0 \cdot 10^{\frac{65,43 - 11,79}{20}} = 175,1 \text{ kHz} \quad (4.38)$$

Jiná možnost vyjádření tranzitního kmitočtu f_t je pomocí zesílení bez jednotky:

$$f_t = f_{P1} \frac{A_0}{\Delta A} = f_{P1} \frac{\frac{gm_1 r_1 U_A U_{OUT} \sqrt{2k_p \frac{W}{L}}}{\sqrt{I(U_A + U_{OUT})}}}{\frac{\beta \sqrt{2L} \cdot C_{OUT} U_A U_{OUT}}{\sqrt{W \cdot k_p \cdot I \cdot C_K (U_A + U_{OUT})}}} = f_{P1} \frac{gm_1 r_1 k_p C_K W}{\beta C_{OUT} L} \quad (4.39)$$

Pomocí tohoto vyjádření je zřejmé, že tranzitní kmitočet f_t není závislý na výstupním proudu I .

4.1.3 Výsledky výpočtů pro regulátor s jednostupňovým chybovým zesilovačem

Výsledky výpočtů jsou v tabulkách 4.1 a 4.2. Porovnání s tabulkou simulovaných hodnot 3.1 a 3.2 ukazuje, že poloha pólu kompenzace f_{P1} při nižších výstupních proudech mírně klesá, což se u vypočtených hodnot neprojevuje. Tato chyba je způsobena zanedbáním rezistence R_K při výpočtu polohy kompenzačního pólu f_{P1} . Nejméně přesné výsledky byly dosaženy pro výstupní proud $I = 10$ mA, což je způsobeno blízkostí k přechodu mezi silnou a slabou inverzí. Výpočet polohy nuly f_N pro případ, kdy je výstupní tranzistor ve slabé inverzi, je zatížen chybou, která je způsobena použitím jednoduchých modelů pro vyjádření chování tranzistorů. Zanedbávají totiž netypické rozměry výstupního tranzistoru. Pro stejnosměrné zesílení A_0 není vyjádřena závislost konstant n a k_p na výstupním proudu, ale chyba tím způsobená je nízká.

I [mA]	f_{P1} [Hz]	$f_{P_{LOAD}}$ [kHz]	f_N [kHz]
1	392,0	0,1521	7,652
10	392,0	1,521	76,52
100	392,0	15,21	132,1
500	392,0	76,04	295,4

Tab. 4.1: Výsledky výpočtů pro polohy pólů a nuly LDO regulátoru s jednostupňovým chybovým zesilovačem.

I [mA]	A_0 [dB]	f_t [kHz]
1	84,01	123,7
10	84,01	123,7
100	72,42	188,9
500	65,43	188,9

Tab. 4.2: Výsledky výpočtů základních dynamických vlastností LDO regulátoru s jednostupňovým chybovým zesilovačem.

4.2 Regulátor s dvoustupňovým chybovým zesilovačem

Schéma zapojení LDO regulátoru s dvoustupňovým chybovým zesilovačem najdeme v příloze A.2. Jeho lineární model, který použijeme pro výpočty, je v obrázku 2.12. První stupeň je tvořen diferenčním stupněm s aktivní zátěží. Diferenční stupeň je tvořen tranzistorem M24 a M25 a proudové zrcadlo je tvořeno tranzistorem M36 a M37. Druhý stupeň je tvořen tranzistorem M38, který je zapojen jako napěťový zesilovač, a tranzistorem M29, který slouží jako zdroj proudu. Na neinvertující vstup diferenčního páru, který je tvořen hradlem tranzistoru M24, je připojen zdroj napětí V9, a invertující vstup je připojen na výstup LDO regulátoru⁵. Sledovač napětí pro posílení koncového stupně tvoří tranzistorem M5, M11, M26 a M28. Jako výkonový prvek slouží tranzistor M27. Paralelní kompenzace s pohyblivou nulou je implementována kondenzátorem C0, který zastupuje kompenzační kondenzátor C_K v lineárním modelu, a síť rezistorů R0-1 s tranzistorem M30, která funguje jako aktivní rezistor R_K řízený napětím U_{GS} výkonového tranzistoru. Zbylé tranzistory slouží jako zdroje proudu pro nastavení pracovního bodu.

Admitační matice je vyjádřena následovně,

$$\begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & G_3 + G_{LOAD} + Y_C & 0 & gm_3 \\ gm_1 & 0 & G_1 + Y_K & -Y_K \\ 0 & 0 & gm_2 - Y_K & G_2 + Y_K \end{bmatrix} \quad (4.40)$$

kde diferenční impedance r_1 , r_2 , r_3 a zátěž R_{LOAD} mají vodivost $G_1 = \frac{1}{r_1}$, $G_2 = \frac{1}{r_2}$, $G_3 = \frac{1}{r_3}$ a $G_{LOAD} = \frac{1}{R_{LOAD}}$.

⁵Zdroj V10, který je zapojen mezi výstupem operačního zesilovače a invertujícím vstupem, tvoří napětí 0V, tedy se chová jako zkrat. Používá se pro simulaci zesílení a fázového zpoždění otevřené zpětné vazby. Pro ostatní účely může být ignorován.

Napětový přenos (zisk A) z uzlu 1 do uzlu 2 je vyjádřen:

$$\begin{aligned}
A &= -\frac{\Delta_{12}}{\Delta_{11}} \\
\Delta_{11} &= (G + G_3 + Y_C)(G_1 + Y_K)(G_2 + Y_K) + Y_K(gm_2 - Y_K)(G + G_3 + Y_C) = \\
&= (G + G_3 + Y_C)(G_1G_2 + Y_K(G_1 + G_2) + Y_K^2 + Y_Kgm_2 - Y_K^2) = \\
&= (G + G_3 + Y_C)(G_1G_2 + Y_K(G_1 + G_2 + gm_2))
\end{aligned} \tag{4.41}$$

$$\begin{aligned}
\Delta_{12} &= gm_1gm_3(gm_2 - Y_K) \\
A &= \frac{gm_1gm_3(gm_2 - Y_K)}{(G + G_3 + Y_C)(G_1G_2 + Y_K(G_1 + G_2 + gm_2))} = \\
&= \frac{gm_1gm_3R_{LOAD}r_1r_2r_3(gm_2 - Y_K)}{(r_3 + R_{LOAD} + r_3R_{LOAD}Y_C)(1 + Y_K(r_2 + r_1 + gm_2r_1r_2))} = \\
&= \frac{gm_1gm_3R_{LOAD}r_1r_2r_3(gm_2 - \frac{pC_K}{1+pC_KR_K})}{(r_3 + R_{LOAD} + r_3R_{LOAD}\frac{pC_{OUT}}{1+R_C C_{OUT}})(1 + \frac{pC_K}{1+pC_KR_K}(r_2 + r_1 + gm_2r_1r_2))} = \\
&= \frac{gm_1gm_2gm_3r_1r_2r_3R_{LOAD}(1 + pC_KR_K - \frac{pC_K}{gm_2})(1 + pC_{OUT}R_C)}{(r_3 + R_{LOAD})(1 + pC_{OUT}(R_C + \frac{r_3R_{LOAD}}{r_3+R_{LOAD}}))(1 + pC_K(r_1 + r_2 + gm_2r_1r_2 + R_K))} \\
A &\approx \frac{gm_1gm_2gm_3r_1r_2r_3R_{LOAD}(1 + pC_K(R_K - \frac{1}{gm_2}))(1 + pC_{OUT}R_C)}{(r_3 + R_{LOAD})(1 + pC_{OUT}\frac{r_3R_{LOAD}}{r_3+R_{LOAD}})(1 + pC_Kgm_2r_1r_2)} \\
&\text{protože } gm_2r_1r_2 \gg R_K, r_1, r_2; r_3 \parallel R_{LOAD} \gg R_C.
\end{aligned} \tag{4.42}$$

V tuto chvíli máme přenosovou funkci v základním tvaru a lze z ní vyjádřit stejnosměrné zesílení A_0 a kmitočet pólů a nul.

$$A_0 = \frac{gm_1gm_2gm_3r_1r_2r_3R_{LOAD}}{r_3 + R_{LOAD}} \tag{4.43}$$

$$f_{P1} = \frac{1}{2\pi C_K r_1 r_2 gm_2} \tag{4.44}$$

$$f_{P_{LOAD}} = \frac{1}{2\pi C_{OUT}(r_3 \parallel R_{LOAD})} \tag{4.45}$$

$$f_N = \frac{1}{2\pi C_K(R_K - \frac{1}{gm_2})} \tag{4.46}$$

$$f_{N_{C_{OUT}}} = \frac{1}{2\pi C_{OUT}R_C} \tag{4.47}$$

V použitém procesu je typická hodnota $r_1 = 2 \text{ M}\Omega$ pro diferenční stupeň s aktivní zátěží těchto rozměrů a $r_2 = 1 \text{ M}\Omega$ a $gm_2 = 200 \text{ }\mu\text{A/V}$. Použitý výstupní kondenzátor má kapacitu $C_{OUT} = 1 \text{ }\mu\text{F}$ a sériový odpor ESR $R_C = 10 \text{ m}\Omega$. Díky těmto hodnotám můžeme vyčíslit polohy pólů a nul, které nejsou závislé na výstupním proudu. Také spočítáme podle vzorce 2.18 minimální hodnotu R_K , kdy stále pohyblivá nula má očekávaný efekt na fázi.

$$f_{P1} = \frac{1}{2\pi \cdot 50 \cdot 10^{-12} \cdot 2 \cdot 10^6 \cdot 1 \cdot 10^6 \cdot 200 \cdot 10^{-6}} = 7,958 \text{ Hz} \quad (4.48)$$

$$f_{N_{COU\text{T}}} = \frac{1}{2\pi \cdot 1 \cdot 10^{-6} \cdot 10 \cdot 10^{-3}} = 15,92 \text{ MHz} \quad (4.49)$$

$$R_{K_{min}} = \frac{1}{gm_2} = \frac{1}{200 \cdot 10^{-6}} = 500 \text{ }\Omega \quad (4.50)$$

Nula tvořená výstupním kondenzátorem $f_{N_{COU\text{T}}} = 15,92 \text{ MHz}$ se nachází mimo simulovaný rozsah. V případě rámcové změny by ovšem mohla způsobit nestabilitu, kdyby její poloha byla na nižším kmitočtu než je tranzitní f_t .

Polohu pólu zátěže a stejnosměrné zesílení vyjádříme pomocí jejich závislosti na výstupním proudu. Chování výkonového tranzistoru a tranzistoru pohyblivé nuly se však mění podle výstupního proudu a dělí se na chování v silné a ve slabé inverzi.

4.2.1 Výkonový tranzistor ve slabé inverzi

Výkonový tranzistor je ve slabé inverzi, jestliže pro výstupní proud platí $I < 15 \text{ mA}$. Ze simulovaných výstupních proudů v kapitole 3 této podmínce vyhovují proudy $I = 1$ a 10 mA . Rovnice jsou pro demonstrační účely vyčísleny pouze pro výstupní proud $I = 1 \text{ mA}$. Díky následujícím závislostem vyjádříme závislost polohy pólu zátěže a stejnosměrného zesílení na výstupním proudu,

$$R_{LOAD} = \frac{U_{OUT}}{I} \quad (4.51)$$

kde U_{OUT} je výstupní napětí (shodné s referenčním U_{REF}) a I je výstupní proud.

$$r_3 = \frac{U_A}{I} \quad (4.52)$$

kde U_A je Earlyho napětí výstupního tranzistoru.

$$gm_3 = \frac{I}{n \cdot U_T} \quad (4.53)$$

kde n je podprahový faktor a U_T je termální napětí.

$$f_{P_{LOAD}} = \frac{I(U_A + U_{OUT})}{2\pi C_{OUT} \cdot U_A \cdot U_{OUT}} \quad (4.54)$$

$$A_0 = \frac{gm_1 gm_2 r_1 r_2 U_A U_{OUT}}{n \cdot U_T (U_A + U_{OUT})} \quad (4.55)$$

Závislost jednotlivých členů stejnosměrného zesílení na výstupním proudu se vykrátí a pro případ, kdy je výstupní tranzistor ve slabé inverzi, není závislé na proudu. Pro výstupní proud $I = 1$ mA můžeme oba členy vyčíslit. Pro pokojovou teplotu je teplotní napětí $U_T = 26$ mV. Typické hodnoty ostatních členů jsou: strmost vstupního členu $gm_1 = 180 \mu\text{A/V}$, podprahový faktor výstupního tranzistoru $n = 2$ a jeho Earlyho napětí $U_A = 2,5$ V.

$$f_{P_{LOAD}} = \frac{1 \cdot 10^{-3} (2,5 + 1,8)}{2\pi \cdot 1 \cdot 10^{-6} \cdot 2,5 \cdot 1,8} = 152,1 \text{ Hz} \quad (4.56)$$

$$A_0 = \frac{180 \cdot 10^{-6} \cdot 200 \cdot 10^{-6} \cdot 1 \cdot 10^6 \cdot 2 \cdot 10^6 \cdot 2,5 \cdot 1,8}{2 \cdot 26 \cdot 10^{-3} (2,5 + 1,8)} = 1,449 \text{ M} = 123,2 \text{ dB} \quad (4.57)$$

Pro vyjádření závislosti polohy pohyblivé nuly musíme použít vzorec 2.28. Jeho použití vyžaduje napětí na hradle tranzistoru M30 U_{GS_K} . V tomto zapojení je napětí řídicí pohyblivou nulu mezi napětím uzlu 3 U_3 a na hradle výkonového tranzistoru snižené o hradlové napětí tranzistoru M11. Pro toto napětí platí,

$$U_{GS_K} = U_{GS} - 0,61 \quad (4.58)$$

jestliže U_{GS} je hradlové napětí výkonového tranzistoru. Pro ten platí,

$$I = I_0 \frac{W}{L} e^{\frac{U_{GS}}{n \cdot U_T}} \quad (4.59)$$

$$U_{GS} = n \cdot U_T \cdot \ln \frac{I}{I_0 \frac{W}{L}} \quad (4.60)$$

kde I_0 je předexponenciální činitel proudu, $\frac{W}{L}$ představuje poměr šířky a délky. Pro rozlišení členů jednotlivých tranzistorů jsou označeny spodním indexem K ty, které popisují tranzistor pracující jako aktivní rezistor. Oba tranzistory jsou ve stejné technologii, ale tranzistor v roli rezistoru je verze lvt. Z tohoto důvodu je nutné vyčíslit hodnotu napětí na hradle výkonového tranzistoru:

$$U_{GS} = 2 \cdot 26 \cdot 10^{-3} \cdot \ln \frac{1 \cdot 10^{-3}}{1 \cdot 10^{-14} \frac{32000}{0,5}} = 0,7789 \text{ V} \quad (4.61)$$

Protože tranzistor fungující jako aktivní odpor se nachází v síti rezistorů R0 a R1, vyjádříme prvně jeho závislost diferenčního odporu r_K na proudu I :

$$r_K = \frac{U_T}{I_0 K \frac{W_K}{L_K} e^{\frac{U_T}{n_K U_T} \ln \frac{I}{I_0 \frac{W}{L}} - 0,61}} = \frac{U_T e^{\frac{0,61}{n_K U_T}}}{I_0 K \frac{W_K}{L_K} \left(\frac{L}{W} \cdot \frac{I}{I_0} \right)^{\frac{n}{n_K}}} \quad (4.62)$$

Poměr podprahových faktorů můžeme pro jednoduchost aproximovat $\frac{n}{n_K} = \frac{4}{3}$. Pomocí tohoto poměru lze aproximovat exponent mocninové funkce, která vyjadřuje polohu nuly v závislosti na výstupním proudu. Pro hradlové napětí U_{GS} při výstupním proudu $I = 1$ mA vyčíslíme r_K :

$$r_K = \frac{26 \cdot 10^{-3}}{1 \cdot 10^{-11} \frac{12}{3} e^{\frac{0,7789-0,61}{1,5 \cdot 26 \cdot 10^{-3}}}} = 11,40 \text{ M}\Omega \quad (4.63)$$

Díky této hodnotě jsme schopni vyjádřit R_K :

$$R_K = (R_1 + r_K) \parallel R_0 = (11 \cdot 10^3 + 11,40 \cdot 10^6) \parallel (2,28 \cdot 10^6) = 1,900 \text{ M}\Omega \quad (4.64)$$

Rezistor R_0 zde omezuje nárůst diferenčního odporu tranzistoru r_K na příliš vysokou hodnotu.

$$f_N = \frac{1}{2\pi 50 \cdot 10^{-12} \cdot 1,9 \cdot 10^6} = 1675 \text{ Hz} \quad (4.65)$$

Pomocí vzorce 2.20 pak spočítáme pokles zesílení způsobený párem nula a pól, díky kterému můžeme z upravené rovnice 2.12 získat spočtený tranzitní kmitočet f_t .

$$\Delta A[dB] = -20 \log_{10} \frac{f_N}{f_{P_{LOAD}}} = -20 \log_{10} \frac{1675}{152,1} = -20,84 \text{ dB} \quad (4.66)$$

$$f_t = f_{P1} \cdot 10^{\frac{A_0[dB] + \Delta A[dB]}{20}} = 7,958 \cdot 10^{\frac{123,2 - 20,84}{20}} = 1044 \text{ kHz} \quad (4.67)$$

Stejnoseměrné zesílení A_0 není závislé na proudu I . Změna zesílení ΔA ovšem kvůli rozdílu typů tranzistorů ano. Z funkce pólu a nuly vyjádříme pouze jejich závislost na výstupním proudu, přičemž zbytek funkce nahradíme koeficienty a_P a a_N . Tato závislost platí pouze při zanedbání efektu odporu R_0 .

$$\Delta A = \frac{a_N \cdot I^{\frac{4}{3}}}{a_P \cdot I} = \frac{a_N}{a_P} \cdot I^{\frac{1}{3}} \quad (4.68)$$

Stejnoseměrné zesílení A_0 i poloha kompenzačního pólu f_{P1} nejsou závislé na výstupním proudu I . Díky tomu můžeme vyjádřit závislost tranzitního kmitočtu f_t .

$$f_t = f_{P1} \frac{A_0}{\Delta A} = f_{P1} \frac{A_0}{\frac{a_N}{a_P} \cdot I^{\frac{1}{3}}} \quad (4.69)$$

Při zanedbání efektu rezistoru R_0 má tedy tranzitní kmitočet f_t s rostoucím proudem mírně růst.

4.2.2 Výkonový tranzistor v silné inverzi

Výkonový tranzistor je v silné inverzi, jestliže pro výstupní proud platí $I \geq 15$ mA. Ze simulovaných výstupních proudů v kapitole 3 této podmínce vyhovují proudy $I = 100$ a 500 mA. Rovnice jsou pro demonstrační účely vyčísleny pouze pro výstupní proud $I = 500$ mA. Díky následujícím závislostem vyjádříme závislost polohy pólu zátěže a stejnosměrného zesílení na výstupním proudu,

$$R_{LOAD} = \frac{U_{OUT}}{I} \quad (4.70)$$

kde U_{OUT} je výstupní napětí (shodné s referenčním U_{REF}) a I je výstupní proud.

$$r_3 = \frac{U_A}{I} \quad (4.71)$$

kde U_A je Earlyho napětí výstupního tranzistoru.

$$gm_3 = \sqrt{2 \cdot I \cdot k_p \frac{W}{L}} \quad (4.72)$$

kde k_p konstanta popisující chování tranzistoru v silné inverzi.

$$f_{PLOAD} = \frac{I(U_A + U_{OUT})}{2\pi C_{OUT} \cdot U_A \cdot U_{OUT}} \quad (4.73)$$

$$A_0 = \frac{gm_1 gm_2 r_1 r_2 U_A U_{OUT} \sqrt{2k_p \frac{W}{L}}}{\sqrt{I}(U_A + U_{OUT})} \quad (4.74)$$

Pro tento výkonový tranzistor je hodnota Earlyho napětí $U_A = 2,5$ V a konstanty $k_p = 20 \mu\text{A}/\text{V}^2$.

$$f_{PLOAD} = \frac{0,5(2,5 + 1,8)}{2\pi 1 \cdot 10^{-6} \cdot 2,5 \cdot 1,8} = 76,04 \text{ kHz} \quad (4.75)$$

$$\begin{aligned} A_0 &= \frac{gm_1 r_1 U_A U_{OUT} \sqrt{2k_p \frac{W}{L}}}{\sqrt{I}(U_A + U_{OUT})} = \\ &= \frac{180 \cdot 10^{-6} \cdot 200 \cdot 10^{-6} \cdot 1 \cdot 10^6 \cdot 2 \cdot 10^6 \cdot 2,5 \cdot 1,8 \sqrt{2 \cdot 20 \cdot 10^{-6} \frac{32000}{0,5}}}{\sqrt{0,5}(2,5 + 1,8)} \\ &= 170,4 \text{ k} = 104,6 \text{ dB} \end{aligned} \quad (4.76)$$

Pro vyjádření závislosti polohy pohyblivé nuly musíme použít vzorec 2.28. Pro jeho použití potřebujeme znát rozdíl prahového napětí a napětí na hradle kompenzačního tranzistoru $U_{GS} - U_{Th}$, které je stejné, jako tento rozdíl výkonového tranzistoru, jestliže předpokládáme přechod do silné inverze při stejném výstupním proudu. Pro výkonový tranzistor v silné inverzi platí,

$$I = \frac{W}{2L} k_p (U_{GS} - U_{Th})^2 \quad (4.77)$$

$$(U_{GS} - U_{Th}) = \sqrt{\frac{2L \cdot I}{W \cdot k_p}} \quad (4.78)$$

Protože tranzistor fungující jako aktivní odpor se nachází v síti rezistorů R0 a R1, vyjádříme prvně jeho závislost diferenčního odporu r_K na proudu I ,

$$r_K = \frac{1}{\beta (U_{GS} - U_{Th})} = \frac{1}{\beta \sqrt{\frac{2L \cdot I}{W \cdot k_p}}} = \frac{1}{105 \cdot 10^{-6} \sqrt{\frac{2 \cdot 0,5 \cdot 0,5}{32000 \cdot 20 \cdot 10^{-6}}}} = 10,77 \text{ k}\Omega \quad (4.79)$$

Díky této hodnotě jsme schopni vyjádřit R_K ,

$$R_K = (R_1 + r_K) \parallel R_0 = (11 \cdot 10^3 + 10,77 \cdot 10^3) \parallel (2,28 \cdot 10^6) = 21,77 \text{ k}\Omega \quad (4.80)$$

Rezistor R1 zde omezuje pokles diferenčního odporu tranzistoru r_K na příliš nízkou hodnotu, která by mohla ohrozit podmínku 4.50 pro velikost R_K .

$$f_N = \frac{1}{2\pi C_K R_K} = \frac{1}{2\pi 50 \cdot 10^{-12} \cdot 21,56 \cdot 10^3} = 147,6 \text{ kHz} \quad (4.81)$$

Pomocí vzorce 2.20 pak spočítáme pokles zesílení způsobený párem nula a pól, díky kterému můžeme z upravené rovnice 2.12 získat spočtený tranzitní kmitočet f_t .

$$\Delta A[dB] = -20 \log_{10} \frac{f_N}{f_{PLOAD}} = -20 \log_{10} \frac{147,6 \cdot 10^3}{76,04 \cdot 10^3} = -5,761 \text{ dB} \quad (4.82)$$

$$f_t = f_{P1} \cdot 10^{\frac{A_0[dB] + \Delta A[dB]}{20}} = 7,958 \cdot 10^{\frac{104,6 - 5,761}{20}} = 696,2 \text{ kHz} \quad (4.83)$$

Z funkce pólu, nuly a stejnosměrného zesílení vyjádříme pouze jejich závislost na výstupním proudu, přičemž zbytek funkce nahradíme koeficienty a_P , a_N a a_0 . Tato závislost platí pouze při zanedbání efektu odporu R1.

$$\Delta A = \frac{f_N}{f_{PLOAD}} = \frac{a_N \sqrt{I}}{a_P I} = \frac{a_N}{a_P} \cdot \frac{1}{\sqrt{I}} \quad (4.84)$$

$$f_t = f_{P1} \frac{A_0}{\Delta A} = f_{P1} \frac{a_0 \frac{1}{\sqrt{I}}}{\frac{a_N}{a_P} \cdot \frac{1}{\sqrt{I}}} = f_{P1} \frac{a_0 a_P}{a_N} \quad (4.85)$$

Při zanedbání efektu rezistoru R1 není tranzitní kmitočet f_t závislý na výstupním proudu I .

4.2.3 Výsledky výpočtů pro regulátor s dvoustupňovým chybovým zesilovačem

Výsledky výpočtů jsou v tabulkách 4.3 a 4.4. Porovnání s tabulkou simulovaných hodnot 3.3 a 3.4 ukazuje mírný rozdíl v poloze kompenzačního pólu f_{P1} . Nejméně přesné výsledky byly dosaženy pro výstupní proud $I = 500$ mA. Výpočet polohy nuly f_N je zatížen chybou, která je způsobena použitím různých typů kompenzačního a výkonového tranzistoru a nepraktickým offsetem napětí. Chyba při výpočtu polohy pólu zátěže je způsobena použitím jednoduchého modelu tranzistoru a zanedbáním netypických rozměrů výstupního tranzistoru.

I [mA]	f_{P1} [Hz]	f_{LOAD} [kHz]	f_N [kHz]
1	7,958	0,1521	1,675
10	7,958	1,521	8,203
100	7,958	15,21	92,10
500	7,958	76,04	147,6

Tab. 4.3: Výsledky výpočtů pro polohy pólů a nuly LDO regulátoru s dvoustupňovým chybovým zesilovačem.

I [mA]	A_0 [dB]	f_t [kHz]
1	123,2	1044
10	123,2	2132
100	111,6	499,8
500	104,6	696,2

Tab. 4.4: Výsledky výpočtů základních dynamických vlastností LDO regulátoru s dvoustupňovým chybovým zesilovačem.

Závěr

V této práci byly prostudovány základní principy kmitočtové kompenzace LDO (Low-dropout) regulátoru pomocí pohyblivé nuly. Práce představuje paralelní kompenzaci na LDO regulátoru s jednostupňovým chybovým zesilovačem, který se skládá z transkonduktančního zesilovače OTA a koncového stupně. Toto zapojení bylo sestrojeno na základě patentu popisujícího koncept pohyblivé nuly. Pro použití Millerovy kompenzace byl navržen LDO regulátor s dvoustupňovým chybovým zesilovačem skládajícím se ze vstupního diferenčního páru s aktivní zátěží a napětového zesilovače s aktivní zátěží a byla implementována pohyblivá nula na základě poznatků získaných z práce na předchozím modelu.

LDO regulátor s dvoustupňovým chybovým zesilovačem dosahuje vyššího stejnosměrného zesílení a tranzitního kmitočtu (a tedy šířky pásma) než regulátor s jednostupňovým zesilovačem v celém proudovém rozsahu. Fázová bezpečnost obou modelů je srovnatelná při vyšších výstupních proudech, pro nižší proudy dosahuje lepší výsledků varianta s paralelní kompenzací. Regulátor s Millerovou kompenzací dosahuje lepší výsledků PSRR na nízkých kmitočtech i minimální hodnoty PSRR. Benefituje i z nižších překmitů a časů ustálení po přechodném ději, které jsou v některých případech až poloviční oproti regulátoru s jednostupňovým zesilovačem.

Při výpočtech byla vyjádřena přenosová funkce, polohy pólů a nuly a základní dynamické vlastnosti obou modelů. Pro vyjádřené veličiny poté byla získána jejich závislost na výstupním proudu pro výkonový tranzistor v silné a slabé inverzi. Pro regulátor s paralelní kompenzací byla prokázána nezávislost tranzitního kmitočtu na výstupním proudu v celém rozsahu. Z toho vyplývá, že pokud je LDO regulátor stabilní při maximální zátěži i při stavu, kdy je výstupní tranzistor v slabé inverzi, potom je LDO regulátor stabilní v celém proudovém rozsahu, díky čemuž je možné zjednodušit proces kompenzace. Pro regulátor s Millerovou kompenzací byl dokázán potenciál pro nezávislost tranzitního kmitočtu na výstupním proudu při použití stejného typu výkonového a kompenzačního tranzistoru a pečlivém nastavení pracovního bodu zapojení.

Výsledky výpočtů pro regulátor s paralelní kompenzací byly blízké měřeným hodnotám. Zdrojem chyby bylo zanedbání kompenzačního odporu pro výpočet kompenzačního pólu. Výsledky pro regulátor s Millerovou kompenzací byly zatíženy vyšší chybou způsobenou výběrem tranzistorů rozdílného typu pro výkonový a kompenzační tranzistor a zanedbáním vlivu limitujícího pólu na tranzitní kmitočet. Výpočty obou modelů podaly přes použití jednoduchých modelů uspokojivé výsledky.

V dalším výzkumu by podle získaných poznatků mohla být modifikována Millerova kompenzace a testován její potenciál při tvoření pohyblivé nuly a nezávislosti tranzitního kmitočtu na výstupním proudu.

Literatura

- [1] ALLEN, Phillip E. a Douglas R. HOLBERG. *CMOS Analog Circuit Design*. 2. vydání. New York: Oxford University Press, 2002. 250 s. ISBN 0-19-511644.
- [2] All About Circuits. *Understanding Butterworth Filter Pole Locations* [online]. Dostupné z: <https://www.allaboutcircuits.com/technical-articles/understanding-butterworth-filter-pole-locations/>. [cit. 2024-11-28].
- [3] Cadence Design Systems, Inc. *Cadence Virtuoso*, verze 6.1.8-64b. Software pro návrh a simulaci elektronických obvodů. San Jose, CA, USA, 2024. Dostupné z: <https://www.cadence.com>
- [4] *CMOS VLSI Design* [online]. Sathyabama Institute of Science and Technology, Department of Electronics and Communication Engineering. Dostupné z: http://sist.sathyabama.ac.in/sist_coursematerial/uploads/SECA1503.pdf. [cit. 2025-05-03]
- [5] HARRISON, R. R. *MOSFET Operation in Weak and Moderate Inversion* [online]. EE 5720, University of Utah. Dostupné z: <https://studylib.net/doc/18221859/mosfet-operation-in-weak-and-moderate-inversion>. [cit. 2025-05-03]
- [6] HUIJSING, Johan. *Operational Amplifiers: Theory and Design*. 2. vydání. Dordrecht: Springer Netherlands, 2011. 408 s. ISBN 978-94-007-0595-1.
- [7] KADAŇKA, Ing. Petr. *Analogové integrované obvody (MAIO)*. Skripta. Fakulta elektrotechniky a komunikačních technologií, Vysoké učení technické v Brně, 2015. Dostupné z: <https://www.vut.cz>.
- [8] KADANKA, Ing. Petr. *Method and Apparatus for Maintaining Stability in a Circuit Under Variable Load Conditions*. US patent č. US 6,556,083 B2. Phoenix, AZ, USA: Semiconductor Components Industries, LLC, 29. dubna 2003. Dostupné z: <https://patentimages.storage.googleapis.com/6c/71/7c/1eac89f19115b7/US6556083.pdf>. [cit. 2025-05-03].
- [9] LEE, Bang S. *Understanding the Terms and Definitions of LDO Voltage Regulators*. Application Report SLVA079. Dallas, TX: Texas Instruments, 2001. Dostupné z: <https://www.ti.com/lit/an/slva079/slva079.pdf>
- [10] ONELECTRONTECH. *Improve the Transient Response of Power Supplies of IoT Devices and Wireless Sensor Nodes* [online]. 9. března 2023. Dostupné z: <https://www.onelectrontech.com/improve-the-transient-response-o>

- f-power-supplies-of-iot-devices-and-wireless-sensor-nodes/. [cit. 2025-04-26]
- [11] PITHADIA, Sanjay, Scot LESTER a Ankur VERMA. *LDO PSRR Measurement Simplified*. Application Report SLAA414A. Dallas, TX: Texas Instruments, červenec 2009. Rev. A, revidováno srpen 2017. Dostupné z: <https://www.ti.com/lit/an/slaa414a/slaa414a.pdf>
- [12] PUNČOCHÁŘ, Josef. *Operační zesilovače v elektronice*. 5. vydání. Praha: BEN – technická literatura, 2002. ISBN 80-7300-059-8.
- [13] ROHM SEMICONDUCTOR. *Load Transient Response Consideration and Measurement Method* [online]. 8. září 2016. Dostupné z: <https://techweb.rohm.com/product/power-ic/dcdc/1632/>. [cit. 2025-04-26]
- [14] SIMPSON, Chester. *Linear and Switching Voltage Regulator Fundamental Part 1*. Dallas: Texas Instruments, 2011. Aplikační zpráva SNVA558. Dostupné z: <https://www.ti.com/lit/an/snva558/snva558.pdf>
- [15] STEVENS, John. *Simplifying Stability Checks*. Application Report SLVA381B. Dallas, TX: Texas Instruments, prosinec 2009. Rev. B, revidováno listopad 2013. Dostupné z: <https://www.ti.com/lit/an/slva381b/slva381b.pdf>. [cit. 2025-05-03].
- [16] TOREX SEMICONDUCTOR. *What kind of characteristics are the load-transient response and line-transient response characteristic?* [online]. 9. března 2023. Dostupné z: https://product.torexsemi.com/en/technical-support/techfaq/doc_2056. [cit. 2025-04-26]
- [17] VRBA, Kamil a MIŠUREC, Jiří. *Technika analogových obvodů*. Brno: Vysoké učení technické v Brně, Nakladatelství VUTIUM, 2020. ISBN 978-80-214-5901-4. Dostupné z: <https://doi.org/10.13164/book.circuits.analog>. [cit. 2025-04-24].
- [18] ZYWNO, Malgorzata. *8.6 The Effect of a Non-Minimum Phase Zero on the 2nd Order System Response*. In: *Introduction to Control Systems* [online]. Toronto Metropolitan University Pressbooks, 2025. Dostupné z: <https://pressbooks.library.torontomu.ca/controlsystems/chapter/8-6the-effect-of-a-non-minimum-phase-zero-on-the-2nd-order-system-response/>. [cit. 2025-05-03]

Seznam symbolů a zkratk

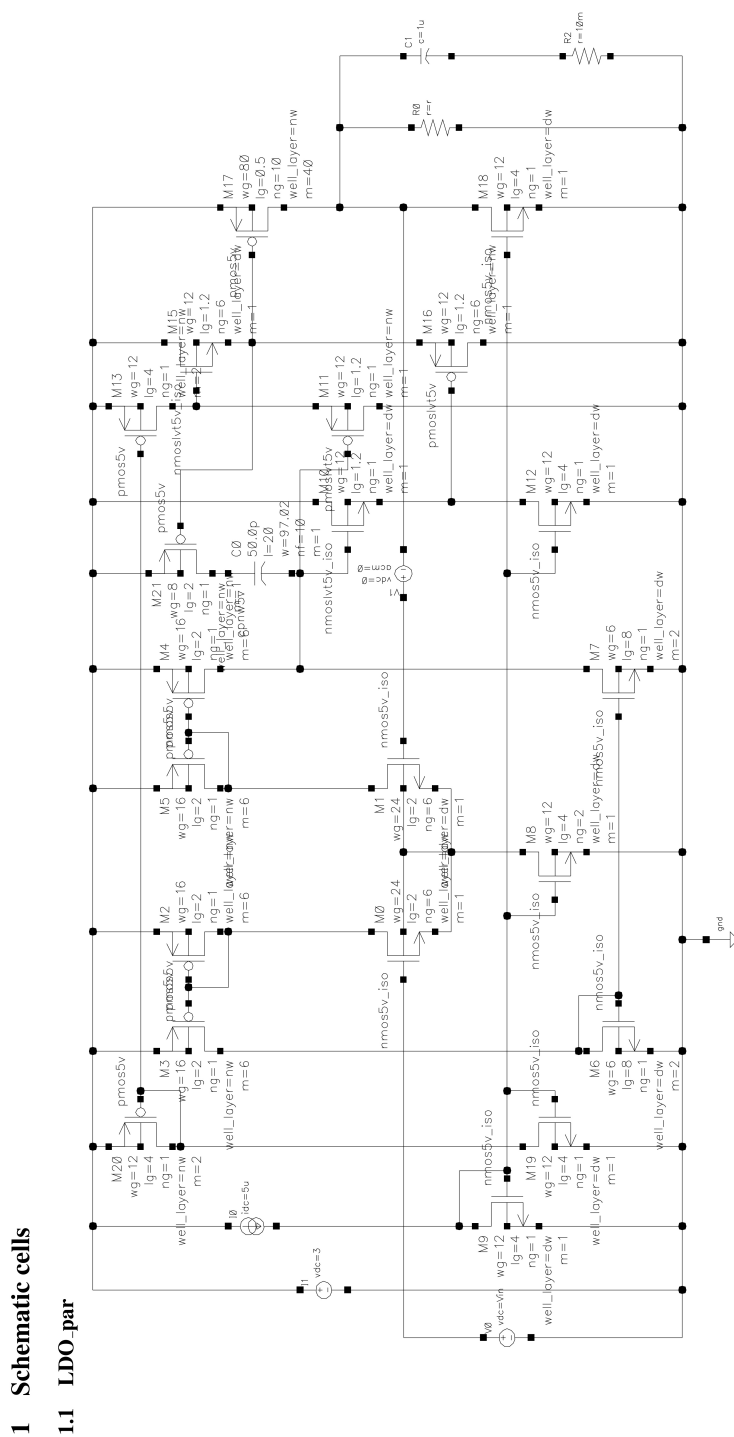
LDO regulátor	Low-Dropout regulator
CMOS	Complementary metal oxide semiconductor
NPN tranzistor	Negative-positive-negative transistor
NMOS	N-type metal oxide semiconductor
PNP tranzistor	Positive-negative-positive transistor
PMOS	P-type metal oxide semiconductor
ESR	Ekvivalentní sériový odpor
PSRR	Power Supply Rejection Ratio
RHP	Right-half plane
LHP	Left-half plane

Seznam příloh

A Schémata zapojení

62

A Schémata zapojení



Obr. A.1: Schéma zapojení LDO regulátoru s jednostupňovým chybovým zesilovačem a pohyblivou nulou.

