

Stanovisko vedoucího k disertační práci

Název práce: Řadič rekonfigurace FPGA odolný proti poruchám

Student: Ing. Richard Pánek

Školitel: doc. Ing. Jan Kořenek, Ph.D.

Student Richard Pánek se během svého doktorského studia zaměřil na návrh a implementaci systémů realizovaných v technologii FPGA (Field-Programmable Gate Array), které zvyšují odolnost proti poruchám s využitím částečné dynamické rekonfigurace. Disertační práce s názvem „Řadič rekonfigurace FPGA odolný proti poruchám“ adresuje problém náchylnosti technologie FPGA k poruchám způsobených radiací, což se projevuje zejména u vesmírných aplikací.

Práce se soustředí na využití částečné dynamické rekonfigurace pro zotavení se z poruch v konfigurační paměti FPGA. Studentem navržený přístup využívá systému trojitě modulární redundance (TMR), což zajišťuje efektivní detekci a možnost následné opravy poškozených modulů, což zvyšuje spolehlivost celého systému. Student navíc vyvinul simulační nástroj pro odhad odolnosti těchto systémů v nepříznivých prostředích a současně se zaměřil i na zlepšení odolnosti samotného řadiče rekonfigurace.

Student v průběhu studia vytvořil celkem 19 publikací, z toho pět publikací je zahrnuto v disertační práci a další publikace úzce souvisí s řešenou problematikou. Z publikovaných prací je vhodné zmínit článek do časopisu *Microelectronics Reliability* s názvem „Automated Design and Usage of the Fault-Tolerant Dynamic Partial Reconfiguration Controller for FPGAs“ a také příspěvek „Reliability Analysis of the FPGA Control System with Reconfiguration Hardening“ prezentovaný na konferenci DSD. I když Richard Pánek neabsolvoval žádnou zahraniční stáž, aktivně se podílel na mezinárodním projektu SECREDAS (Product Security for Cross Domain Reliable Dependable Automated Systems). Celkově byl zapojen do řešení pěti výzkumných projektů, z toho tři byly projekty smluvního výzkumu.

Student Richard Pánek se v rámci disertační práce podílel na vytvoření řady publikací, ale i na řešení projektů. Jádro disertace je tvořeno celkem pět publikacemi. Přínosem práce je zvýšení odolností systémů postavených na bázi FPGA, které využívají řadič rekonfigurace, ale i samotný návrh řadiče rekonfigurace odolného proti poruchám. Celkově disertační práci doporučuji k obhajobě.

V Brně 27. 8. 2024

.....
doc. Ing. Jan Kořenek, Ph.D.