



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV RADIOELEKTRONIKY

DEPARTMENT OF RADIO ELECTRONICS

ZESILOVAČE S UNIPOLÁRNÍMI TRANZISTORY JFET A MOSFET PRO LABORATORNÍ VÝUKU

SINGLE STAGE AMPLIFIERS EMPLOYING JFET AND MOSFET FOR EDUCATIONAL LABORATORY
PURPOSES

BAKALÁŘSKÁ PRÁCE

BACHELOR'S THESIS

AUTOR PRÁCE

AUTHOR

Dominik Šimek

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. Lukáš Langhammer, Ph.D.

BRNO 2019

Bakalářská práce

bakalářský studijní obor **Elektronika a sdělovací technika**

Ústav radioelektroniky

Student: Dominik Šimek

ID: 195694

Ročník: 3

Akademický rok: 2018/19

NÁZEV TÉMATU:

Zesilovače s unipolárními tranzistory JFET a MOSFET pro laboratorní výuku

POKYNY PRO VYPRACOVÁNÍ:

Navrhněte ukázková zapojení zesilovačů (společný source, společný drain, společný gate) s tranzistory JFET a MOSFET. Ověření nastavení pracovního bodu a základní AC a časové chování proveďte simulacemi v PSpice. Obvody doplňte ochranami proti chybám z nepozornosti.

Zařízení zhotovte ve formě přípravku ukázkové laboratorní úlohy. Sestavte a připravte demonstrační ukázky (jednotlivé úkoly a zadání: měření A-V charakteristik tranzistoru v režimu saturace a v režimu triody, nastavení prac. bodu zesilovače do zadaných hodnot/souřadnic, měření zesilovače v časové oblasti - pohyb prac. bodu v síti výstupních charakteristik, měření kmitočtové charakteristiky), podklady pro měření (návod k úloze) a vypracování (standardní formulář). Cvičení koncipujte tak, aby v rámci domácí přípravy student provedl teoretický úvahový/početní návrh (poskytněte nutné vztahy) a experimentálně ověřil reálné vlastnosti obvodů.

DOPORUČENÁ LITERATURA:

[1] BOUŠEK, J., KOSINA, P., MOJROVÁ, B. Elektronické součástky. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav mikroelektroniky, 2015. s. 1-209.

[2] VOBECKÝ, J., ZÁHLAVA, V. Elektronika: součástky a obvody, principy a příklady. 3., rozš. vyd. Praha: Grada, 2005. ISBN 80-247-1241-5.

[3] MEHTA, V. K., MEHTA, R. Principles of Electronics. 11-th edition. New Delhi: S. Chand and Company, 2008. ISBN 81-219-2450-2. Dostupné z https://archive.org/details/V.KMehtaPrinciplesOfElectronics_201702

Termín zadání: 4.2.2019

Termín odevzdání: 23.5.2019

Vedoucí práce: Ing. Lukáš Langhammer, Ph.D.

Konzultant:

prof. Ing. Tomáš Kratochvíl, Ph.D.
předseda oborové rady

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

Abstrakt

Bakalářská práce se zabývá návrhem a realizací přípravku pro měření zesilovačů s unipolárními tranzistory, který bude využit v rámci laboratorní výuky. Cílem práce je vytvořit komplexní přípravek, který poskytne prostředek k měření základních charakteristik zesilovače v zapojení se společným Drainem, společným Sourcem i společným Gatem. Čímž pomůže studentům ke snazšímu pochopení principů unipolárních tranzistorů. Deska plošných spojů přípravku bude tvořena zapojeními zesilovačů s MOSFETy a JFETy, přičemž bude možné si vybrat, zda chceme měřit tranzistor s typem kanálu N či typem kanálu P. Samotný návrh je podložen rozborem základních teoretických vlastností unipolárních tranzistorů, výpočty a simulacemi, které jsou též součástí práce.

Klíčová slova

Unipolární tranzistory, JFET, MOSFET, společný Drain, společný Source, společný Gate

Abstract

Bachelor thesis deals with design and construction of measuring box for amplifiers with unipolar transistors, which will be used within laboratory classes. The point of the thesis is to create a complex instrument, which offers system used for measuring of essential characteristics of common-drain, common-source and/or common-gate amplifiers. It will help students to more easily understand principle of unipolar transistors. The printed circuit board will contain amplifier circuits with MOSFET and JFET transistors, with option to switch between measuring N-type or P-type channel transistor. The design itself is substantiated by analysis of essential theoretical properties of unipolar transistors, by numerical calculations, and simulations, which are also parts of the thesis.

Keywords

Field-effect transistor, JFET, MOSFET, common Drain, common Source, common Gate

Bibliografická citace:

ŠIMEK, Dominik. Zesilovače s unipolárními tranzistory JFET a MOSFET pro laboratorní výuku [online]. Brno, 2019 [cit. 2019-05-05].

Dostupné z: <https://www.vutbr.cz/studenti/zav-prace/detail/118429>. Bakalářská práce. Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav radioelektroniky. Vedoucí práce Lukáš Langhammer.

Prohlášení

„Prohlašuji, že svou Bakalářskou práci na téma Zesilovače s unipolárními tranzistory JFET a MOSFET pro laboratorní výuku jsem vypracoval samostatně pod vedením vedoucí/ho Bakalářské práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené Bakalářské práce dále prohlašuji, že v souvislosti s vytvořením této Bakalářské práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.“

V Brně dne: 23. května 2019

.....
podpis autora

Obsah

1.	Úvod.....	13
2.	Teorický rozbor.....	14
2.1	Obecná definice.....	14
2.2	Tranzistory s přechodovým hradlem (JFET)	15
2.2.1	Princip funkce	15
2.2.2	Statické vlastnosti	16
	Aktivní režim A	17
	Saturační režim B.....	17
	Triodový režim C.....	17
	Nulové režimy.....	18
	Režim D	18
2.2.3	Charakteristiky vybraných JFETů	18
2.2.4	Porovnání JFETů s rozdílným typem vodivého kanálu.....	20
2.2.5	Obvodové aplikace	20
2.3	Tranzistory s izolovaným hradlem (MOSFET)	21
2.3.1	Princip funkce	21
2.3.2	Statické vlastnosti	23
2.3.3	Význačné charakteristiky vybraných MOSFETů.....	23
2.3.4	Porovnání vlastností MOSFETů podle typu kanálu	25
2.3.5	Obvodové aplikace	25
2.4	Stabilizace pracovního bodu	25
2.5	Porovnání vlastností JFETů a MOSFETů.....	27
3.	návrh zapojení	28
3.1	Parametry vybraných součástek.....	28
3.2	Schéma zapojení a výpočet hodnot součástek	29
3.2.1	Zapojení se společným Sourcem	29
	JFET s kanálem N.....	29
	JFET s kanálem P	31
	MOSFET s kanálem typu N.....	33

MOSFET s kanálem P	34
3.2.2 Zapojení se společným Drainem.....	36
JFET s kanálem N.....	36
JFET s kanálem P	37
MOSFET s kanálem N.....	38
MOSFET s kanálem P	39
3.2.3 Zapojení se společným Gatem.....	40
3.3 Návrh desky plošných spojů a popis přípravku	42
4. Simulace obvodů.....	43
4.1 Chování obvodů v časové oblasti.....	43
4.1.1 Zapojení se společným Sourcem	43
4.1.2 Zapojení se společným Drainem.....	46
4.1.3 Zapojení se společným Gatem.....	48
4.2 Chování obvodů v kmitočtové oblasti.....	48
4.2.1 Zapojení se společným Sourcem	49
4.2.2 Zapojení se společným Drainem.....	52
4.2.3 Zapojení se společným Gatem.....	54
4.3 Výstupní odpor zesilovače (společný Source)	55
4.4 Sumarizace výsledků.....	58
5. Naměřené hodnoty	60
5.1 Nastavení pracovního bodu.....	60
5.2 Časová analýza.....	61
5.3 Kmitočtové charakteristiky	62
6. Závěr	65

Seznam symbolů a zkratek

Zkratky:

FEKT	...	Fakulta elektrotechniky a komunikačních technologií
VUT	...	Vysoké učení technické v Brně
MOSFET	...	tranzistor s izolovaným hradlem
JFET	...	tranzistor přechodovým hradlem
NMOS	...	logický člen v integrov. obvodech složený z N-MOSFETů
PMOS	...	logický člen v integrov. obvodech složený z P-MOSFETů
SD	...	zapojení zesilovače se společným Drainem
SS	...	zapojení zesilovače se společným Sourcem
SG	...	zapojení zesilovače se společným Gatem
TFT	...	tenkovrstvé tranzistory
LCD	...	Displej z tekutých krystalů

Symbols:

U_{DD}	...	napájecí napětí	[V]
U_{DS}	...	napětí mezi Drainem a Sourcem	[V]
U_{DSsat}	...	saturační napětí mezi Drainem a Sourcem	[V]
U_{GS}	...	napětí mezi Gatem a Sourcem	[V]
U_P	...	prahové napětí tranzistoru	[V]
I_D	...	proud tekoucí Drainem	[A]
I_{DSS}	...	saturační proud tekoucí Drainem	[A]
R_D	...	odpor rezistoru zapojeného v Drainu	[Ω]
R_G	...	odpor rezistoru zapojeného v Gatu	[Ω]
R_S	...	odpor rezistoru zapojeného v Sourcu	[Ω]
g_m	...	strmost převodní charakteristiky	[S]
y_{fs}	...	strmost převodní charakteristiky (datasheet)	[S]
C_{GS}	...	parazitní kapacita mezi Gatem a Sourcem	[F]
C_{GD}	...	parazitní kapacita mezi Gatem a Drainem	[F]
f	...	frekvence	[Hz]
t_{ON}	...	doba sepnutí tranzistoru	[s]
t_{OFF}	...	doba rozepnutí tranzistoru	[s]

Seznam obrázků

Obr. 2.1-1 Dělení unipolárních tranzistorů	14
Obr. 2.2-1 Schématické značky JFETu a) s kanálem typu N b) kanálem typu P	15
Obr. 2.2-2 Znázornění činnosti tranzistoru JFET s kanálem N	16
Obr. 2.2-3 a) Normované výstupní charakteristiky b) Pracovní oblasti JFETu s kanálem N [2].....	17
Obr. 2.2-4 Výstupní charakteristika JFET s kanálem – BF545A [3]	18
Obr. 2.2-5 Výstupní charakteristika JFETu s kanálem P – MMBFJ270 [4]	18
Obr. 2.2-6 Převodní charakteristika JFETu s kanálem N – BF545A [3].....	19
Obr. 2.2-7 Převodní charakteristika JFETu s kanálem P – MMBFJ270 [4].....	19
Obr. 2.3-1 Schématické značky MOSFETu	21
Obr. 2.3-2 Výstupní a převodní charakteristika MOSFETu a) s indukovaným kanálem b) s trvalým kanálem [1]	21
Obr. 2.3-3 Znázornění činnosti tranzistoru MOSFET s indukovaným kanálem N ..	22
Obr. 2.3-4 Výstupní charakteristika MOSFETu s kanálem N- 3020NAKW [5]	23
Obr. 2.3-5 Výstupní charakteristika MOSFETu s kanálem P-NX3008PBK [6].....	24
Obr. 2.3-6 Převodní charakteristika MOSFETu s kanálem N-NX3020NAKW [5].	24
Obr. 2.3-7 Převodní charakteristika MOSFETu s kanálem P-NX3008PBK [6]	25
Obr. 2.4-1 Nastavení pracovního bodu zdrojem napětí v Gatu	26
Obr. 2.4-2 Nastavení pracovního bodu úbytkem napětí na R_s	26
Obr. 2.4-3 Nastavení pracovního bodu vstupním děličem	27
Obr. 3.2-1 Schéma zapojení zesilovače s JFETem s kanálem typu N (SS).....	31
Obr. 3.2-2 Schéma zapojení zesilovače s JFETem s kanálem typu P (SS)	32
Obr. 3.2-3 Schéma zapojení zesilovače s MOSFETem s kanálem typu N (SS).....	34
Obr. 3.2-4 Schéma zapojení zesilovače s MOSFETem s kanálem typu P (SS)	35
Obr. 3.2-5 Schéma zapojení zesilovače s JFETem s kanálem typu N (SD).....	37
Obr. 3.2-6 Schéma zapojení zesilovače s JFETem s kanálem typu P (SD).....	38
Obr. 3.2-7 Schéma zapojení zesilovače s MOSFETem s kanálem typu N (SD).....	39
Obr. 3.2-8 Schéma zapojení zesilovače s MOSFETem s kanálem typu P (SD).....	40
Obr. 3.2-9 Schéma zapojení zesilovače s MOSFETem s kanálem typu N (SG).....	41
Obr. 4.1-1 Časová analýza JFETu s kanálem typu N (SS).....	43
Obr. 4.1-2 Časová analýza JFETu s kanálem typu P (SS).....	44

Obr. 4.1-3 Časová analýza MOSFETu s kanálem typu N (SS).....	44
Obr. 4.1-4 Časová analýza MOSFETu s kanálem typu P (SS).....	45
Obr. 4.1-5 Časová analýza JFETu s kanálem typu N (SD)	46
Obr. 4.1-6 Časová analýza JFETu s kanálem typu P (SD).....	46
Obr. 4.1-7 Časová analýza MOSFETu s kanálem typu N (SD)	47
Obr. 4.1-8 Časová analýza MOSFETu s kanálem typu P (SD).....	47
Obr. 4.1-9 Časová analýza MOSFETu s kanálem typu N (SG)	48
Obr. 4.2-1 Kmitočtová analýza JFETu s kanálem typu N (SS).....	49
Obr. 4.2-2 Kmitočtová analýza JFETu s kanálem typu P (SS).....	49
Obr. 4.2-3 Kmitočtová analýza MOSFETu s kanálem typu N (SS).....	50
Obr. 4.2-4 Kmitočtová analýza MOSFETu s kanálem typu P (SS).....	50
Obr. 4.2-5 Kmitočtová analýza JFETu s kanálem typu N (SD)	52
Obr. 4.2-6 Kmitočtová analýza JFETu s kanálem typu P (SD).....	52
Obr. 4.2-7 Kmitočtová analýza MOSFETu s kanálem typu N (SD)	53
Obr. 4.2-8 Kmitočtová analýza MOSFETu s kanálem typu P (SD).....	53
Obr. 4.2-9 Kmitočtová analýza MOSFETu s kanálem typu N (SG)	54
Obr. 4.3-1 Schéma zapojení pro měření výstupního odporu zesilovače	55
Obr. 4.3-2 Výstupní odpor zesilovače s JFETem s kanálem typu N	55
Obr. 4.3-3 Výstupní odpor zesilovače s JFETem s kanálem typu P.....	56
Obr. 4.3-4 Výstupní odpor zesilovače s MOSFETem s kanálem typu N.....	56
Obr. 4.3-5 Výstupní odpor zesilovače s MOSFETem s kanálem typu P.....	57
Obr. 5.2-1 Časový průběh MOSFETu N při $R_D=R_1$	61
Obr. 5.3-1 Kmitočtové charakteristiky MOSFETu N při $R_D=R_1$	62
Obr. 5.3-2 Pomocná DPS pro referenci frekvenční char.- MOSFET N (SS).....	63

Seznam tabulek

Tabulka 2.2-1 Porovnání napěťových a proudových zesílení u SD, SG a SS	20
Tabulka 3.1-1 JFET s kanálem-BF545A (přejato z [3]).....	28
Tabulka 3.1-2 JFET s kanálem P-MMBFJ270 (přejato z [4]).....	28
Tabulka 3.1-3 MOSFET s kanálem N-NX3020NAKW (přejato z [5])	29
Tabulka 3.1-4 MOSFET s kanálem P-NX3008PBK (přejato z [6]).....	29
Tabulka 4.1-1 Výsledky časové analýzy JFETu.....	45
Tabulka 4.1-2 Výsledky časové analýzy MOSFETu.....	45
Tabulka 4.2-1 Výsledky kmitočtové charakteristiky u JFETů	51
Tabulka 4.2-2 Výsledky kmitočtové charakteristiky u MOSFETů	51
Tabulka 4.3-1 Výstupní odpor zesilovače u zapojení s JFETem.....	57
Tabulka 4.3-2 Výstupní odpor zesilovače zapojení s MOSFETem.....	57
Tabulka 4.4-1 Parametry pro zapojení se společným Sourcem.....	58
Tabulka 4.4-2 Parametry pro zapojení se společným Drainem	58
Tabulka 4.4-3 Parametry pro zapojení se společným Gateem	58
Tabulka 4.4-4 Porovnání hodnot získaných výpočtem a simulací (SS)	58
Tabulka 4.4-5 Porovnání hodnot získaných výpočtem a simulací (SD).....	59
Tabulka 4.4-6 Porovnání hodnot získaných výpočtem a simulací (SG).....	59
Tabulka 5.1-1 Změřené hodnoty pracovního bodu u obvodů SS	60
Tabulka 5.1-2 Změřené hodnoty pracovního bodu u obvodů SD.....	60
Tabulka 5.1-3 Změřené hodnoty pracovního bodu u obvodů SG.....	61
Tabulka 5.2-1 Zesílení při $f=1$ kHz (zapojení SS).....	62
Tabulka 5.2-2 Zesílení při $f=1$ kHz (zapojení SD)	62
Tabulka 5.3-1 Mezní kmitočty jednotlivých zesilovačů (zapojení SS)	63
Tabulka 5.3-2 Mezní kmitočty jednotlivých zesilovačů (zapojení SD)	64
Tabulka 5.3-3 Mezní kmitočet zesilovače v zapojení SG	64
Tabulka 5.3-4 Porovnání dosaženého a očekávaného (simulace) zesílení	64

1. ÚVOD

Tato Bakalářská práce se zabývá návrhem a konstrukcí zesilovačů s unipolárními tranzistory pro laboratorní úlohu, kde budu zkoumat zapojení zesilovačů se společným Sourcem, společným Drainem a společným Gatem.

Cílem práce je vytvořit laboratorní přípravek, který poskytne studentům možnost poznat a názorně si vyzkoušet chování různých unipolárních tranzistorů. V realizovaném přípravku proto bude možné přepínat mezi zapojeními s MOSFETem a JFETem s možností výběru, zda chceme měřit tranzistor s kanálem typu N či kanálem typu P.

V rámci vytvoření teoretického základu pro návrh zesilovače s unipolárními tranzistory jsem v 2. kapitole vypracoval teoretický rozbor. Součástí rozboru je i matematický popis funkce tranzistorů a metody stabilizace pracovního bodu zesilovače, přičemž jsem na základě těchto poznatků jsem provedl v 3. kapitole návrh zapojení. Součástí kapitoly je též i souhrn základních parametrů použitých součástek i popis návrhu desky plošných spojů. Výpočty jsem ověřil simulacemi, jejíž výsledky jsem uvedl ve 4. kapitole. Samotná změřená data jsou v 5. kapitole.

I když se z pohledu dnešní doby může zdát zkoumání unipolárních tranzistorů jako přežitek, považuji za velmi přínosné, ba možná dokonce nutné, znát charakteristické vlastnosti základních součástek elektrotechniky, neboť i většina moderních obvodů se opírá o totožné základní principy elektrotechniky.

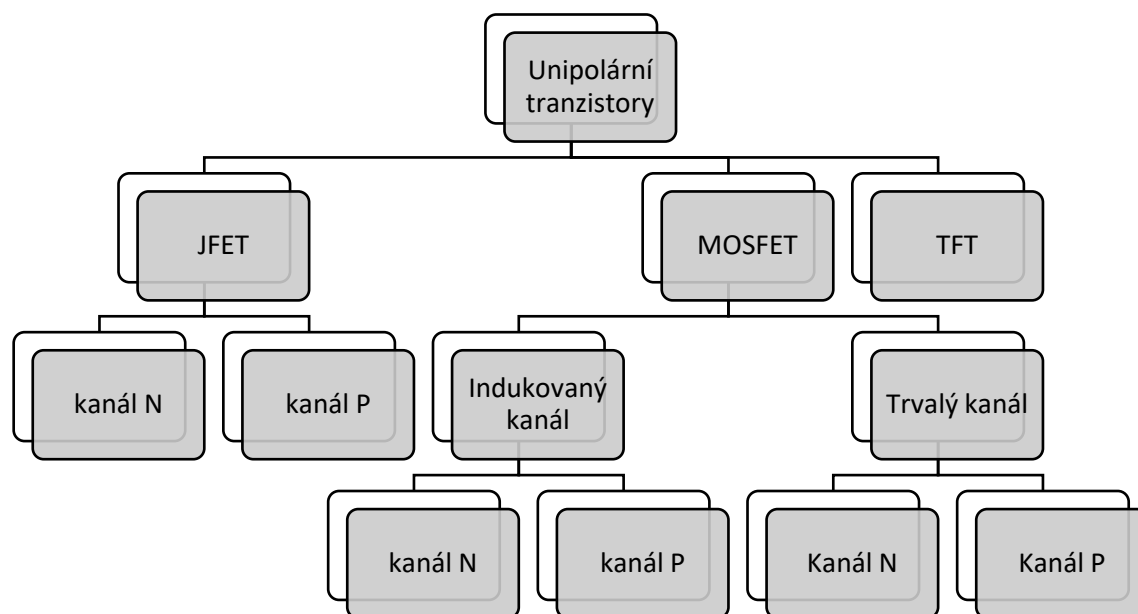
2. TEORICKÝ ROZBOR

2.1 Obecná definice

Unipolární tranzistory využívají k vedení proudu pouze jednoho typu nosičů náboje, přičemž k řízení jejich pohybu se využívá řízení pomocí elektrického pole. Touto vlastností se principiálně odlišují od bipolárních tranzistorů, které jsou řízeny proudem. Stejně jako u bipolárního tranzistoru je i zde součástka tvořena třemi elektrodami – Drainem, Gatem a Sourcem, kde podle zapojení do obvodu rozlišujeme zapojení SD (společný Drain), SG (společný Gate) a SS (společný Source).

Dalšími charakteristickými vlastnostmi jsou vysoká vstupní impedancí a nezávislost zapínací (resp. vypínací) doby na teplotě. Jelikož je u unipolárních tranzistorů veden proud majoritními nosiči náboje, nevyskytuje se zde (na rozdíl proti bipolárním tranzistorům) hromadění minoritních nosičů. Vliv na doby t_{ON} a t_{OFF} je tedy primárně určen dobou nabíjení (resp. vybíjení) parazitních kapacit, jejichž velikost nezávisí na teplotě.

Na níže uvedeném obrázku (Obr. 2.1-1) je uvedeno základní dělení unipolárních tranzistorů.



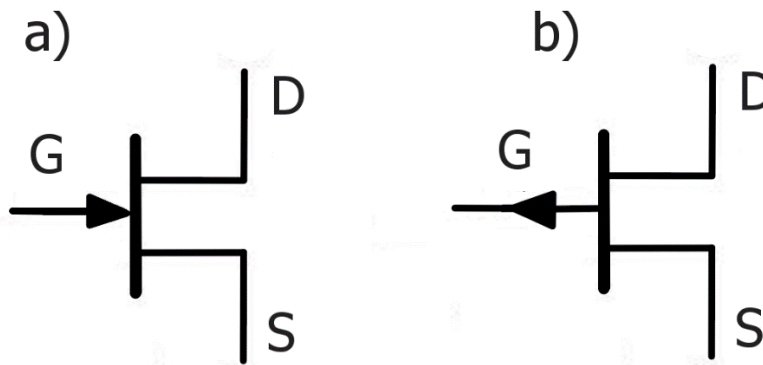
Obr. 2.1-1 Dělení unipolárních tranzistorů

Jelikož TFT nejsou předmětem této práce, nebudu se jimi příliš zabírat ani v teoretickém rozboru. Pouze konstatuji, že se jedná tranzistory využívané v LCD a při výrobě se využívají technologie krystalického křemíku, polykrystalického křemíku či amorfního křemíku.

2.2 Tranzistory s přechodovým hradlem (JFET)

Tranzistory s přechodovým hradlem jsou tvořeny opět ze tří elektrod. Zatímco Drain a Source jsou spojeny vodivým kanálem a jsou vytvořeny z polovodiče stejného typu, Gate je vytvořen z polovodiče opačného typu. Vzniká tedy závěrně polarizovaný přechod PN. Přičemž šířku depletiční vrstvy tohoto přechodu a v důsledku i šířku vodivého kanálu je možné řídit napětím mezi Gatem a Sourcem (U_{GS}). U tranzistoru s kanálem N bude toto napětí záporné, u tranzistoru s kanálem P bude kladné.

Jedná se o symetrickou součástku, je tedy možné zaměnit Drain a Source. Avšak před tímto krokem je vhodné se podívat do katalogového listu součástky, poněvadž unipolární tranzistory často disponují zabudovanými ochrannými obvody či mohlo být při návrhu součástky cíleno, aby bylo dosaženo $C_{GD} < C_{GS}$.



Obr. 2.2-1 Schématické značky JFETu a) s kanálem typu N b) kanálem typu P

2.2.1 Princip funkce

Pro názornou ukázkou funkce tranzistoru s přechodovým hradlem jsem zvolil zjednodušenou strukturu JFETu s kanálem N. Budeme dále uvažovat, že je Gate uzemněn ($U_{GS} = 0$ V).

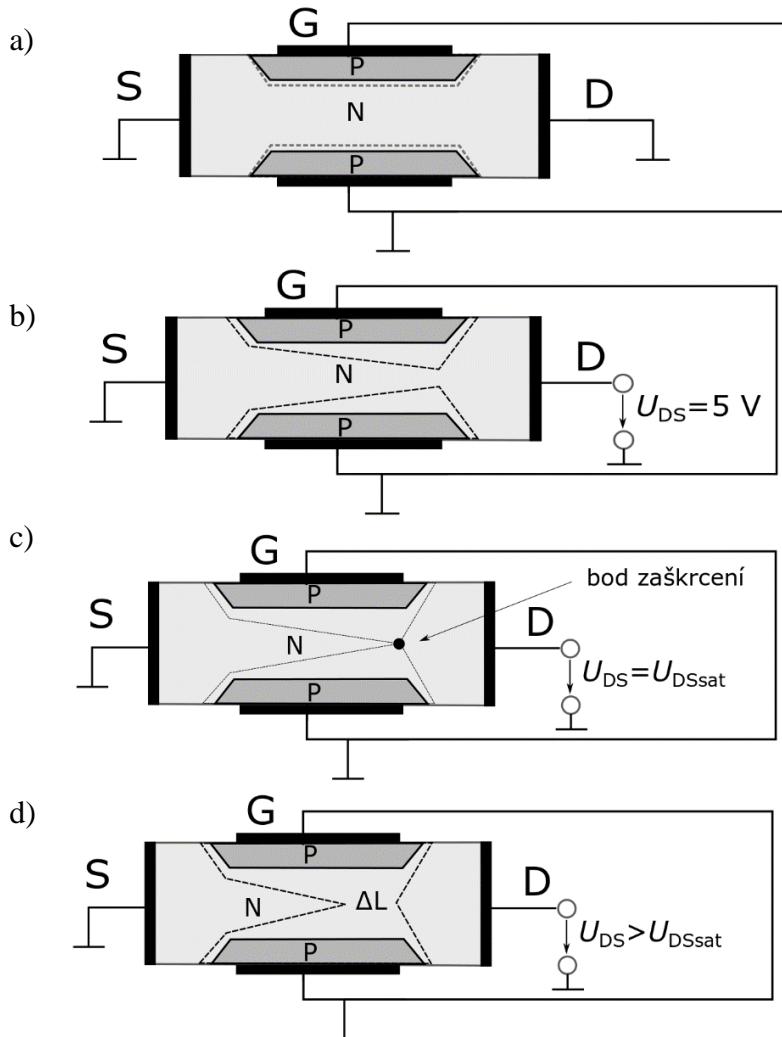
Na Obr. 2.2-2 a)) je vyobrazena situace, kdy je na Drainu nulové napětí a obvod se nachází v termodynamické rovnováze. V okolí PN přechodu je vytvořená depletiční oblast, která je převážně rozšířena v méně dotované oblasti kanálu.

Jakmile je na Drain přivedeno kladné napětí, začíná kanálem téct proud. Závislost proudu na U_{DS} je zpočátku lineární (chová se jako rezistor, přičemž hodnotu odporu lze měnit pomocí U_{GS}), při další vzrůstu napětí však dojde vlivem konečného odporu kanálu k nerovnoměrnému rozdělení potenciálu. Poblíž Drainu, kde je větší rozdíl potenciálu G a D se rozšíří depletiční vrstva více a kanál nemá konstantní šířku (Obr. 2.2-2 b)), čímž přestane proud narůstat lineárně. Chování tranzistoru je názorně vidět na Normované výstupní charakteristice (Obr. 2.2-3 a)).

Při dalším navýšení se dále zužuje vodivý kanál, načež při hodnotě $U_{DS} = U_{DSsat}$ dojde k zaškrcení kanálu (Obr.2.2-2 c)). Zaškrcení představuje pro elektrony oblast velkého odporu, avšak díky silnému působení elektrického pole jsou elektrony odsávány, tedy proud tranzistorem stále protéká.

Při dalším zvyšování napětí (tedy $U_{DS} > U_{DSsat}$) dochází ke zkracování kanálu (Obr.2.2-2 d)). Zvyšování napětí se primárně projeví jako úbytek napětí na zaškrcené části kanálu. Je podstatné si uvědomit, že s velikostí oblasti velkého odporu roste i intenzita elektrického pole a tím i driftová rychlost elektronů. Z tohoto poznatku

vyplývá, že hodnota proudu již zůstává po dosažení hodnoty I_{Dsat} konstantní. Jelikož v našem případě platí $U_{GS} = 0$ V, dostáváme maximální proud tranzistorem I_{DSS} .



Obr. 2.2-2 Znázornění činnosti tranzistoru JFET s kanálem N

Pokud hodnota $U_{DS} > U_{DSmax}$, dojde k lavinovému průrazu zaškrcené části kanálu, čímž vznikne nebezpečí zničení tranzistoru tepelným průrazem. Pokud tedy takto vysoké napětí hrozí, je třeba připojit k tranzistoru externí ochranu.

Z I. kvadrantu Normované výstupní charakteristiky (Obr. 2.2-3) vyplývá, že lze napětím U_{GS} ovládat šířku kanálu, tudíž můžeme ovlivňovat U_{DSsat} i I_{DSSat} . Při vhodné zvolené U_{GS} se rozšíří depletiční vrstva přes celý vodivý kanál a ani při libovolné hodnotě U_{DS} nebude téct žádný proud. Tato úroveň napětí se nazývá prahové napětí U_P .

2.2.2 Statické vlastnosti

Pokud potřebujeme jednoznačně matematicky definovat závislost kolektorového proudu I_D na napětí U_{DS} a napětí U_{GS} , můžeme využít vzorce v normalizovaném tvaru:

$$\frac{I_D}{I_{Dsat0}} = 3 \cdot \frac{U_{DS}}{U_P} - 2 \cdot \left[\left(\frac{U_{GS} - U_{DS}}{U_P} \right)^{3/2} - \left(\frac{U_{GS}}{U_P} \right)^{3/2} \right]. \quad (2.2-1)$$

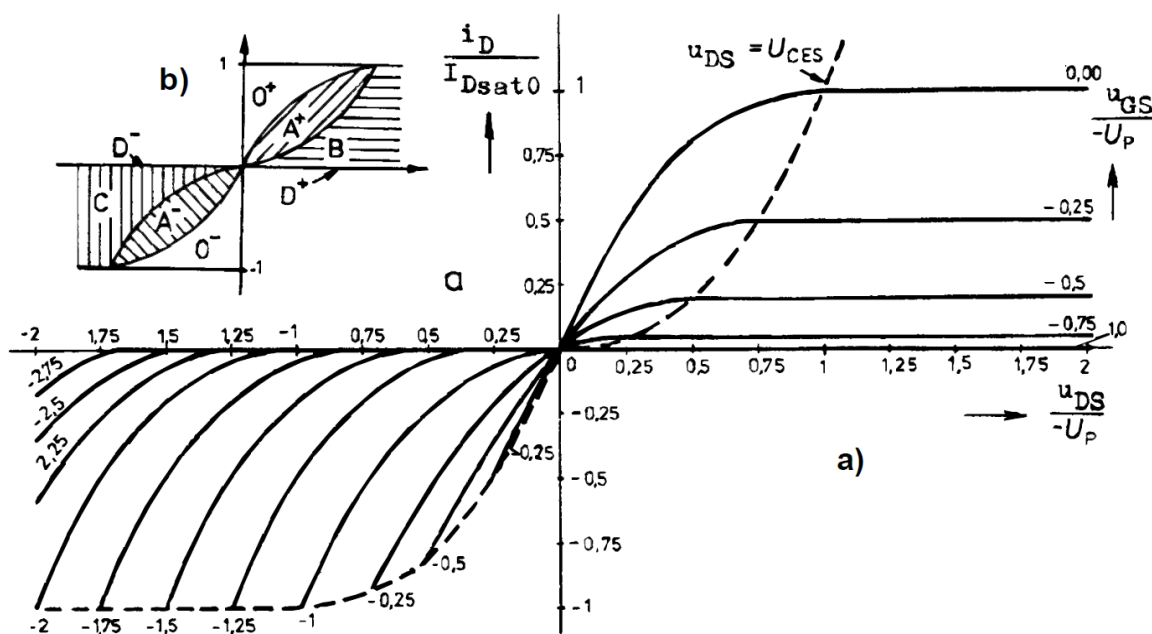
Unipolární tranzistor může pracovat v několika režimech (obr. 2.2-3).

Aktivní režim A

Tento režim se dělí podle polaritý drainového napětí. Pokud je polarita kladná, nazývá se režim A+, jehož hranice je určena podmínkou podle:

$$U_{DS} = U_{DS_{sat}} = U_{GS} - U_P \quad (2.2-2)$$

Po překročení přejde tranzistor do saturačního režimu. Pokud je polarita záporná jedná se o režim A-. Při zvýšení napětí U_{DS} za hranici dochází k přechodu do triodového režimu.



Obr. 2.2-3 a) Normované výstupní charakteristiky b) Pracovní oblasti JFETu s kanálem N [1]

Saturační režim B

Velikost I_D je nezávislá na U_{DS} , přičemž při využití Rovnic 2.2-1 a 2.2-2 jsme získali matematický popis proudu Drainem:

$$\frac{I_D}{I_{D_{sato}}} = 1 - 3 \cdot \frac{-U_{GS}}{-U_P} + 2 \cdot \left(\frac{U_{GS}}{U_P}\right)^{3/2}. \quad (2.2-3)$$

Pokud nám stačí vztah s drobnou odchylkou, můžeme využít rovnici:

$$I_D = I_{D_{sat}} \left(1 - \frac{U_{GS}}{U_P}\right)^2. \quad (2.2-4)$$

Triodový režim C

Tranzistor přejde do triodového režimu pokud pro napětí platí: $U_{GS} < U_P$ je však nutné dodržet podmínku $U_{DS} = U_{GS} < 0$, aby nedošlo k překročení maximálního proudu strukturou.

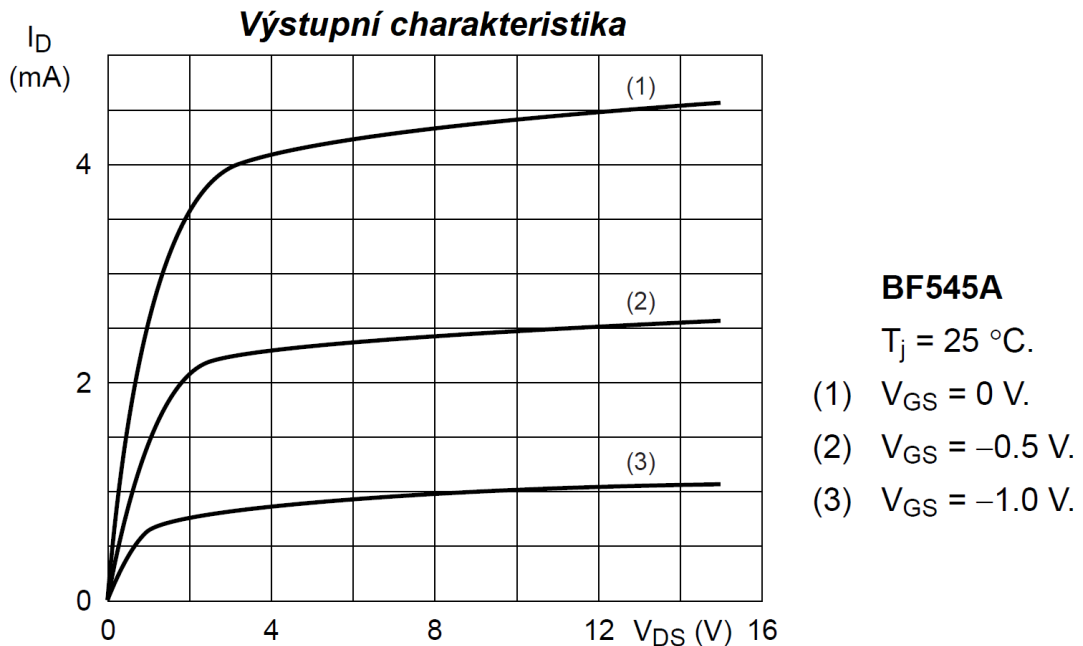
Nulové režimy

Pokud by U_{GS} bylo větší než 0 Voltů (v praxi spíše 0,5 V) přejde obvod do režimu $0^+/0^-$, přičemž PN přechod u Source by vždy měl kladné předpětí. Což by znamenalo, že hradlem bude protékat proud a tranzistor nebude fungovat.

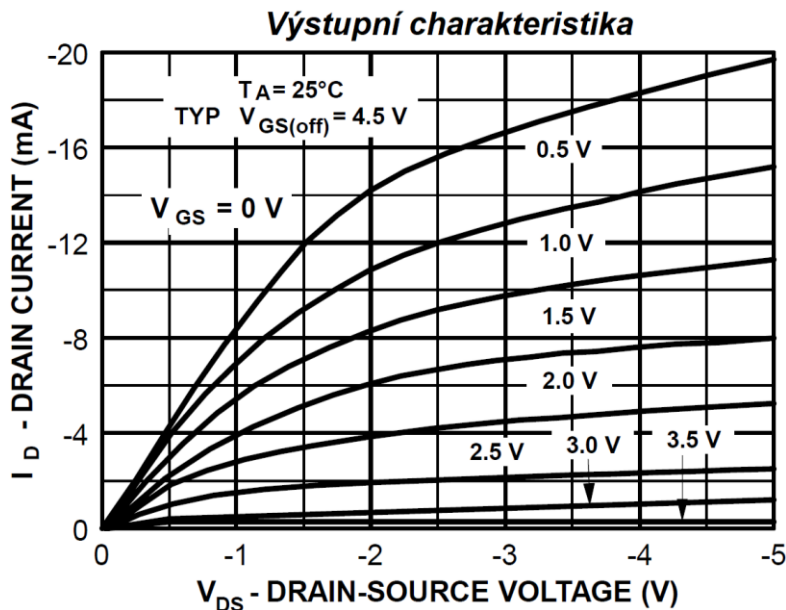
Režim D

Při tomto režimu neteče strukturou žádný proud, neboť je celý kanál uzavřen.

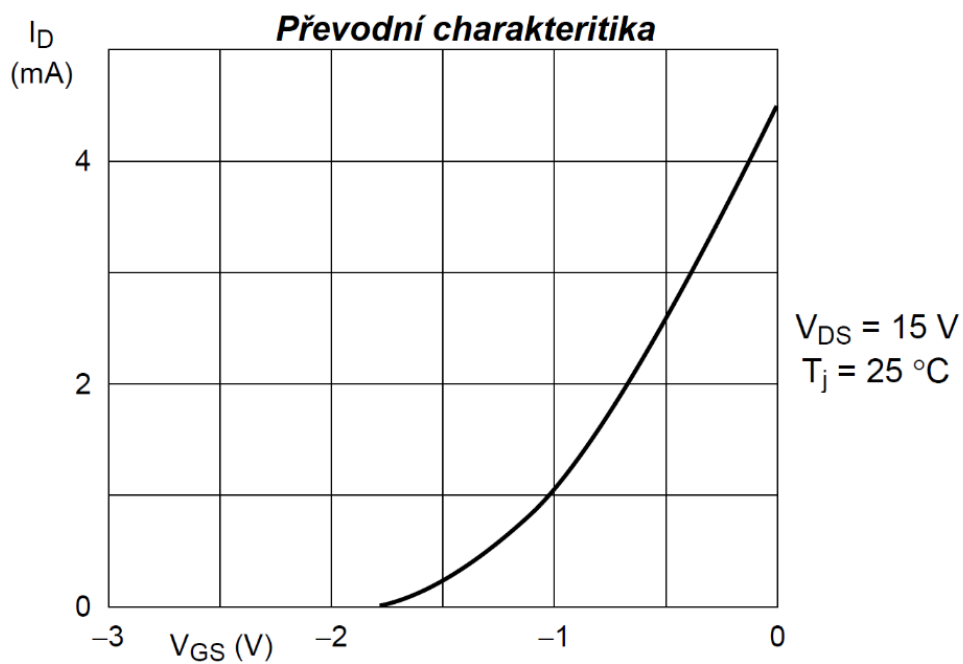
2.2.3 Charakteristiky vybraných JFETů



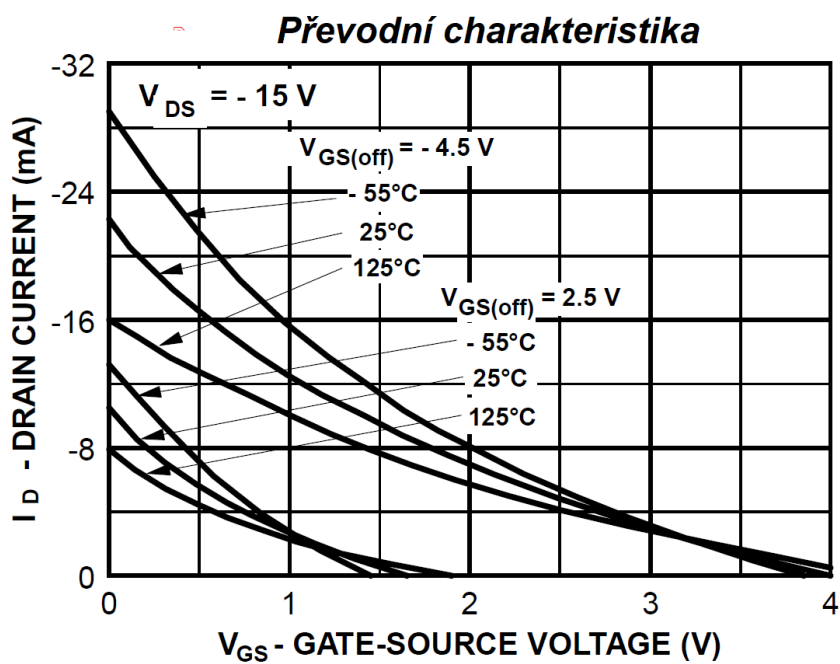
Obr. 2.2-4 Výstupní charakteristika JFET s kanálem – BF545A [2]



Obr. 2.2-5 Výstupní charakteristika JFETu s kanálem P – MMBFJ270 [3]



Obr. 2.2-6 Převodní charakteristika JFETu s kanálem N – BF545A [2]



Obr. 2.2-7 Převodní charakteristika JFETu s kanálem P – MMBFJ270 [3]

2.2.4 Porovnání JFETů s rozdílným typem vodivého kanálu

Principiální fungování JFETu s kanálem typu P je totožné s fungováním tranzistoru s kanálem typu N. Jedinou změnou je jiný majoritní nosič náboje, z čehož vyplývá, že U_{GS} bude nabývat kladných hodnot, zatímco U_{DS} bude nabývat záporných hodnot.

2.2.5 Obvodové aplikace

Nejvíce rozšířeným využitím tohoto tranzistoru je spínač, zesilovač a řízený odpor. Jelikož se tato práce zabývá právě zesilovačem, zaměřím se v teoretickém rozboru na právě na zesilovače.

Jak bylo uvedeno v úvodu, rozeznáváme zapojení zesilovače se společným Drainem (SD), se společným Sourcem (SS) a společným Gatem (SG). Zapojení SD a SS se praxi používá mnohem více, neboť hlavní výhodou SG je vysoký vstupní odpor, který je však u unipolárních tranzistorů z principu jejich struktury vždy.

Tabulka 2.2-1 Porovnání napěťových a proudových zesílení u SD, SG a SS

Zapojení	Napěťové zesílení	Proudové zesílení
Společný Drain	1	>100
Společný Gate	<10	1
Společný Source	>10	1

Pro popis základních parametrů zesilovače s unipolárním tranzistorem lze využít vztahů pro aproximaci převodní charakteristiky

$$I_D = \left(\frac{I_{DSS}}{U_P^2}\right)(U_P - U_{GS})^2, \quad (2.2-5)$$

strmost převodní charakteristiky

$$g_m = -2\left(\frac{I_{DSS}}{U_P^2}\right)(U_P - U_{GS}), \quad (2.2-6)$$

a napěťového zesílení

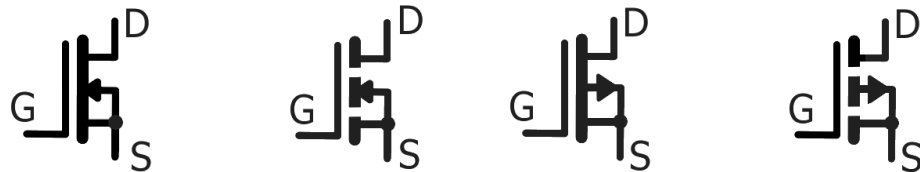
$$A_U = -|g_m| \cdot R_D. \quad (2.2-7)$$

Hlavními výhodami zesilovačů s JFETem je vysoký vstupní odpor a malá teplotní závislost. Nevýhodou je menší strmost převodní charakteristiky (až o řád oproti bipolárním tranzistorům). Proto se často umísťují do obvodu s více aktivními prvky, kde jsou eliminovány nevýhody a využity výhody unipolárního tranzistoru. Velice výhodná je například kombinace s bipolárním tranzistorem.

2.3 Tranzistory s izolovaným hradlem (MOSFET)

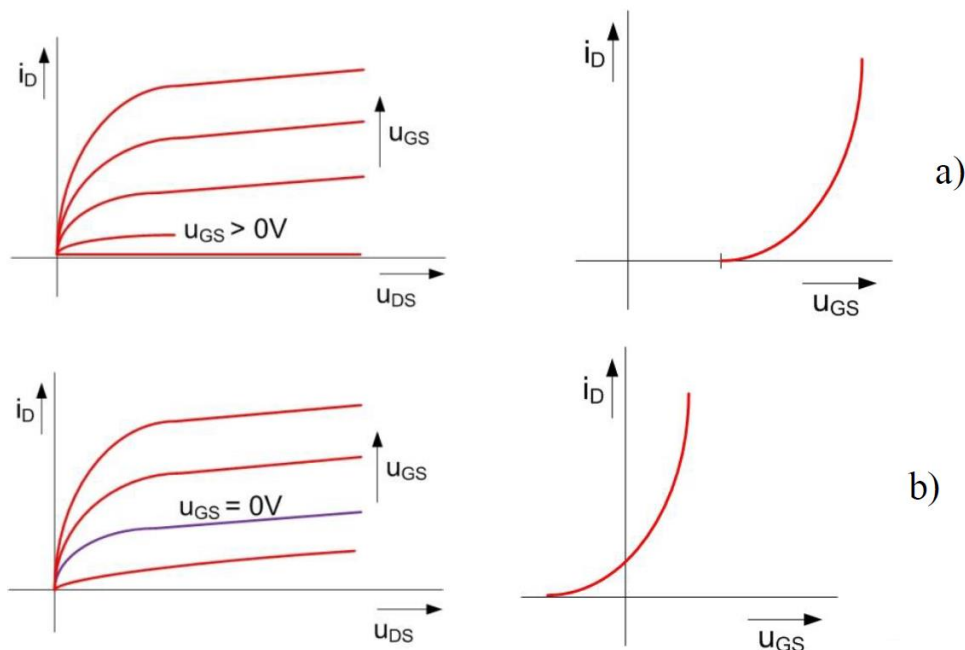
U tohoto tranzistoru jsou opět tři elektrody (Drain, Gate a Source). Drain a Source jsou umístěny v substrátu vytvořeného z opačného typu polovodiče než elektrody (vznikají tedy dva PN přechody). Gate je od substrátu oddělen pomocí vrstvy izolačního materiálu. Pod touto vrstvou je možné vytvořit a řídit vodivý kanál stejného typu jako jsou Drain a Source, který tyto elektrody propojí.

Tento kanál může být indukovaný napětím či může být vytvořený od výrobce, u kterého kanál existuje i při $U_{GS} = 0$ (Obr. 2.3-2). Stejně jako u JFETu existují tranzistory s kanálem typu N i typu P (Obr. 2.3-1).



a) s trvalým kanálem N b) s indukovaným kanálem N c) s trvalým kanálem P d) s indukovaným kanálem P

Obr. 2.3-1 Schématické značky MOSFETu

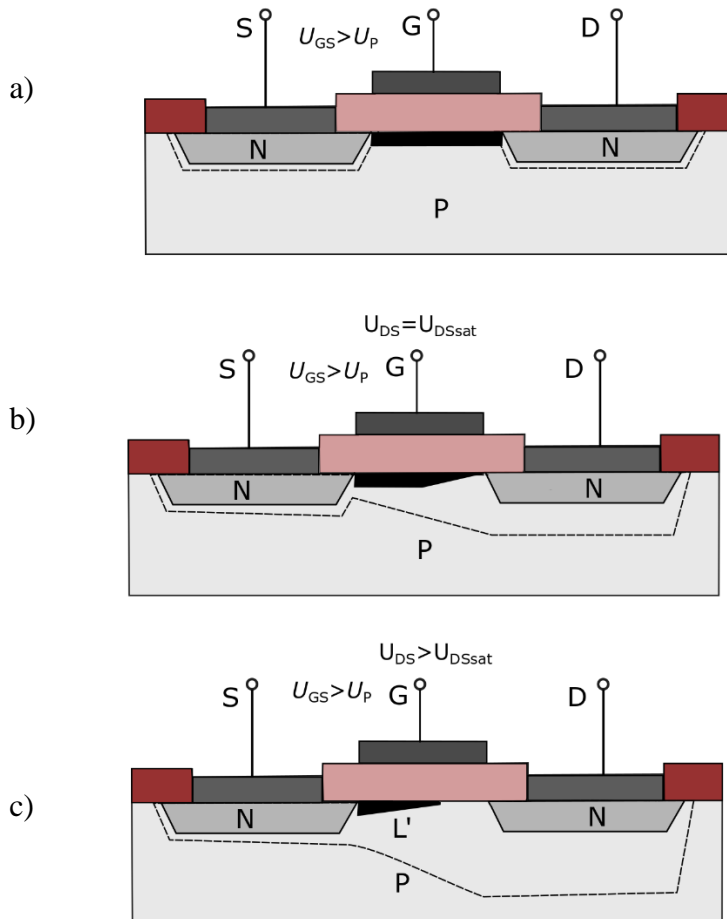


Obr. 2.3-2 Výstupní a převodní charakteristika MOSFETu a) s indukovaným kanálem b) s trvalým kanálem [4]

2.3.1 Princip funkce

V této podkapitole se budu zabývat funkcí MOSFETu s indukovaným kanálem typu N. Je tedy zřejmé, že Source a Drain budou vytvořeny z polovodiče typu N a budou umístěny v substrátu typu P. Jelikož je pro vytvoření vodivého kanálu přivést na Gate napětí s takovou polaritou, aby došlo ke shromažďování minoritních nosičů pod hradlem, musíme pracovat s kladným napětím U_{GS} .

Pokud je $U_{GS} > 0$, dojde k odtažení majoritních nosičů substrátu (zde díry) a náboj na Gatu je kompenzován nábojem ionizovaných příměsí substrátu. Po dalším zvýšení napětí ($U_{GS} \geq U_p$) jsou již přivedeny minoritní nosiče substrátu (možný je i vznik volných nosičů náboje tepelnou generací na místě dotyku polovodiče a izolační vrstvy), které vytvoří vodivý kanál mezi Drainem a Sourcem. Z toho vyplývá, že už jsou k dispozici volné nosiče náboje, proto pokud by bylo $U_{DS} > 0$ V může již téct proud. Pro malé napětí U_{DS} se bude chovat tranzistor jako lineární rezistor, jehož hodnota odporu bude řízená hodnotou napětí U_{GS} (Obr. 2.3-3 a).



Obr. 2.3-3 Znárodnění činnosti tranzistoru MOSFET s indukovaným kanálem N

Pokud hodnota napětí dosáhne hodnoty $U_{DS} = U_{DSsat}$, dojde ke snížení rozdílu potenciálů Gatu a Drainu na nulovou hodnotu, tudíž nebudou k dispozici volné nosiče náboje a dojde zaškrcení kanálu (Obr. 2.3-3 b)).

Pokud $U_{DS} > U_{DSsat}$ dochází ke rozšiřování zaškrcené části kanálu a zvýšení napětí se projeví jako úbytek napětí na této oblasti. Chování obvodu je velice podobné jako u JFETu, proud tedy dále už neroste a nosiče náboje jsou přes zaškrcenou část kanálu L' odsávány pomocí elektrického pole (Obr. 2.3-3 c)).

2.3.2 Statické vlastnosti

Režimy u MOSFETů je možné definovat velice podobně jako u JFETů. Jedinou odlišností je neexistence nulových režimů. Definice jednotlivých režimů a rovnic naleznete v kapitole 2.2.2 a charakteristiky tranzistorů, které jsem vybral k využití v laboratorním přípravku naleznete v kapitole 2.3.3.

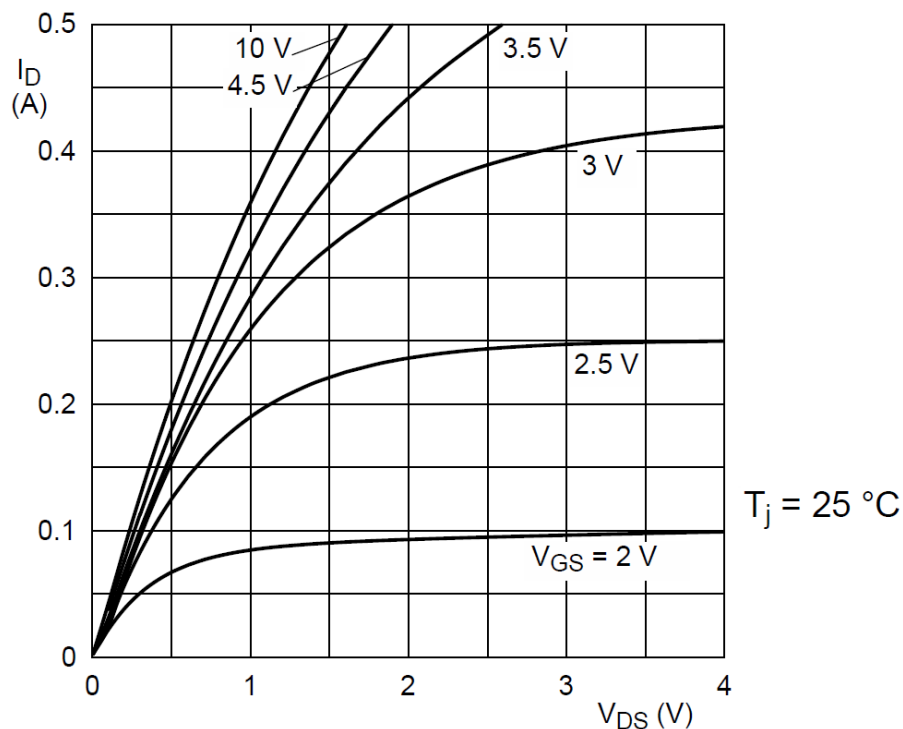
Pro jednoznačné popsání proudu Drainem (u indukovaného kanálu typu N) můžeme využít vzorec

$$\frac{I_D}{I_{D_{sat0}}} = 2 \cdot \frac{U_{DS}}{U_P} \left(\frac{U_{GS}}{U_P} - 1 \right) - \left(\frac{U_{DS}}{U_P} \right)^2. \quad (2.3-1)$$

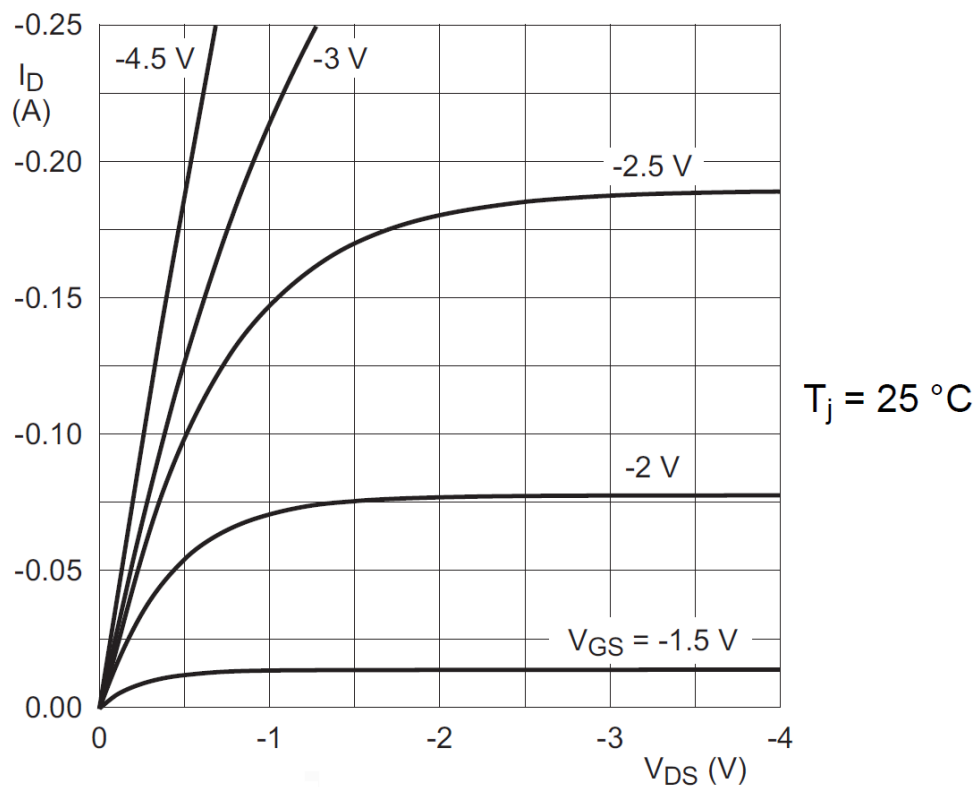
Hranice saturačního režimu je definována Rovnicí 2.2-2 a k popisu proudu Drainem v saturačním režimu můžeme využít rovnici:

$$I_D = I_{D_{sat}} \left(\frac{U_{GS}}{U_P} - 1 \right)^2. \quad (2.3-2)$$

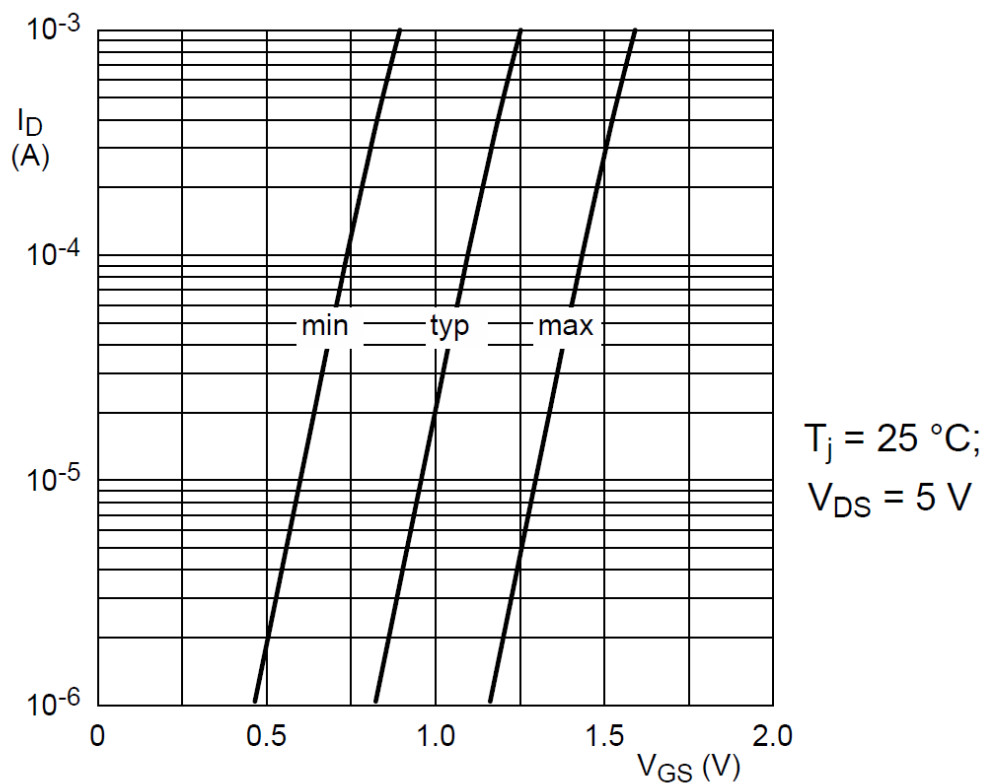
2.3.3 Význačné charakteristiky vybraných MOSFETů



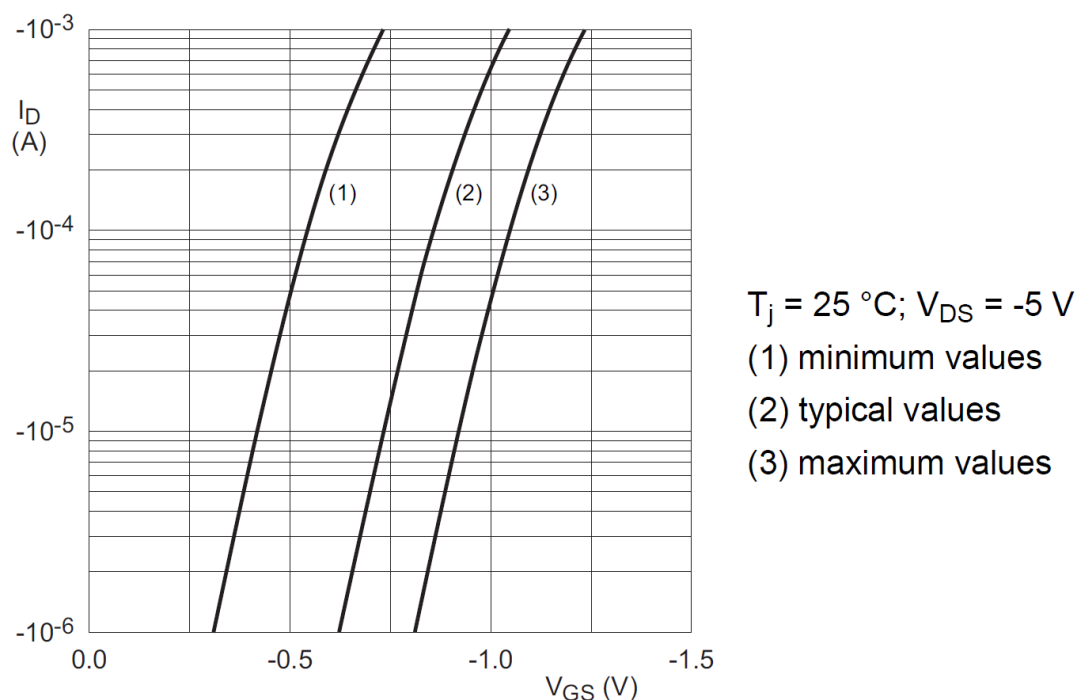
Obr. 2.3-4 Výstupní charakteristika MOSFETu s kanálem N- 3020NAKW [5]



Obr. 2.3-5 Výstupní charakteristika MOSFETu s kanálem P-NX3008PBK [6]



Obr. 2.3-6 Převodní charakteristika MOSFETu s kanálem N-NX3020NAKW [5]



Obr. 2.3-7 Převodní charakteristika MOSFETu s kanálem P-NX3008PBK [6]

2.3.4 Porovnání vlastností MOSFETů podle typu kanálu

Principiální fungování MOSFETu s kanálem typu P je totožné s fungováním tranzistoru s kanálem typu N. Jedinou změnou je jiný minoritní nosič náboje, z čehož vyplývá, že U_{GS} i U_{DS} bude nabývat záporných hodnot.

2.3.5 Obvodové aplikace

Obdobně jako u JFETu je možné využívat MOSFETu jako zesilovače v režimu se společným Sourcem, společným Gateem a společným Drainem (viz Tabulka 2.2-1). Avšak v dnešní době se využívá principu MOSFETu převážně v NMOS a PMOS v integrovaných obvodech.

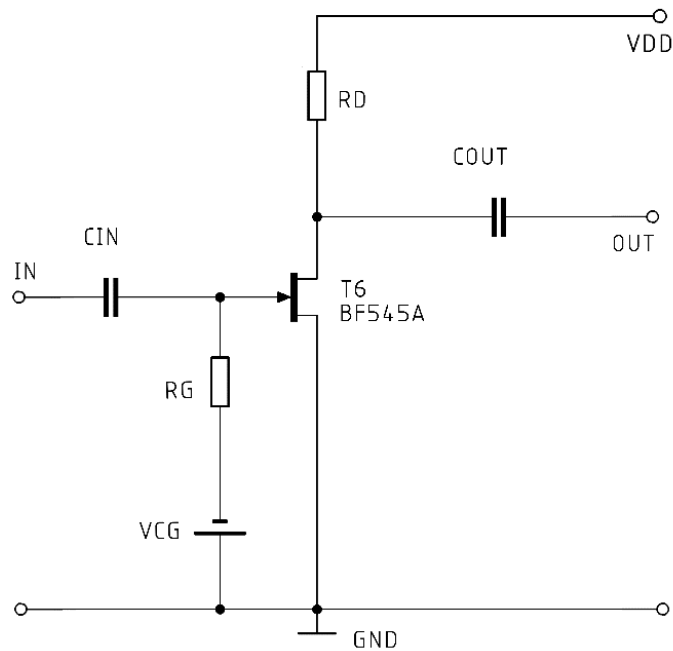
2.4 Stabilizace pracovního bodu

U každého zesilovače je třeba vhodně nastavit pracovní bod, aby bylo umožněno zesílení vstupního signálu s malou amplitudou (musí být vytvořen vodivý kanál) a zároveň zesílení bez zkreslení signálu s velkou amplitudou.

I když je princip funkce jednotlivých unipolárních tranzistorů odlišný, nastavení pracovního bodu je velice podobné, proto uvedu pouze zapojení s JFETem, které se však dají aplikovat pro všechny další tranzistory (samozřejmě polarity napětí se budou lišit podle typu kanálu).

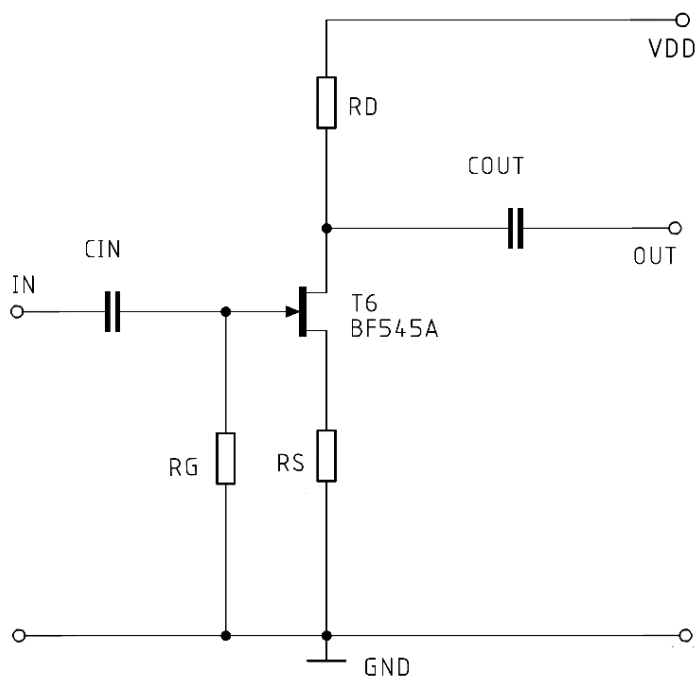
První metodou je nastavení pracovního bodu pomocí zdroje napětí (Obr. 2.4-1). Zde pomocí velikosti odporu R_D nastavíme U_{DS} a s využitím znalosti převodní charakteristiky

si pro požadovaný proud I_D odečteme požadované předpětí U_{GS} . Jelikož je toto napětí opačné polarity než U_{DS} , je třeba použít další zdroj napětí.



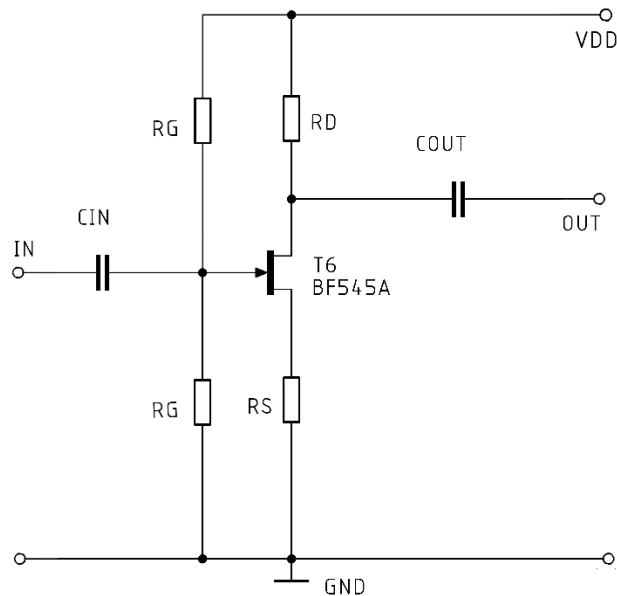
Obr. 2.4-1 Nastavení pracovního bodu zdrojem napětí v Gatu

Další možností je využití úbytku napětí na rezistoru připojeném mezi Source a GND (Obr. 2.4-2). Tento úbytek je vytvořen proudem protékající tímto rezistorem. Jelikož je napětí na tomto rezistoru kladné a napětí na uzemněném hradle (uzemněném přes R_G) je nulové, je rozdíl napětí mezi Sourcem a Drainem záporný, což v důsledku znamená záporné napětí U_{GS} . Je třeba určit dostatečně velký odpor rezistoru R_G , aby nedošlo ke snížení vstupního odporu zesilovače.



Obr. 2.4-2 Nastavení pracovního bodu úbytkem napětí na R_S

Velmi často využívanou metodou stabilizace pracovního bodu je zapojení s děličem napětí (Obr. 2.4-3). Toho můstkové zapojení dokáže eliminovat výrobní toleranci prahového napětí tranzistoru. Jelikož zapojení má charakter proudového zdroje, bude proud tranzistorem nastaven v malém intervalu hodnot i při velké změně prahového napětí.



Obr. 2.4-3 Nastavení pracovního bodu vstupním děličem

Porovnání jednotlivých metod bude uvedeno v kapitole 3.2 (kapitola pojednává o zvoleném způsobu stabilizace pracovního bodu a důvodech této volby).

2.5 Porovnání vlastností JFETů a MOSFETů

Obě struktury mají velice podobné vlastnosti. Hlavní odlišností je hodnota vstupního odporu. MOSFET má větší hodnotu odporu, neboť vstupní proud nabíjí parazitní kapacitory, zatímco u JFETu je to proud závěrně polarizovaného přechodu PN. Dalším rozdílem je nižší vstupní kapacita a větší šum nízkofrekvenční oblasti než se vyskytuje u JFETu.

3. NÁVRH ZAPOJENÍ

3.1 Parametry vybraných součástek

Jak vyplývá z názvu práce, nejdůležitějším prvkem mého obvodu jsou unipolární tranzistory, tudíž jsem návrh upravil podle jejich parametrů. Jelikož připravovaný přípravek bude napájen napájecím napětím ± 15 V, vyvaroval jsem se vysokonapěťových tranzistorů (všechny vybrané tranzistory mají maximální napětí $U_{DS} = |30$ V). Dále jsem ve výběru volil tranzistory, jejichž tolerance U_{GSth} byla co nejmenší (do 2 V). Jako další parametr jsem volil použitelnost do kmitočtu jednotek MHz. Výběr tranzistorů jsem zakončil analýzou výstupních charakteristik uvedených v Katalogovém listu, přičemž jsem zkoumal, zda proud I_D a napětí U_{GS} nedosahuje obtížně realizovatelných hodnot.

Popis vybraných tranzistorů

V této kapitole jsem vybral charakteristické vlastnosti vybraných unipolárních tranzistorů.

Tabulka 3.1-1 JFET s kanálem-BF545A (přejato z [3])

Symbol	Název	Hodnota	Podmínka
U_{DS}	maximální napětí drain-source	30 V	
U_{GS}	maximální napětí gate-source	-7,8 V	$I_D = 1 \mu A; U_{DS} = 15V$
I_{DSS}	proud drainem	6,5 mA	$U_{GS} = 0 V; U_{DS} = 15V$
P_{tot}	maximální výkon	250 mW	
$ y_{fs} $	strmost	6,5 mS	$U_{GS} = 0 V; U_{DS} = 15V$
	pouzdro	SOT23	
U_{GSoff}	prahové napětí	-0,4 až 2,2 V	$I_D = 200 \mu A; U_{DS} = 15 V$
C_{SS}	vstupní kapacita	3 pF	$U_{GS} = 0 V; U_{DS} = 15 V; f = 1 MHz$
	maximální teplota polovodiče	150 °C	

Tabulka 3.1-2 JFET s kanálem P-MMBFJ270 (přejato z [4])

Symbol	Název	Hodnota	Podmínka
U_{DS}	maximální napětí drain-source	-30 V	
U_{GS}	maximální napětí gate-source	30 V	
I_{DSS}	proud drainem	-50 mA	$U_{GS} = 10 V; T_{amb} = 25 ^\circ C$
P_{tot}	maximální výkon	225 mW	
$ y_{fs} $	strmost	6 mS	$U_{GS} = 0V, U_{DS} = 15V, f = 1.0kHz$
	pouzdro	SOT323	
U_{GSoff}	prahové napětí	0,5 až 2 V	$U_{DS} = -15V, I_D = -1.0nA$
	maximální teplota polovodiče	150 °C	

Tabulka 3.1-3 MOSFET s kanálem N-NX3020NAKW (přejato z [5])

Symbol	Název	Hodnota	Podmínka
U_{DS}	maximální napětí drain-source	30 V	
U_{GS}	maximální napětí gate-source	20 V	$I_D = 1 \mu A$; $U_{DS} = 15V$
I_{DSS}	proud drainem	180 mA	$U_{GS} = 0 V$; $U_{DS} = 15V$
P_{tot}	maximální výkon	260 mW	
	pouzdro	SOT23	
U_{GSoff}	prahové napětí	0,8 až 1,5 V	$I_D = 250 \mu A$; $U_{DS} = U_{GS}$; $T_j = 25 \text{ }^\circ C$
C_{SS}	Vstupní kapacita	20 pF	$U_{DS} = 10 V$; $f = 1 \text{ MHz}$; $U_{GS} = 0 V$
	maximální teplota polovodiče	150 $^\circ C$	

Tabulka 3.1-4 MOSFET s kanálem P-NX3008PBK (přejato z [6])

Symbol	Název	Hodnota	Podmínka
U_{DS}	Maximální napětí drain-source	-30 V	
U_{GS}	Maximální napětí gate-source	-8 V	
I_{DSS}	proud drainem	-230 mA	
P_{tot}	maximální výkon	420 mW	
$ y_{fs} $	strmost	160 mS	$U_{DS} = -10 V$; $I_D = -200 \text{ mA}$; $T_j = 25 \text{ }^\circ C$
C_{SS}	Vstupní kapacita	31 pF	$U_{DS} = -15 V$; $f = 1 \text{ MHz}$; $U_{GS} = 0 V$;
	pouzdro	SOT23	
U_{GSoff}	prahové napětí	-0,6 až -1,1 V	$I_D = -250 \mu A$; $U_{DS} = U_{GS}$; $T_j = 25 \text{ }^\circ C$
	Maximální teplota polovodiče	150 $^\circ C$	

3.2 Schéma zapojení a výpočet hodnot součástek

Zvolená stabilizace pracovního bodu

Jak jsem uvedl v kapitole 2.4, pro nastavení pracovního bodu zesilovače jsou nejvíce používané tři metody (se zdrojem napětí (Obr. 2.4-1), úbytkem na R_S (Obr. 2.4-2) či děličem napětí (Obr. 2.4-3)).

U první metody je nutné využít další zdroj napětí, což se mi zdá velice nevýhodné. U druhé metody je hlavní nevýhodou, že nastavení pracovního bodu je vytvořeno fixně a není vhodné pro tranzistory, jejichž prahové napětí se pohybuje v širším rozmezí hodnot. I když jsem se snažil volit tranzistory s malý rozptylem U_{GSth} , jako nejvýhodnější metoda se mi jeví nastavení pracovního bodu pomocí děliče napětí.

Při vlastním výpočtu hodnot jednotlivých součástek jsem musel udělat kompromis mezi zesílením a hodnotou rezistoru mezi hradlem a GND, který primárně určuje vstupní odpor zesilovače.

3.2.1 Zapojení se společným Sourcem

JFET s kanálem N

Návrh zapojení jsem zahájil analýzou charakteristik BF545A v Katalogovém listu, ze kterých vyplývá, že pro laboratorní přípravek bude optimální napětí U_{DS} 8 V a pro U_{GS} -0,6 V (viz kapitola 3.1).

Pro určení předpokládaného proudu použijeme rovnici 2.2-5:

$$I_D = \left(\frac{I_{DSS}}{U_P^2}\right)(U_P - U_{GS})^2 = \left(\frac{6,5}{(-0,4)^2}\right)(-0,4 + 0,6)^2 = 1,625 \text{ mA}. \quad (3.2-1)$$

S využitím 2. Kirchhoffova zákona můžeme popsat rozložení napájecího napětí v obvodu (je třeba brát v potaz úbytek na ochranné diodě U_D , který u uvažované Schottkyho diody dosahuje ideální hodnoty 0,2 V):

$$U_{DD} = U_{RD} + U_{DS} + U_{RS} + U_D, \quad (3.2-2)$$

přičemž jelikož zesílení napětí je velmi ovlivněno poměrem R_D/R_S , tedy U_{RD}/U_{RS} , při návrhu jsem volil $U_{RD} \gg U_{RS}$. S využitím Rovnice 3.2-2 lze psát:

$$U_{RS} = (U_{DD} - (U_{DS} + U_D)) \cdot 0,1 = (15 - (8 + 0,2)) \cdot 0,12 = 0,82 \text{ V} \quad (3.2-3)$$

a

$$U_{RD} = U_{DD} - (U_{DS} + U_{RS} + U_D) = 15 - (8 + 0,2 + 0,82) = 6 \text{ V}. \quad (3.2-4)$$

S využitím Rovnic 3.2-1, 3.2-3 a 3.2-4 lze psát:

$$R_S = \frac{U_{RS}}{I_D} = \frac{0,82}{0,00165} = 496 \Omega \quad (3.2-5)$$

a

$$R_D = \frac{U_{RD}}{I_D} = \frac{6}{0,00165} = 3,64 \text{ k}\Omega. \quad (3.2-6)$$

S využitím 2. Kirchhoffova zákona lze pro napětí U_{G2} psát:

$$U_{G2} = U_{GS} + U_{RS} = -0,6 + 0,82 = 220 \text{ mV}. \quad (3.2-7)$$

Pro rozložení napětí na vstupním děliči lze psát (protože do hradla teče zanedbatelný proud, je možné uvažovat nezátížený dělič):

$$U_{DD} = U_{G1} + U_{G2} + U_D \quad (3.2-8)$$

a

$$U_{G2} = (U_{DD} - U_D) \cdot \frac{R_{G2}}{R_{G1} + R_{G2}}. \quad (3.2-9)$$

S využitím Rovnice 3.2-7, Rovnice 3.2-8 a 3.2-9 můžeme napsat:

$$U_{G1} = U_{DD} - (U_{G2} + U_D) = 15 - (0,22 + 0,2) = 14,58 \text{ V} \quad (3.2-10)$$

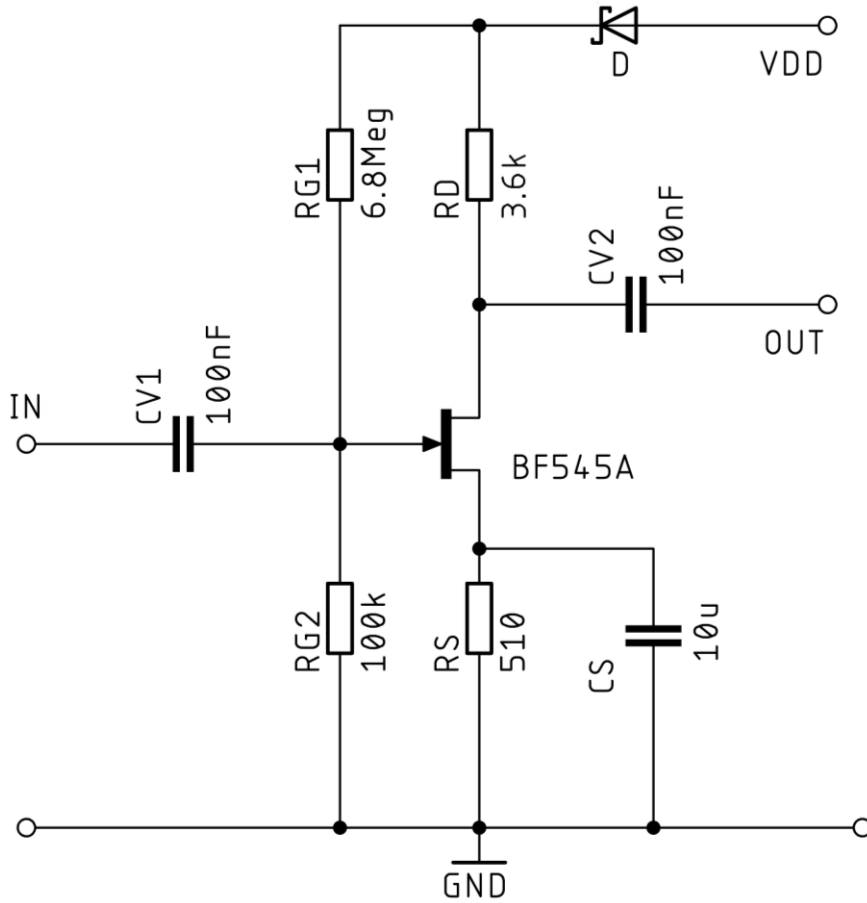
a

$$R_{G2} = \frac{U_{G2}}{(U_{DD} - U_D - U_{G2})} \cdot R_{G1}. \quad (3.2-11)$$

Z hlediska praktické realizace je vhodné, aby $R_{G1} \ll 10 \text{ M}\Omega$ a kvůli zachování vysokého vstupního odporu by měl být $R_{G2} \geq 100 \text{ k}\Omega$. Jelikož napětí U_{G1} vyšlo velmi velké, je evidentní, že bude vhodné zvolit si minimální hodnotu $R_{G2} = 100 \text{ k}\Omega$ a R_{G1} dopočítat. S využitím Rovnice 3.2-10 lze napsat:

$$R_{G1} = \frac{U_{G1}}{(U_{DD} - U_D - U_{G1})} \cdot R_{G2} = \frac{14,58}{15 - 0,2 - 14,58} \cdot 10^5 = 6,6 \text{ M}\Omega. \quad (3.2-12)$$

Jako další krok jsem provedl úpravu hodnot do vyráběné řady rezistorů E24.



Obr. 3.2-1 Schéma zapojení zesilovače s JFETem s kanálem typu N (SS)

JFET s kanálem P

Návrh zapojení jsem zahájil analýzou charakteristik MMBFJ270 v Katalogovém listu, ze kterých vyplývá, že pro přípravku bude optimální napětí $U_{DS} -7 \text{ V}$ a pro U_{GS} minimálně $0,575 \text{ V}$ (viz kapitola 3.1).

Pro určení předpokládaného proudu použijeme rovnici 2.2-5:

$$I_D = \left(\frac{I_{DSS}}{U_P^2} \right) (U_P - U_{GS})^2 = \left(\frac{-0,05}{(-0,5)^2} \right) (0,5 + 0,575)^2 = -1,1 \text{ mA}. \quad (3.2-13)$$

S využitím rovnice 3.2-2 a uvážením, že zesílení napětí je velmi ovlivněno poměrem R_D/R_S (tedy v důsledku požadavkem, aby $U_{RD} \gg U_{RS}$), lze psát:

$$U_{RS} = (U_{DD} - (U_{DS} + U_D)) \cdot 0,1 = (-15 - (-7 - 0,2)) \cdot 0,1 = -0,78 \text{ V} \quad (3.2-14)$$

a

$$U_{RD} = U_{DD} - (U_{DS} + U_{RS} + U_D) = -15 - (-7 + 0,2 + 0,78) = -7,02 \text{ V}. \quad (3.2-15)$$

S využitím Rovnice 3.2-13, 3.2-14 a 3.2-15 lze psát:

$$R_S = \frac{U_{RS}}{I_D} = \frac{-0,78}{-0,0011} = 709 \Omega \quad (3.2-16)$$

a

$$R_D = \frac{U_{RD}}{I_D} = \frac{-7,02}{-0,0011} = 6,4 \text{ k}\Omega. \quad (3.2-17)$$

S využitím 2. Kirchhoffova zákona lze pro napětí U_{G_2} psát:

$$U_{G_2} = U_{GS} + U_{RS} = 0,575 - 0,78 = -205 \text{ mV}. \quad (3.2-18)$$

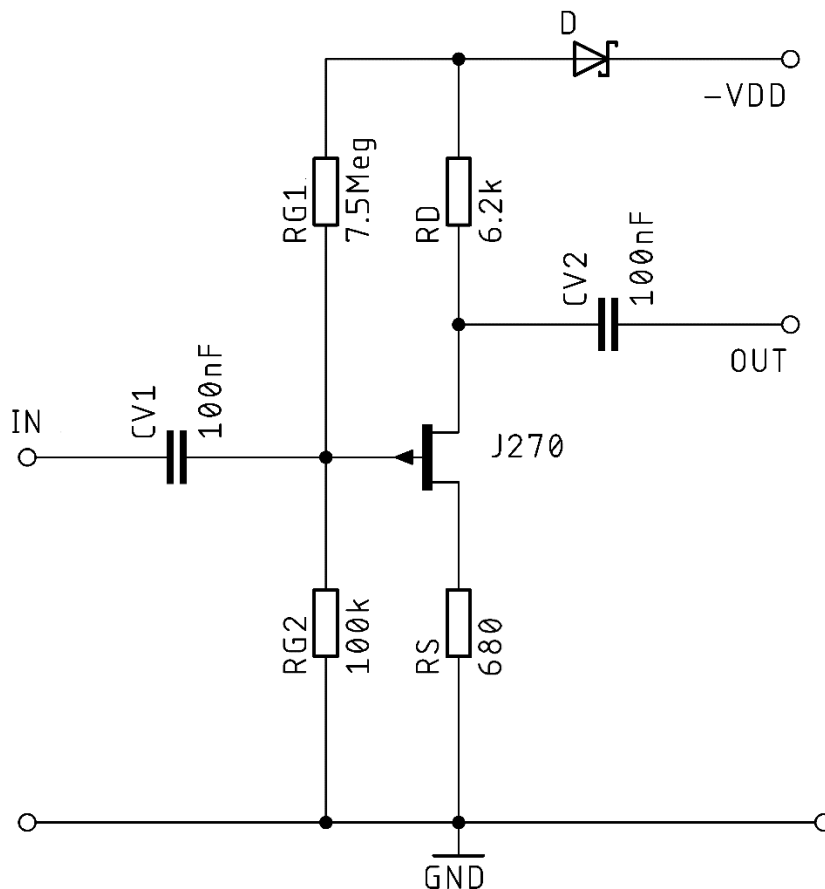
S využitím rovnic 3.2-8 a 3.2-18 můžeme napsat:

$$U_{G_1} = U_{DD} - (U_{G_2} + U_D) = -15 - (-0,205 - 0,2) = 14,595 \text{ V} \quad (3.2-19)$$

Z hlediska praktické realizace je vhodné, aby $R_{G_1} \ll 10 \text{ M}\Omega$ a kvůli zachování vysokého vstupního odporu by měl být $R_{G_2} \geq 100 \text{ k}\Omega$. S využitím Rovnice 3.2-11 a zvolení $R_{G_2} = 100 \text{ k}\Omega$ lze napsat:

$$R_{G_1} = \frac{U_{G_1}}{(U_{DD} - U_D - U_{G_1})} \cdot R_{G_2} = \frac{14,595}{-15 + 0,2 + 14,595} \cdot 10^5 = 7,12 \text{ M}\Omega \quad (3.2-20)$$

Jako další krok jsem opět provedl úpravu hodnot do vyráběné řady rezistorů E24.



Obr. 3.2-2 Schéma zapojení zesilovače s JFETem s kanálem typu P (SS)

MOSFET s kanálem typu N

Návrh zapojení jsem zahájil analýzou charakteristik NX3020NAKW v Katalogovém listu, ze kterých vyplývá, že pro přípravek bude optimální napětí U_{DS} 5 V a pro U_{GS} 1,4 V (viz kapitola 3.1).

Pro určení předpokládaného proudu použijeme rovnici 2.3-2:

$$I_D = I_{D_{sat}} \left(\frac{U_{GS}}{U_P} - 1 \right)^2 = I_D = 0,18 \cdot \left(\frac{1,4}{1,2} - 1 \right)^2 = 5 \text{ mA}. \quad (3.2-21)$$

S využitím rovnice 3.2-2 a uvážením, že zesílení napětí je velmi ovlivněno poměrem R_D/R_S (tedy v důsledku požadavkem, aby $U_{RD} \gg U_{RS}$), lze psát:

$$U_{RS} = (U_{DD} - (U_{DS} + U_D)) \cdot 0,117 = (15 - (5 + 0,2)) \cdot 0,117 = 1,15 \text{ V} \quad (3.2-22)$$

a

$$U_{RD} = U_{DD} - (U_{DS} + U_{RS} + U_D) = 15 - (5 + 0,2 + 1,15) = 8,65 \text{ V}. \quad (3.2-23)$$

S využitím Rovnice 3.4-21, 3.4-22 a 3.4-23 lze psát:

$$R_S = \frac{U_{RS}}{I_D} = \frac{1,15}{0,005} = 230 \Omega \quad (3.2-24)$$

a

$$R_D = \frac{U_{RD}}{I_D} = \frac{8,65}{0,005} = 1,73 \text{ k}\Omega. \quad (3.2-25)$$

S využitím 2. Kirchhoffova zákona lze pro napětí U_{G2} psát:

$$U_{G_2} = U_{GS} + U_{RS} = 1,4 + 1,15 = 2,55 \text{ V}. \quad (3.2-26)$$

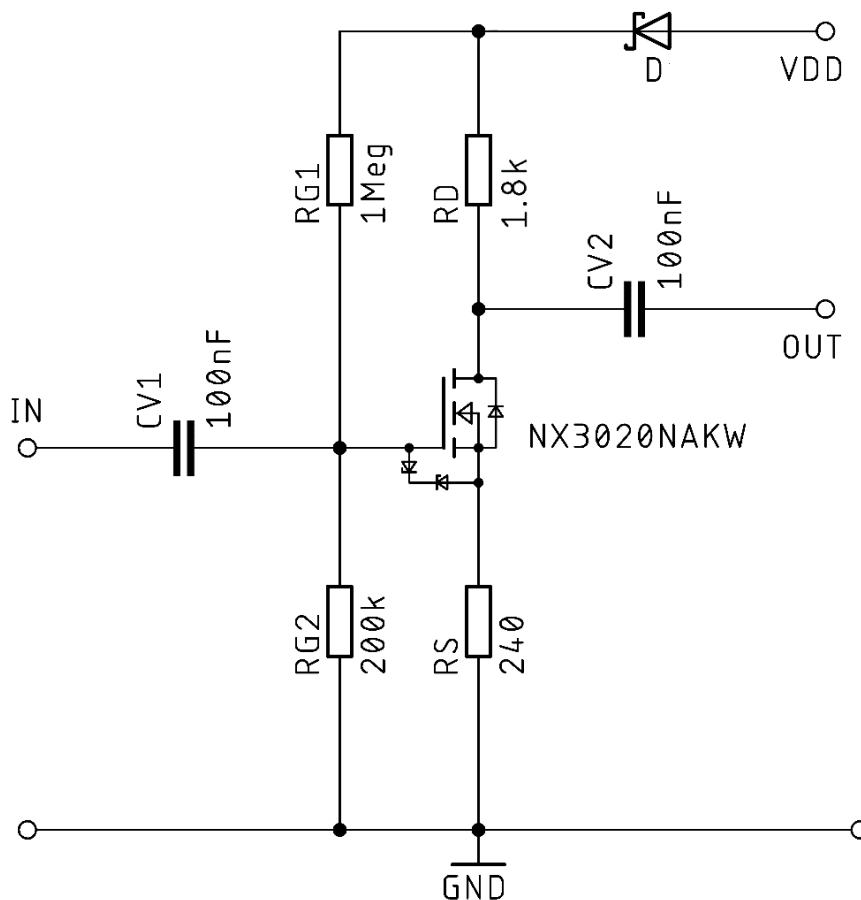
S využitím Rovnice 3.2-8 a Rovnice 3.2-26 můžeme napsat:

$$U_{G_1} = U_{DD} - (U_{G_2} + U_D) = 15 - (2,55 + 0,2) = 12,25 \text{ V} \quad (3.2-27)$$

Z hlediska praktické realizace je vhodné, aby $R_{G1} \ll 10 \text{ M}\Omega$ a kvůli zachování vysokého vstupního odporu by měl být $R_{G2} \geq 100 \text{ k}\Omega$. S využitím Rovnice 3.2-11 a zvolením $R_{G1} = 1 \text{ M}\Omega$ lze napsat:

$$R_{G_2} = \frac{U_{G_2}}{(U_{DD} - U_D - U_{G_2})} \cdot R_{G_1} = \frac{2,55}{(15 - 0,2 - 2,55)} \cdot 10^6 = 208 \text{ k}\Omega. \quad (3.2-28)$$

Jako další krok jsem opět provedl úpravu hodnot do vyráběné řady rezistorů E24.



Obr. 3.2-3 Schéma zapojení zesilovače s MOSFETem s kanálem typu N (SS)

MOSFET s kanálem P

Návrh zapojení jsem zahájil analýzou charakteristik NX3020PBK v Katalogovém listu, ze kterých vyplývá, že pro přípravku bude optimální napětí $U_{DS} -5 V$ a pro $U_{GS} -1,25 V$ (viz kapitola 3.1).

Pro určení předpokládaného proudu použijeme rovnici 2.3-2:

$$I_D = I_{D_{sat}} \left(\frac{U_{GS}}{U_P} - 1 \right)^2 = 0,23 \cdot \left(\frac{1,25}{1,1} - 1 \right)^2 = 4,3 \text{ mA.} \quad (3.2-29)$$

S využitím rovnice 3.2-2 a uvážením, že zesílení napětí je velmi ovlivněno poměrem R_D/R_S (tedy v důsledku požadavkem, aby $U_{RD} \gg U_{RS}$), lze psát:

$$U_{RS} = (U_{DD} - (U_{DS} + U_D)) \cdot 0,1 = (-15 - (-5 - 0,2)) \cdot 0,1 = -1 V \quad (3.2-30)$$

a

$$U_{RD} = U_{DD} - (U_{DS} + U_{RS} + U_D) = -15 - (-5 - 0,2 - 1) = -8,8 V. \quad (3.2-31)$$

S využitím Rovnice 3.2-29, 3.2-30 a 3.2-31 lze psát:

$$R_S = \frac{U_{RS}}{I_D} = \frac{-1}{-0,0042} = 240 \Omega \quad (3.2-32)$$

a

$$R_D = \frac{U_{RD}}{I_D} = \frac{-8,8}{-0,0042} = 2,1 \text{ k}\Omega. \quad (3.2-33)$$

S využitím 2. Kirchhoffova zákona lze pro napětí U_{G_2} psát:

$$U_{G_2} = U_{GS} + U_{RS} = -1,25 - 1 = -2,25 \text{ V}. \quad (3.2-34)$$

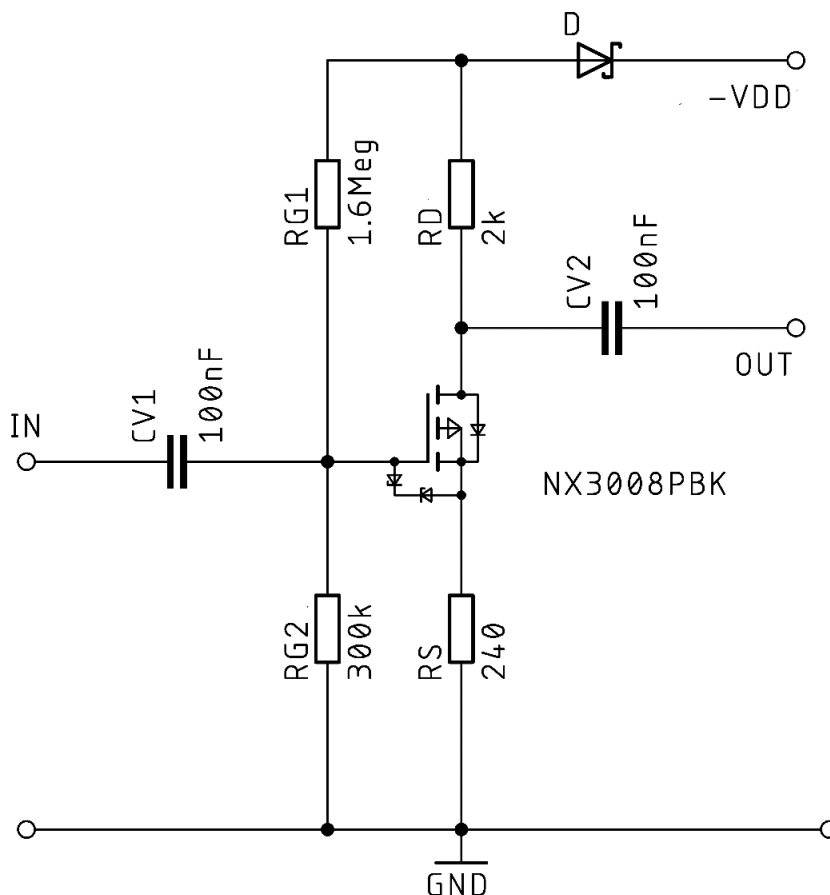
S využitím Rovnice 3.2-8 a Rovnice 3.2-34 můžeme napsat:

$$U_{G_1} = U_{DD} - (U_{G_2} + U_D) = -15 - (-2,24 - 0,2) = -12,55 \text{ V} \quad (3.2-35)$$

Z hlediska praktické realizace je vhodné, aby $R_{G_1} \ll 10 \text{ M}\Omega$ a kvůli zachování vysokého vstupního odporu by měl být $R_{G_2} \geq 100 \text{ k}\Omega$. S využitím Rovnice 3.2-11 a zvolení $R_{G_1} = 1,6 \text{ M}\Omega$ lze napsat:

$$R_{G_2} = \frac{U_{G_2}}{(U_{DD} - U_D - U_{G_2})} \cdot R_{G_1} = \frac{-2,25}{(-15 + 0,2 + 2,25)} \cdot 1,6 \cdot 10^6 = 285 \text{ k}\Omega. \quad (3.2-36)$$

Jako další krok jsem opět provedl úpravu hodnot do vyráběné řady rezistorů E24.



Obr. 3.2-4 Schéma zapojení zesilovače s MOSFETem s kanálem typu P (SS)

3.2.2 Zapojení se společným Drainem

JFET s kanálem N

Návrh zapojení jsem zahájil analýzou charakteristik BF545A v Katalogovém listu, ze kterých vyplývá, že pro laboratorní přípravek bude optimální napětí U_{DS} 8 V a pro U_{GS} -0,6 V (viz kapitola 3.1).

S využitím 2. Kirchhoffova zákona můžeme popsat rozložení napájecího napětí v obvodu (je třeba brát v potaz úbytek na ochranné diodě U_D , který u uvažované Schottkyho diody dosahuje ideální hodnoty 0,2 V):

$$U_{DD} = U_{DS} + U_{RS} + U_D, \quad (3.2-37)$$

S využitím Rovnice 3.2-37 lze psát:

$$U_{RS} = (U_{DD} - (U_{DS} + U_D)) = (15 - (8 + 0,2)) = 6,8 \text{ V} \quad (3.2-38)$$

S využitím Rovnice 3.2-1, 3.4-38 lze psát:

$$R_S = \frac{U_{RS}}{I_D} = \frac{6,8}{0,00165} = 4,1 \text{ k}\Omega. \quad (3.2-39)$$

S využitím 2. Kirchhoffova zákona lze pro napětí U_{G2} psát:

$$U_{G2} = U_{GS} + U_{RS} = -0,6 + 6,8 = 6,2 \text{ V}. \quad (3.2-40)$$

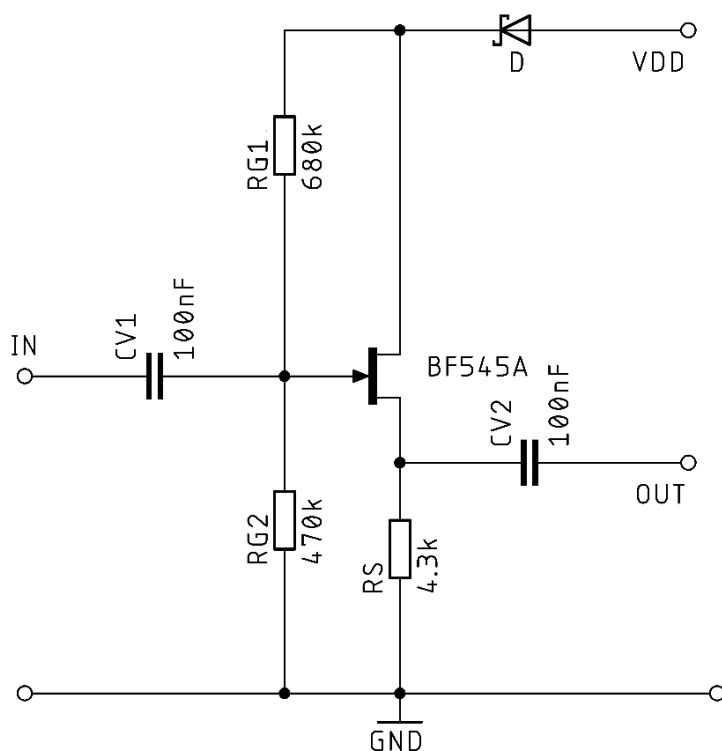
S využitím Rovnice 3.2-8 a Rovnice 3.2-40 můžeme napsat:

$$U_{G1} = U_{DD} - (U_{G2} + U_D) = 15 - (6,2 + 0,2) = 8,6 \text{ V} \quad (3.2-41)$$

Z hlediska praktické realizace je vhodné, aby $R_{G1} \ll 10 \text{ M}\Omega$ a kvůli zachování vysokého vstupního odporu by měl být $R_{G2} \geq 100 \text{ k}\Omega$. Za předpokladu $R_{G2} = 470 \text{ k}\Omega$ s využitím Rovnice 3.2-11 platí:

$$R_{G1} = \frac{U_{G1}}{(U_{DD} - U_D - U_{G1})} \cdot R_{G2} = \frac{8,6}{15 - 0,2 - 8,6} \cdot 4,7 \cdot 10^5 = 652 \text{ k}\Omega. \quad (3.2-42)$$

Jako další krok jsem opět provedl úpravu hodnot do vyráběné řady rezistorů E24.



Obr. 3.2-5 Schéma zapojení zesilovače s JFETem s kanálem typu N (SD)

JFET s kanálem P

Návrh zapojení jsem zahájil analýzou charakteristik MMBFJ270 v Katalogovém listu, ze kterých vyplývá, že pro přípravku bude optimální napětí $U_{DS} - 7 \text{ V}$ a pro U_{GS} minimálně $0,575 \text{ V}$ (viz kapitola 3.1).

S využitím Rovnice 3.2-37 lze psát:

$$U_{RS} = (U_{DD} - (U_{DS} + U_D)) \cdot 0,1 = (-15 - (-7 - 0,2)) = -7,8 \text{ V} \quad (3.2-43)$$

S využitím rovnic 3.2-13 a 3.2-43 lze psát:

$$R_S = \frac{U_{RS}}{I_D} = \frac{-7,8}{-0,0011} = 7,1 \text{ k}\Omega \quad (3.2-44)$$

S využitím 2. Kirchhoffova zákona lze pro napětí U_{G2} psát:

$$U_{G_2} = U_{GS} + U_{RS} = 0,575 - 7,8 = -7,225 \text{ V}. \quad (3.2-45)$$

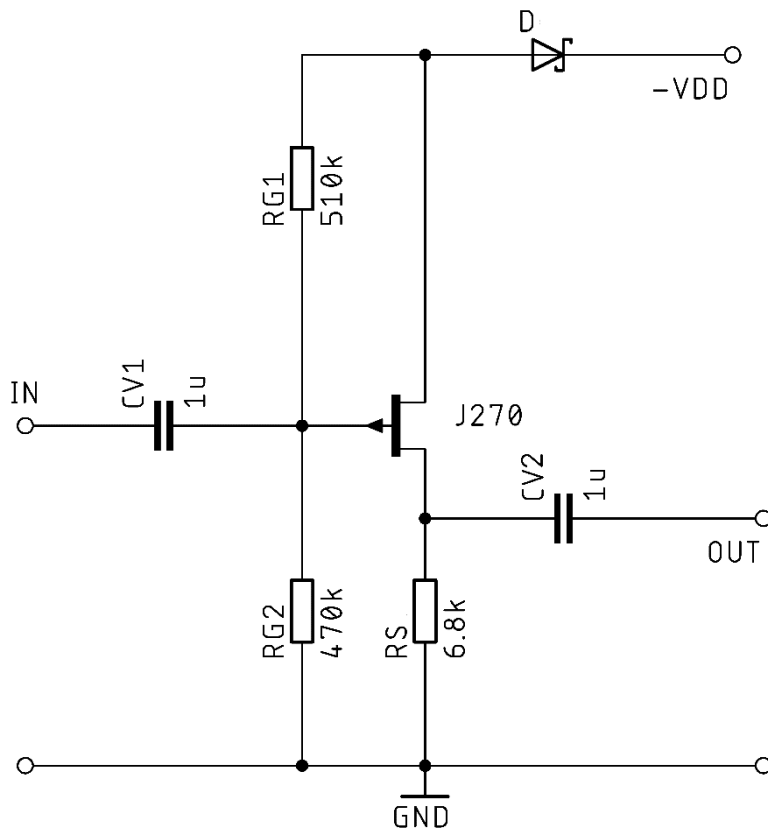
S využitím Rovnice 3.2-8 a Rovnice 3.2-45 můžeme napsat:

$$U_{G_1} = U_{DD} - (U_{G_2} + U_D) = -15 - (-7,225 - 0,2) = -7,575 \text{ V} \quad (3.2-46)$$

Z hlediska praktické realizace je vhodné, aby $R_{G1} \ll 10 \text{ M}\Omega$ a kvůli zachování vysokého vstupního odporu by měl být $R_{G2} \geq 100 \text{ k}\Omega$. S využitím Rovnice 3.2-11 a zvolení $R_{G2} = 470 \text{ k}\Omega$ lze napsat:

$$R_{G_1} = \frac{U_{G_1}}{(U_{DD} - U_D - U_{G_1})} \cdot R_{G_2} = \frac{-7,575}{-15 + 0,2 + 7,575} \cdot 4,7 \cdot 10^5 = 493 \text{ k}\Omega \quad (3.2-47)$$

Jako další krok jsem opět provedl úpravu hodnot do vyráběné řady rezistorů E24.



Obr. 3.2-6 Schéma zapojení zesilovače s JFETem s kanálem typu P (SD)

MOSFET s kanálem N

Návrh zapojení jsem zahájil analýzou charakteristik NX3020NAKW v Katalogovém listu, ze kterých vyplývá, že pro přípravek bude optimální napětí U_{DS} 5 V a pro U_{GS} 1,4 V (viz kapitola 3.1).

S využitím rovnice 3.2-37 lze psát:

$$U_{RS} = (U_{DD} - (U_{DS} + U_D)) = (15 - (5 + 0,2)) = 9,8 V \quad (3.2-48)$$

S využitím Rovnice 3.2-21 a 3.2-48 lze psát:

$$R_S = \frac{U_{RS}}{I_D} = \frac{9,8}{0,005} = 1,96 k\Omega \quad (3.2-49)$$

S využitím 2. Kirchhoffova zákona lze pro napětí U_{G2} psát:

$$U_{G_2} = U_{GS} + U_{RS} = 1,4 + 9,8 = 11,2 V. \quad (3.2-50)$$

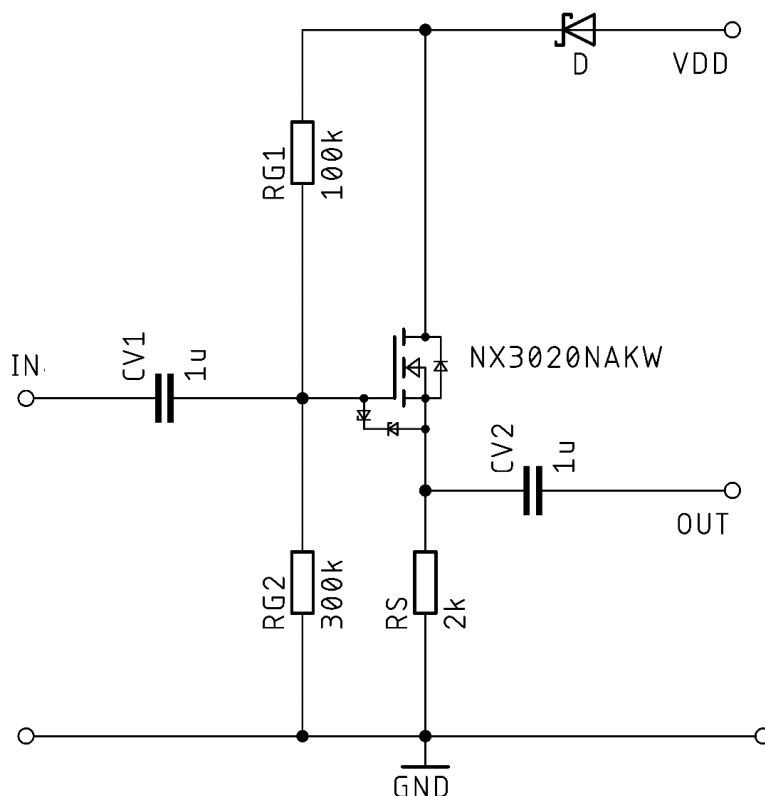
S využitím Rovnice 3.2-8 a Rovnice 3.2-50 můžeme napsat:

$$U_{G_1} = U_{DD} - (U_{G_2} + U_D) = 15 - (11,2 + 0,2) = 3,6 V \quad (3.2-51)$$

Z hlediska praktické realizace je vhodné, aby $R_{G1} \ll 10 M\Omega$ a kvůli zachování vysokého vstupního odporu by měl být $R_{G2} \geq 100 k\Omega$. S využitím Rovnice 3.2-11 a zvolení $R_{G1} = 100 k\Omega$ lze napsat:

$$R_{G_2} = \frac{U_{G_2}}{(U_{DD} - U_D - U_{G_2})} \cdot R_{G_1} = \frac{11,2}{(15 - 0,2 - 11,2)} \cdot 10^5 = 312 \text{ k}\Omega \quad (3.2-52)$$

Jako další krok jsem opět provedl úpravu hodnot do vyráběné řady rezistorů E24.



Obr. 3.2-7 Schéma zapojení zesilovače s MOSFETem s kanálem typu N (SD)

MOSFET s kanálem P

Návrh zapojení jsem zahájil analýzou charakteristik NX3020PBK v Katalogovém listu, ze kterých vyplývá, že pro přípravek bude optimální napětí $U_{DS} -5 \text{ V}$ a pro $U_{GS} -1,25 \text{ V}$ (viz kapitola 3.2).

S využitím rovnice 3.2-37 lze psát:

$$U_{R_S} = (U_{DD} - (U_{DS} + U_D)) = (-15 - (-5 - 0,2)) = -9,8 \text{ V} \quad (3.2-53)$$

S využitím Rovnice 3.2-29 a 3.2-53 lze psát:

$$R_S = \frac{U_{R_S}}{I_D} = \frac{-9,8}{-0,0042} = 2,3 \text{ k}\Omega \quad (3.2-54)$$

S využitím 2. Kirchhoffova zákona lze pro napětí U_{G_2} psát:

$$U_{G_2} = U_{GS} + U_{R_S} = -1,25 - 9,8 = -11,05 \text{ V}. \quad (3.2-55)$$

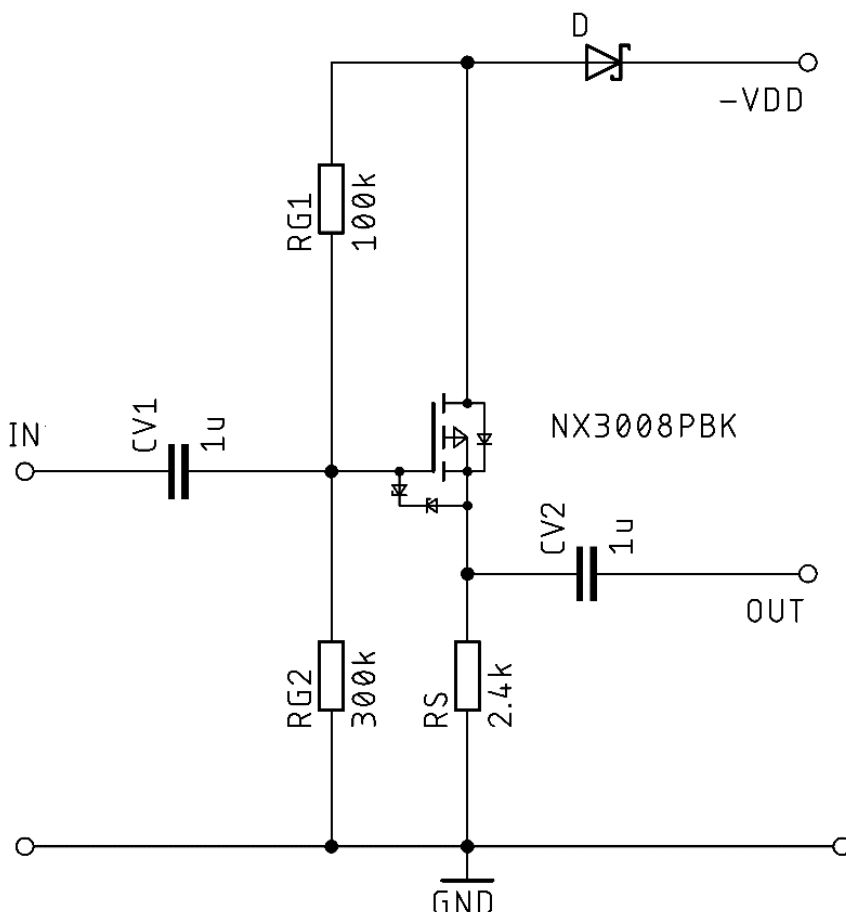
S využitím Rovnice 3.2-8 a Rovnice 3.2-55 můžeme napsat:

$$U_{G_1} = U_{DD} - (U_{G_2} + U_D) = -15 - (-11,02 - 0,2) = -3,78 \text{ V} \quad (3.2-56)$$

Z hlediska praktické realizace je vhodné, aby $R_{G1} \ll 10 \text{ M}\Omega$ a kvůli zachování vysokého vstupního odporu by měl být $R_{G2} \geq 100 \text{ k}\Omega$. S využitím Rovnice 3.2-11 a zvolení $R_{G1} = 100 \text{ k}\Omega$ lze napsat:

$$R_{G2} = \frac{U_{G2}}{(U_{DD} - U_D - U_{G2})} \cdot R_{G1} = \frac{-11,02}{(-15 + 0,2 + 11,02)} \cdot 10^5 = 292 \text{ k}\Omega \quad (3.2-57)$$

Jako další krok jsem opět provedl úpravu hodnot do vyráběné řady rezistorů E24.



Obr. 3.2-8 Schéma zapojení zesilovače s MOSFETem s kanálem typu P (SD)

3.2.3 Zapojení se společným Gatem

Návrh zapojení se společným Gatem jsem opět zahájil analýzou charakteristik NX3020NAKW v Katalogovém listu, ze kterých vyplývá, že pro přípravek bude dostačující napětí U_{DS} 3 V a pro U_{GS} 1,4 V (viz kapitola 3.1).

S využitím rovnice 3.2-2 a uvažovaným rozložením napětí $U_{RD} = U_{RS}$ (poměr R_D a R_S), lze psát:

$$U_{RD} = U_{RS} = (U_{DD} - (U_{DS} + U_D)) \cdot 0,5 = (15 - (3 + 0,2)) \cdot 0,5 = 5,9 \text{ V} \quad (3.2-58)$$

S využitím Rovnice 3.2-21, 3.2-58:

$$R_D = R_S = \frac{U_{R_S}}{I_D} = \frac{5,9}{0,005} = 1,2 \text{ k}\Omega. \quad (3.2-59)$$

S využitím rovnice 3.2-8 lze psát:

$$U_{R_{G_2}} = U_{R_S} + U_{G_S} = 5,9 + 1,4 = 7,3 \text{ V}. \quad (3.2-60)$$

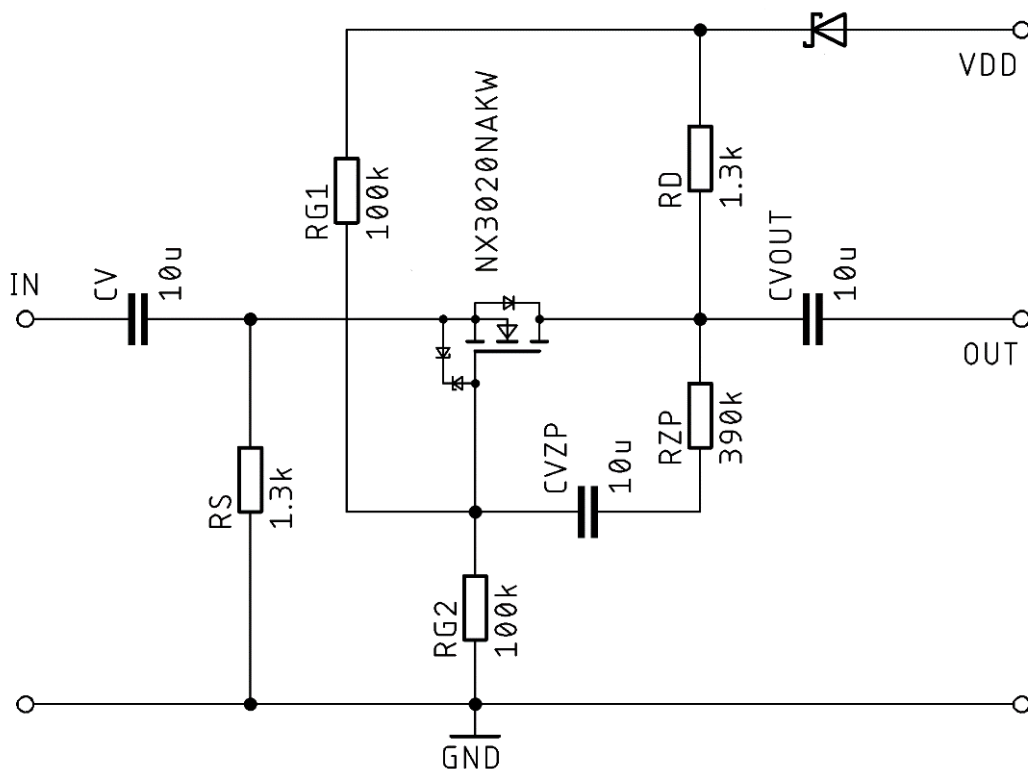
Je tedy zřejmé, že napětí na Gatu bude nejvýhodnější realizovat pomocí děliče, kde $R_{G_1} = R_{G_2}$. Jelikož je nutné, aby děličem protékaly proudy maximálně desítky μA , je třeba volit R_{G_2} alespoň $100 \text{ k}\Omega$. Při výpočtu velikosti kapacit kondenzátorů jsem vycházel z časové konstanty (Rovnice 3.2-61). V rámci výpočtu je též nutné brát v potaz, že se vlivem zesílení mezní kmitočty posune o necelou dekádu výše a zároveň nutné dbát na dosažení malých rozměrů samotné součástky.

$$f_m = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 1300 \cdot 10^{-5}} = 12,24 \text{ Hz}. \quad (3.2-61)$$

Ve svém návrhu zesilovače jsem zvolil C_V $10 \mu\text{F}$, je zde dosaženo dostatečně nízkého mezního kmitočtu (71 Hz) i rozměrů součástky. K nastavení optimálního zesílení zesilovače bez zkreslení jsem využil zapojení rezistoru a kondenzátoru (zajišťuje zachování stejnosměrného nastavení pracovního bodu zesilovače) zpětné vazby. Hodnotu rezistoru jsem určil podle přibližného vztahu Rovnice 3.2-62.

$$R_{ZP} = A_U \cdot (R_{G_1} || R_{G_2}) = 7,24 \cdot (10^5 || 10^5) = 362 \text{ k}\Omega. \quad (3.2-62)$$

Jako další krok jsem opět provedl úpravu hodnot do vyráběné řady rezistorů E24.



Obr. 3.2-9 Schéma zapojení zesilovače s MOSFETem s kanálem typu N (SG)

3.3 Návrh desky plošných spojů a popis přípravku

K návrhu desky plošných spojů jsem využil program Eagle 8.6.1, přičemž jsem se při návrhu řídil pokyny pro výrobu desek plošných spojů na URELu (doporučené šířky spojů, doporučené vlastnosti polygonů atd.). V rámci efektivního využití materiálu jsem se rozhodl pro návrh oboustranné desky plošných spojů, kde potisk přípravku je umístěn ve vrstvě Top a samotné cesty a součástky jsou umístěny ve vrstvě Bottom. Potisk je realizován vyleptáním schématu patřícímu k danému bloku do polygonu, přičemž pro přehlednost jsou jednotlivé bloky odděleny mezerou.

K dosažení přehlednosti jsem opatřil každý významný bod obvodu (vstup, výstup, Gate, Source, Drain) 2 mm zdírkou, aby zde bylo studentům umožněno zkoumat zvolené elektrotechnické veličiny. Připojení generátoru a měřících přístrojů je řešeno pomocí 4 mm zdírek, přičemž je k správnému měření nutné propojit vybraný dílčí blok kabely se vstupními, resp. výstupními zdírkami. Přípravek je také dále vybaven čtyřmi nezávislými dvojicemi 2 mm a 4 mm zdířky. Při návrhu zapojení jsem vypočítal, že je potřeba využít kondenzátory o kapacitě 10 μ F. Z dostupných kondenzátorů jsem se rozhodl pro PET kondenzátor, který je dostupný pouze v THT provedení. Tento problém jsem vyřešil vytvořením modelu v Eagle, aby se součástka mohla připájet totožně jako SMD. Deska plošných spojů se nachází v Příloze 2.

Z důvodu využití stávajících laboratorních kabelů byly 2 mm zdířky (použité pro prototyp) u dalších kusů nahrazeny zdírkami 1,5 mm, což v důsledku vedlo k redukci zapojení, které se v praxi běžně nepoužívají. U dalších přípravků tedy bylo ponecháno kompletní zapojení se společným Sourcem a dvě zapojení se společným Drainem. Tranzistory byly kvůli jednoduché opravitelnosti přípravku umístěny vyměnitelné moduly připojené k přípravku pomocí kolíkové lišty. Deska plošných spojů přípravku se nachází v Příloze 3.

Ochrana proti chybám z nepozornosti u přípravku je realizována pomocí transilů (přepět'ová ochrana vstupů), diod (ochrana proti zapojení napájecího zdroje opačné polarity) a rychlé tavné pojistky (proudová ochrana).

4. SIMULACE OBVODŮ

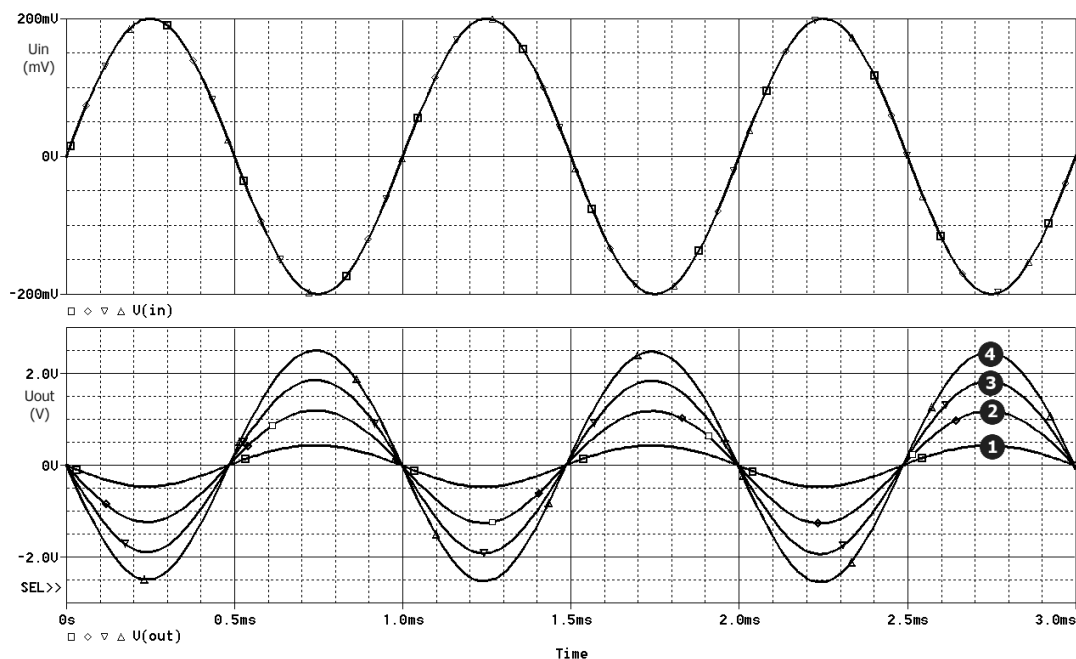
Simulace jsem prováděl v PSpice 16.6 od firmy Cadence. U tranzistorů s přechodovým hradlem byly modely součástek k dispozici v defaultních knihovnách PSpice, zatímco pro tranzistory s izolovaným hradlem jsem modely součástek vyhledal na stránkách výrobce a schématickou značku jsem upravil podle standardů pro typ tranzistoru.

Simulace jsem se snažil nastavit pro maximální přehlednost. U časové analýzy jsem se snažil zobrazit pouze několik period, aby případné zkreslení signálu bylo dobře viditelné. U kmitočtové charakteristiky jsem se snažil zobrazit chování obvodu širokém pásmu, aby při maximální frekvenci blížila hodnota zesílení obvodu nule.

U zapojení se společným Sourcem jsem měnil hodnotu odporu R_D , čímž jsem měnil zesílení obvodu. V simulaci je též počítáno s napěťovým úbytkem na ochraně proti zapojení opačného napájecího napětí. V simulacích je též počítáno i s ochranami zabudovanými v tranzistoru přímo od výrobce.

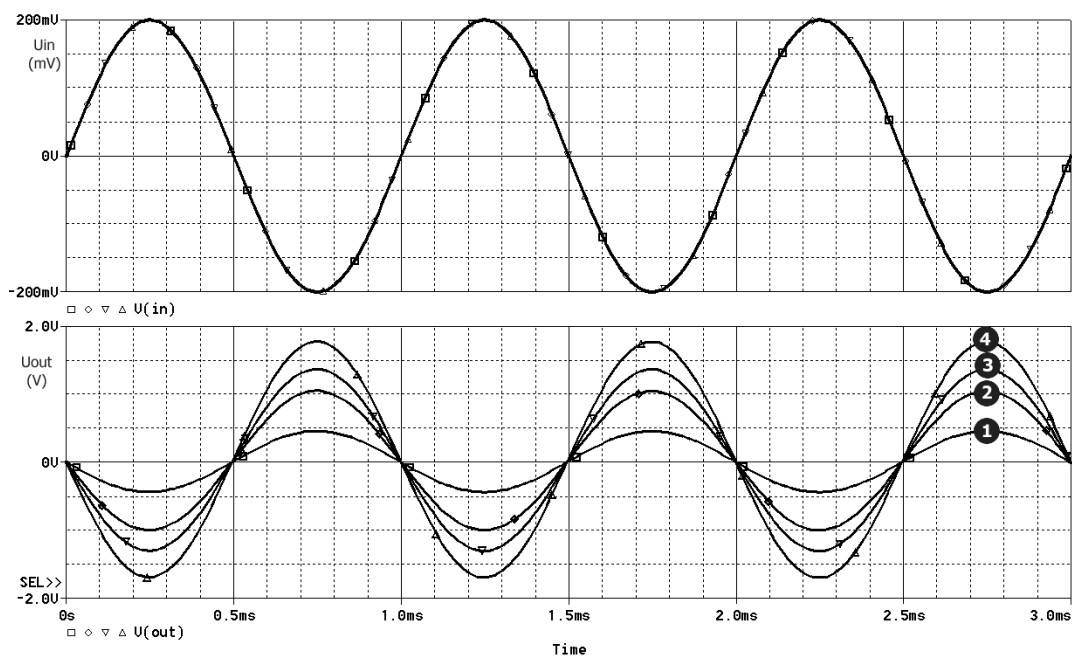
4.1 Chování obvodů v časové oblasti

4.1.1 Zapojení se společným Sourcem



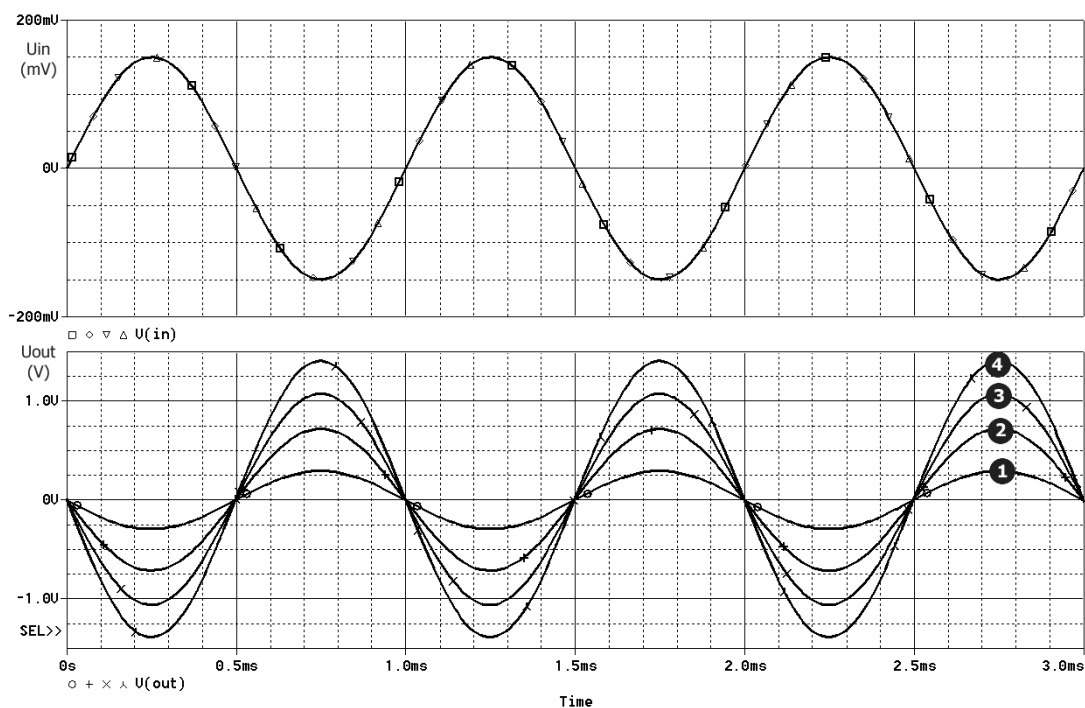
Obr. 4.1-1 Časová analýza JFETu s kanálem typu N (SS)

$$R_D = \{ \textcircled{1} 750 \Omega; \textcircled{2} 2,2 \text{ k}\Omega; \textcircled{3} 3,6 \text{ k}\Omega; \textcircled{4} 5,1 \text{ k}\Omega \}$$



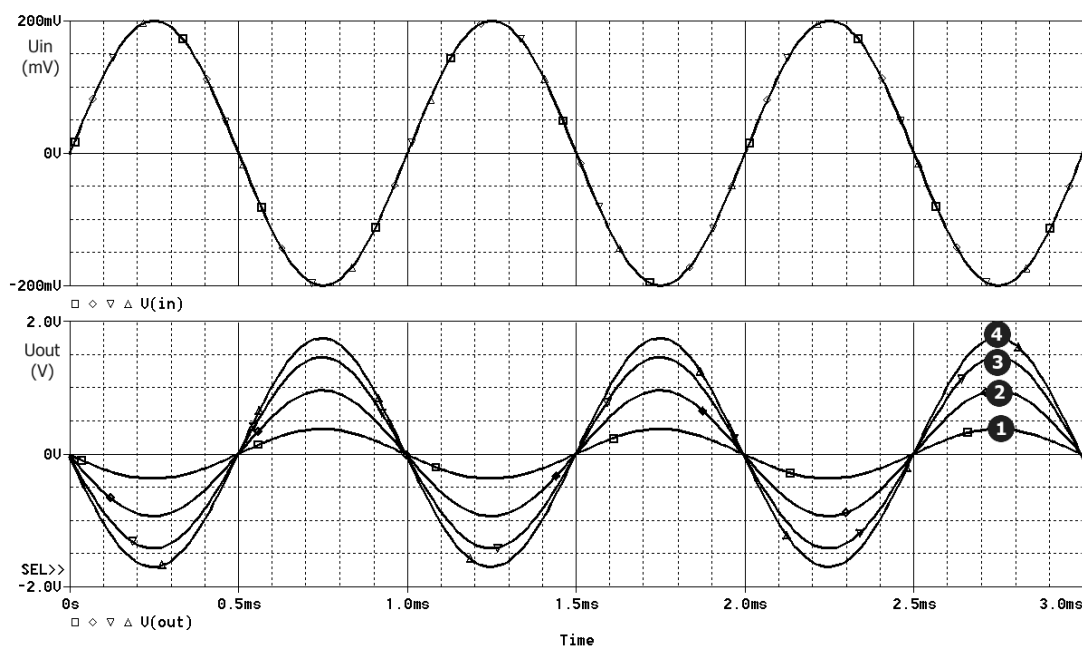
Obr. 4.1-2 Časová analýza JFETu s kanálem typu P (SS)

$$R_D = \{ \mathbf{1} \ 2 \text{ k}\Omega; \mathbf{2} \ 4,7 \text{ k}\Omega; \mathbf{3} \ 6,2 \text{ k}\Omega; \mathbf{4} \ 8,2 \text{ k}\Omega \}$$



Obr. 4.1-3 Časová analýza MOSFETu s kanálem typu N (SS)

$$R_D = \{ \mathbf{1} \ 510 \ \Omega; \mathbf{2} \ 1,3 \text{ k}\Omega; \mathbf{3} \ 2 \text{ k}\Omega; \mathbf{4} \ 2,7 \text{ k}\Omega \}$$



Obr. 4.1-4 Časová analýza MOSFETu s kanálem typu P (SS)

$$R_D = \{ \textcircled{1} 510 \Omega; \textcircled{2} 1,3 \text{ k}\Omega; \textcircled{3} 2 \text{ k}\Omega; \textcircled{4} 2,4 \text{ k}\Omega \}$$

Tabulka 4.1-1 Výsledky časové analýzy JFETu

JFET								
Typ kanálu	N				P			
Hodnota odporu R_D (k Ω)	0,75	2,2	3,6	5,1	2	4,7	6,2	8,2
Amplituda budícího napětí (mV)	200				200			
Frekvence budícího napětí (kHz)	1				1			
Očekávané zesílení	1,5	4,3	7,1	10	2,9	6,9	10	12
Dosažené zesílení	2,2	6	9,4	12,4	2,3	5,3	6,8	8,9

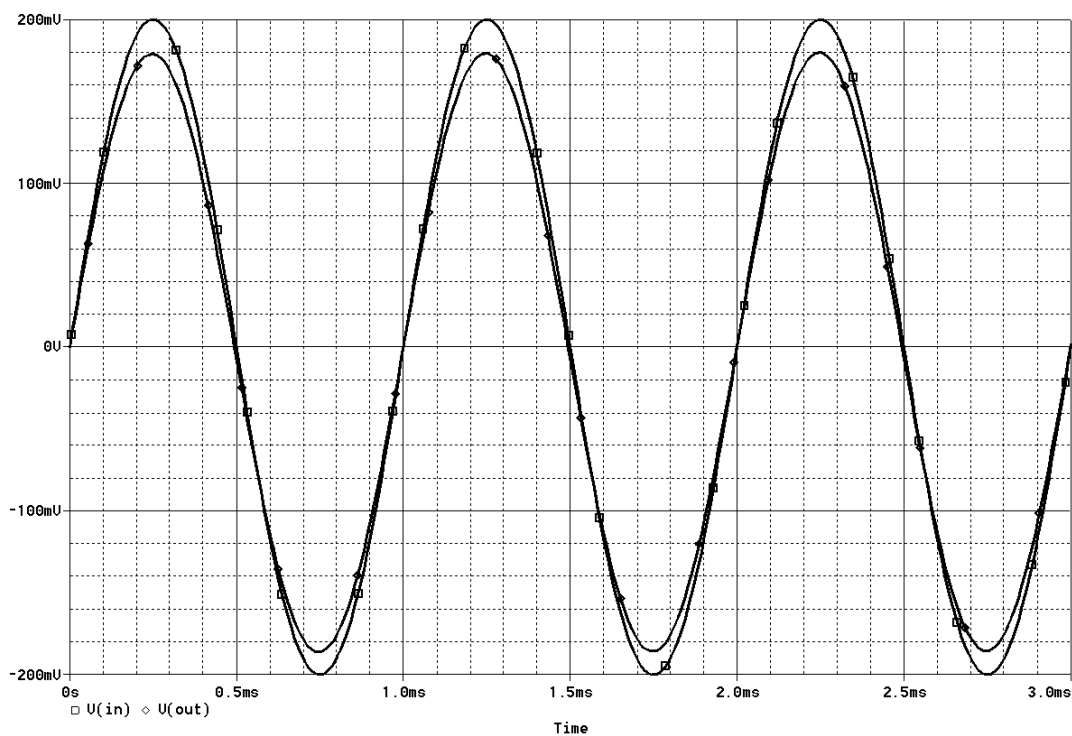
Tabulka 4.1-2 Výsledky časové analýzy MOSFETu

MOSFET								
Typ kanálu	N				P			
Hodnota odporu R_D (k Ω)	0,51	1,3	2	2,7	0,51	1,3	2	2,4
Amplituda budícího napětí (mV)	150				200			
Frekvence budícího napětí (kHz)	1				1			
Očekávané zesílení	2,1	5,4	8,3	10	2,1	5,4	8,3	10
Dosažené zesílení	2	4,8	7,2	9,4	1,9	4,8	7,3	8,7

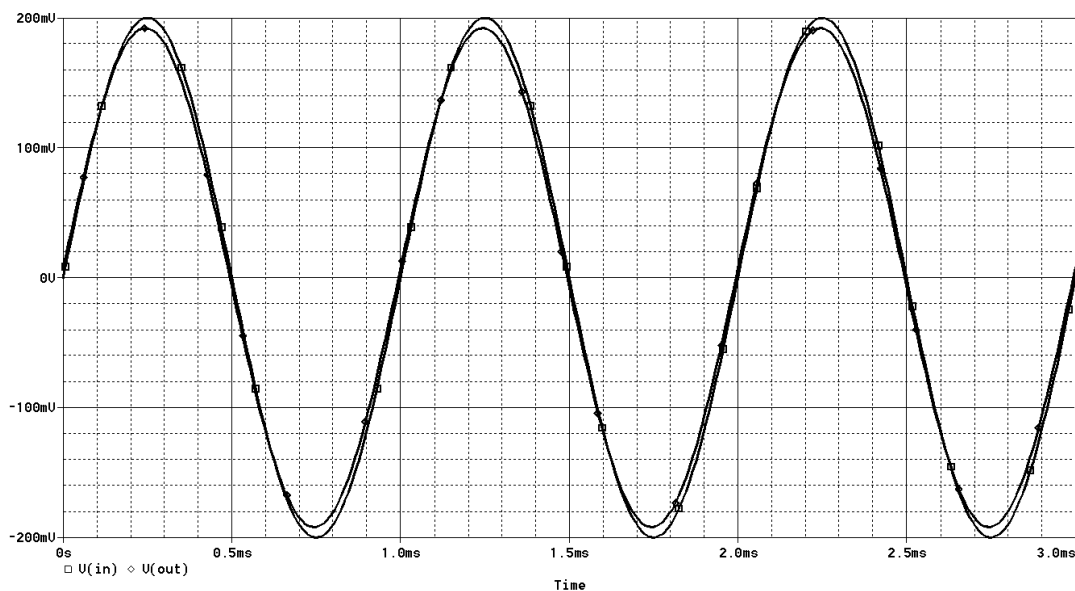
Z uvedených simulací vyplývá, že zesílení zesilovače s unipolárním tranzistorem v zapojení se společným Sourcem je skutečně převážně určeno poměrem R_D a R_S , avšak jedná se pouze o zjednodušený vztah, neboť zanedbáváme vliv vstupního děliče. Dále je dokázáno, že toto zapojení obrací fázi napětí. Též je vidět, že nastavení pracovního bodu

je provedeno dostatečně, neboť zesílení dosahuje očekávaným hodnotám a výstupní signál není zkreslený.

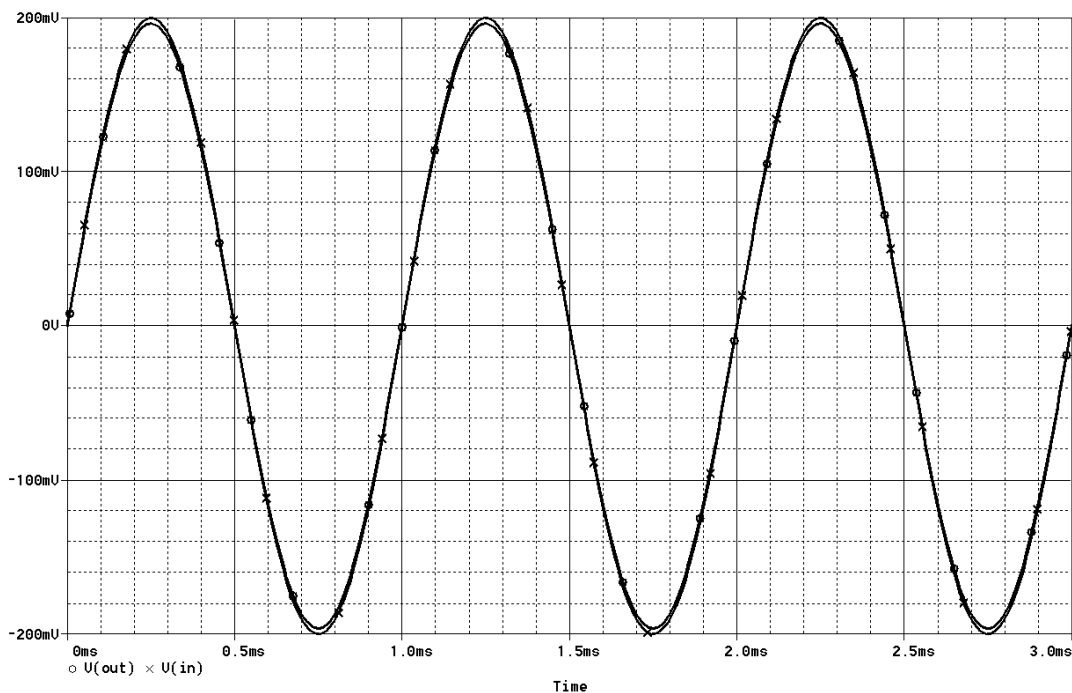
4.1.2 Zapojení se společným Drainem



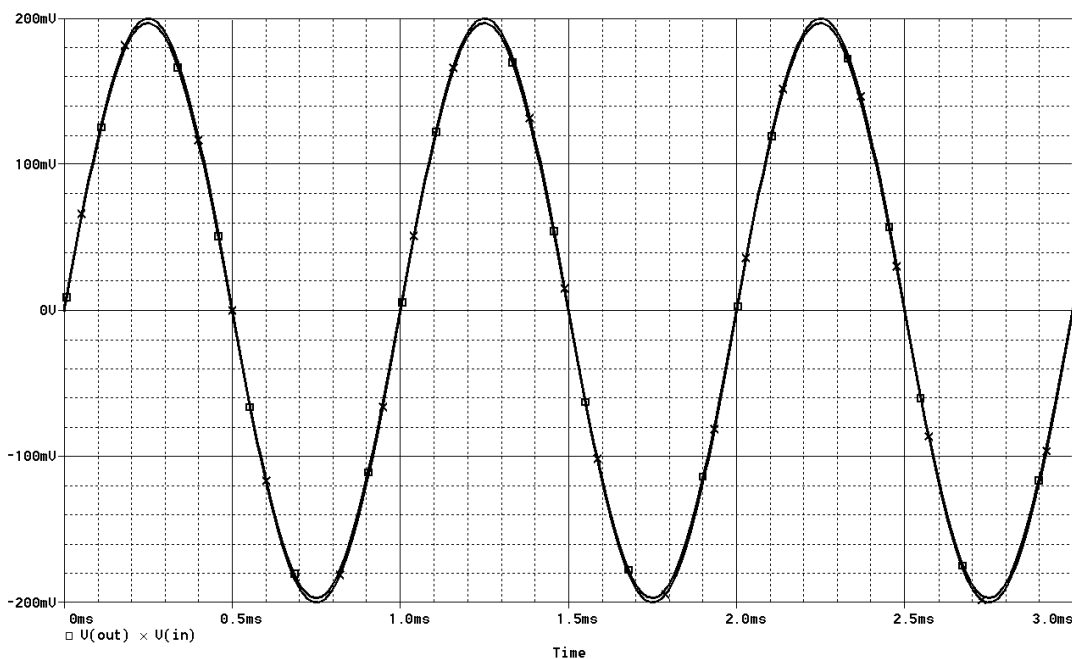
Obr. 4.1-5 Časová analýza JFETu s kanálem typu N (SD)



Obr. 4.1-6 Časová analýza JFETu s kanálem typu P (SD)



Obr. 4.1-7 Časová analýza MOSFETu s kanálem typu N (SD)

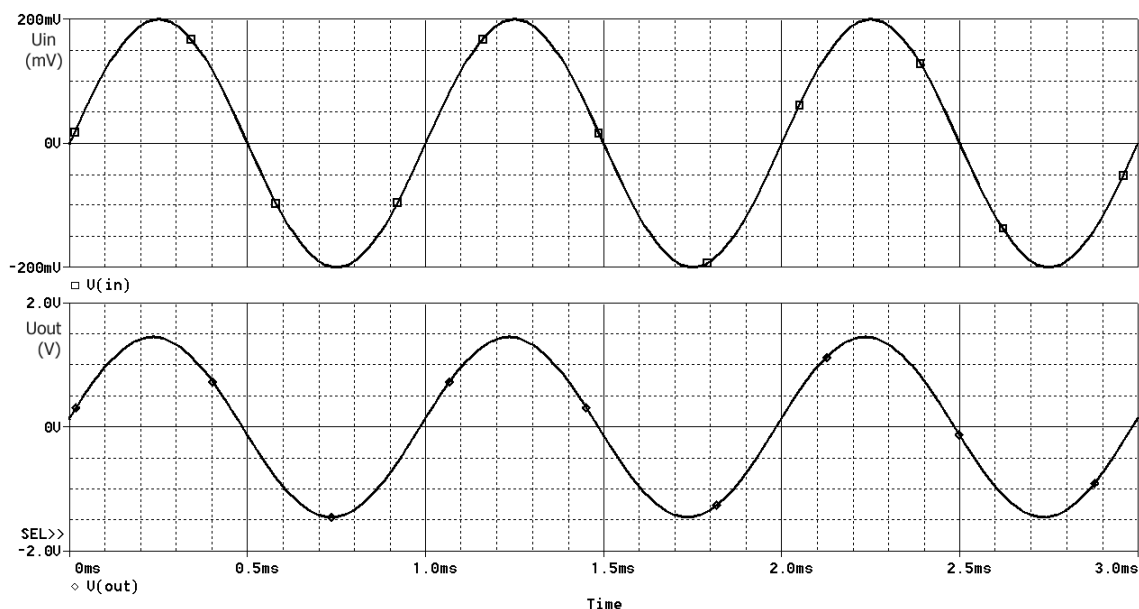


Obr. 4.1-8 Časová analýza MOSFETu s kanálem typu P (SD)

Z uvedených simulací vyplývá, že zesilovač s unipolárním tranzistorem v zapojení se společným Drainem se chová jako sledovač vstupního napětí. Napětí tedy není zesíleno a vstupní napětí je ve fázi s výstupním napětím. Též je vidět, že nastavení pracovního bodu je provedeno dostatečně, neboť výstupní signál není zkreslený. Rozdíl vstupního a výstupního napětí je dán nedokonalostí tranzistoru. V simulaci jsem opět uvažoval vstupní budící napětí s amplitudou 200 mV a s frekvencí 1 kHz.

Při návrhu zapojení jsem zohlednil, že u tohoto laboratorního přípravku bude měřena schopnost obvodu chovat se jako sledovač vstupního napětí a zesílení proudu nebude měřeno, proto hodnota zesílení proudu dosahuje pouze jednotek.

4.1.3 Zapojení se společným Gatem



Obr. 4.1-9 Časová analýza MOSFETu s kanálem typu N (SG)

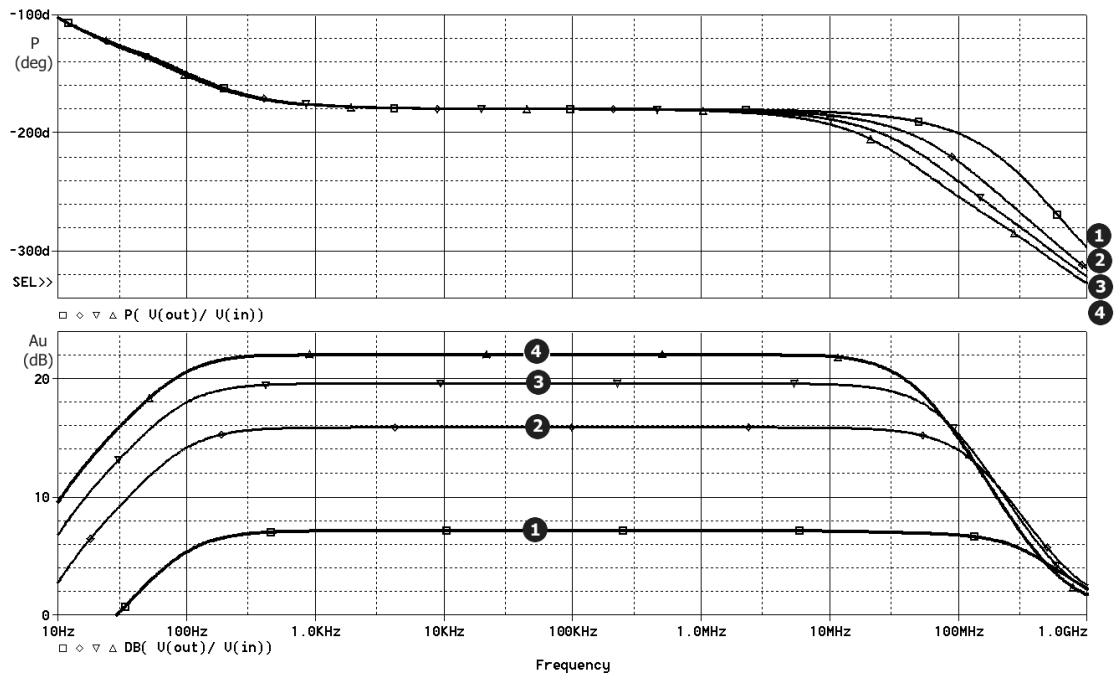
Z uvedené simulace vyplývá, že u zesilovače s unipolárním tranzistorem v zapojení se společným Gatem je provedeno správné nastavení pracovního bodu, neboť zesílení se blíží očekávané hodnotě (menší než 10), zapojení neobrací fázi výstupního napětí a výstupní signál není zkreslený. Rozdíl mezi ideálním a získaným zesílením je dán neideálními parametry tranzistoru.

Vstupní budící napětí dosahovalo amplitudy 200 mV s frekvencí 1 kHz.

4.2 Chování obvodů v kmitočtové oblasti

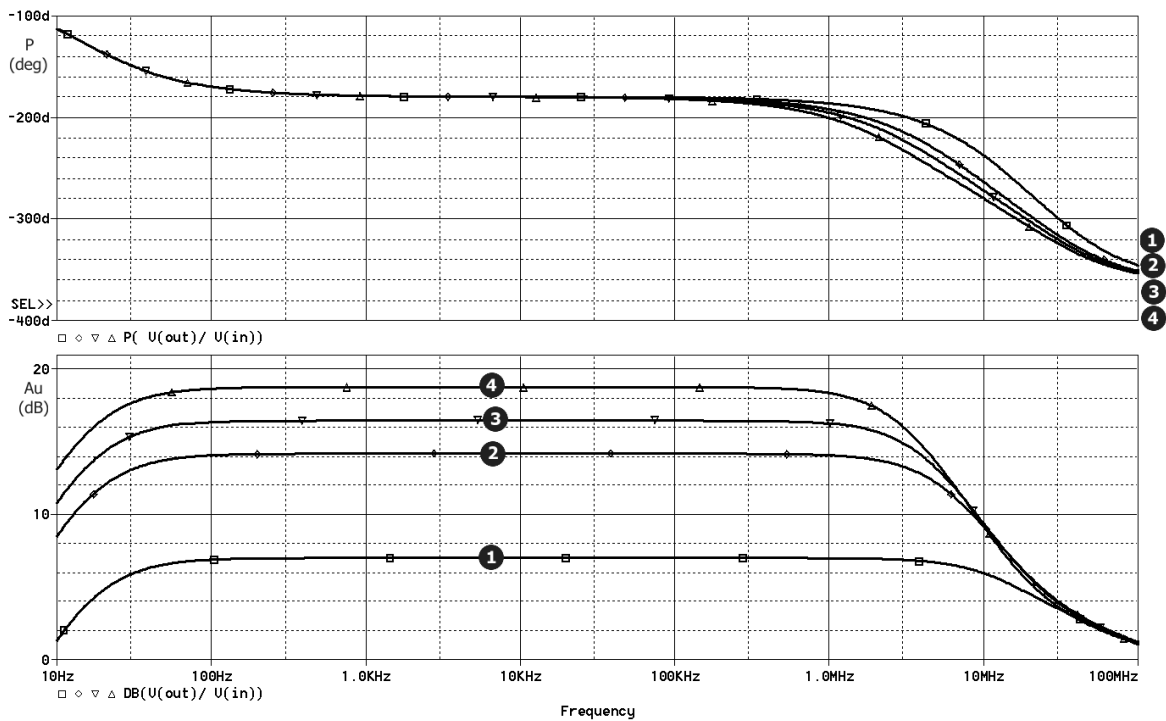
V níže uvedených simulacích jsem zobrazil chování zesilovače v jednotlivých zapojeních (SS a SD) v dostatečně širokém kmitočtovém pásmu dostačujícím k popisu charakteristických vlastností zesilovače. Obvod jsem budil vstupním napětím s amplitudou 200 mV.

4.2.1 Zapojení se společným Sourcem



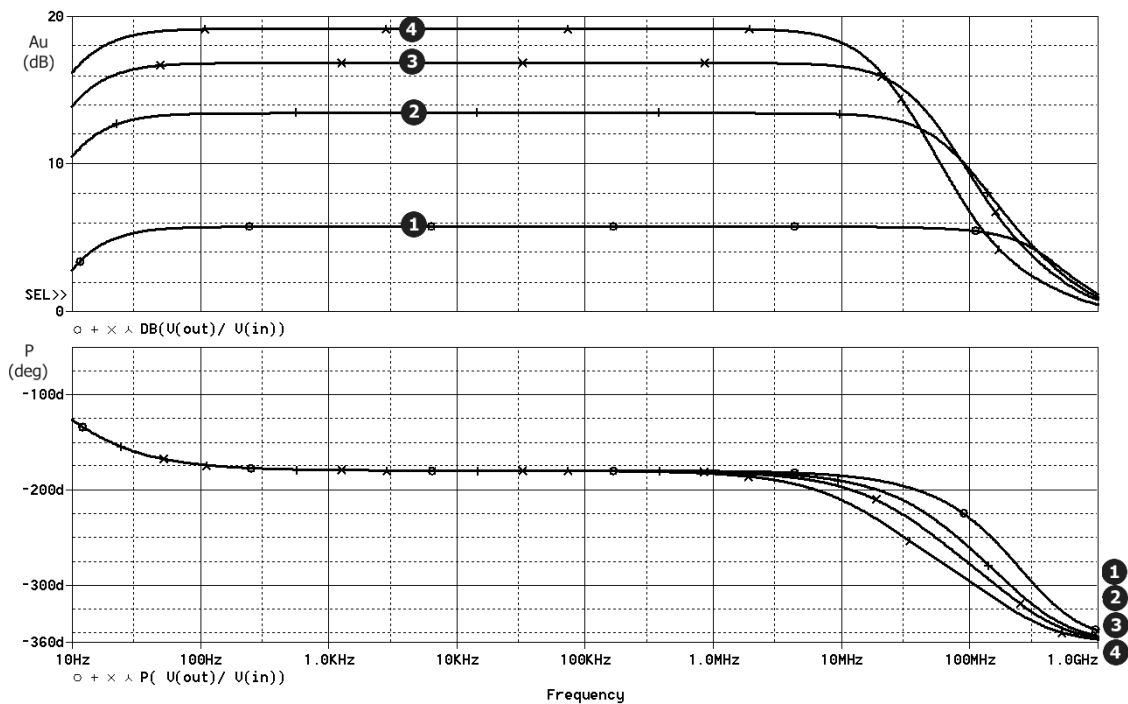
Obr. 4.2-1 Kmitočtová analýza JFETu s kanálem typu N (SS)

$$R_D = \{ \textcircled{1} 750 \Omega; \textcircled{2} 2,2 \text{ k}\Omega; \textcircled{3} 3,6 \text{ k}\Omega; \textcircled{4} 5,1 \text{ k}\Omega \}$$



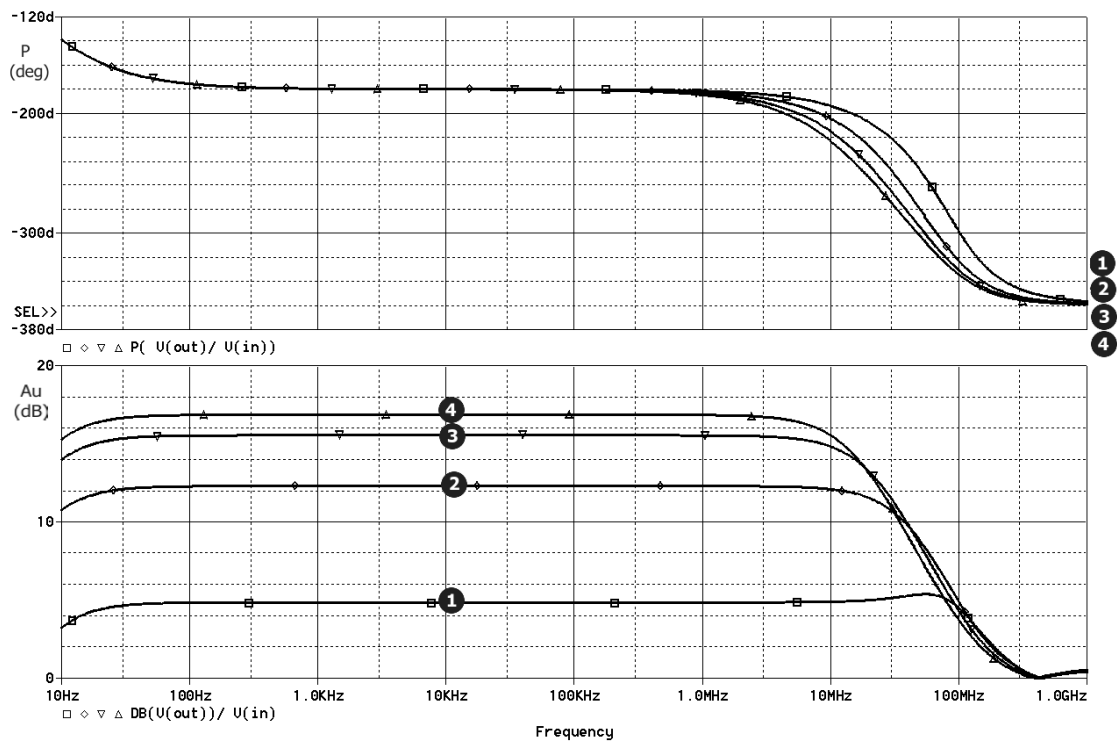
Obr. 4.2-2 Kmitočtová analýza JFETu s kanálem typu P (SS)

$$R_D = \{ \textcircled{1} 2 \text{ k}\Omega; \textcircled{2} 4,7 \text{ k}\Omega; \textcircled{3} 6,2 \text{ k}\Omega; \textcircled{4} 8,2 \text{ k}\Omega \}$$



Obr. 4.2-3 Kmitočtová analýza MOSFETu s kanálem typu N (SS)

$$R_D = \{ \textcircled{1} 510 \Omega; \textcircled{2} 1,3 \text{ k}\Omega; \textcircled{3} 2 \text{ k}\Omega; \textcircled{4} 2,7 \text{ k}\Omega \}$$



Obr. 4.2-4 Kmitočtová analýza MOSFETu s kanálem typu P (SS)

$$R_D = \{ \textcircled{1} 510 \Omega; \textcircled{2} 1,3 \text{ k}\Omega; \textcircled{3} 2 \text{ k}\Omega; \textcircled{4} 2,4 \text{ k}\Omega \}$$

Tabulka 4.2-1 Výsledky kmitočtové charakteristiky u JFETů

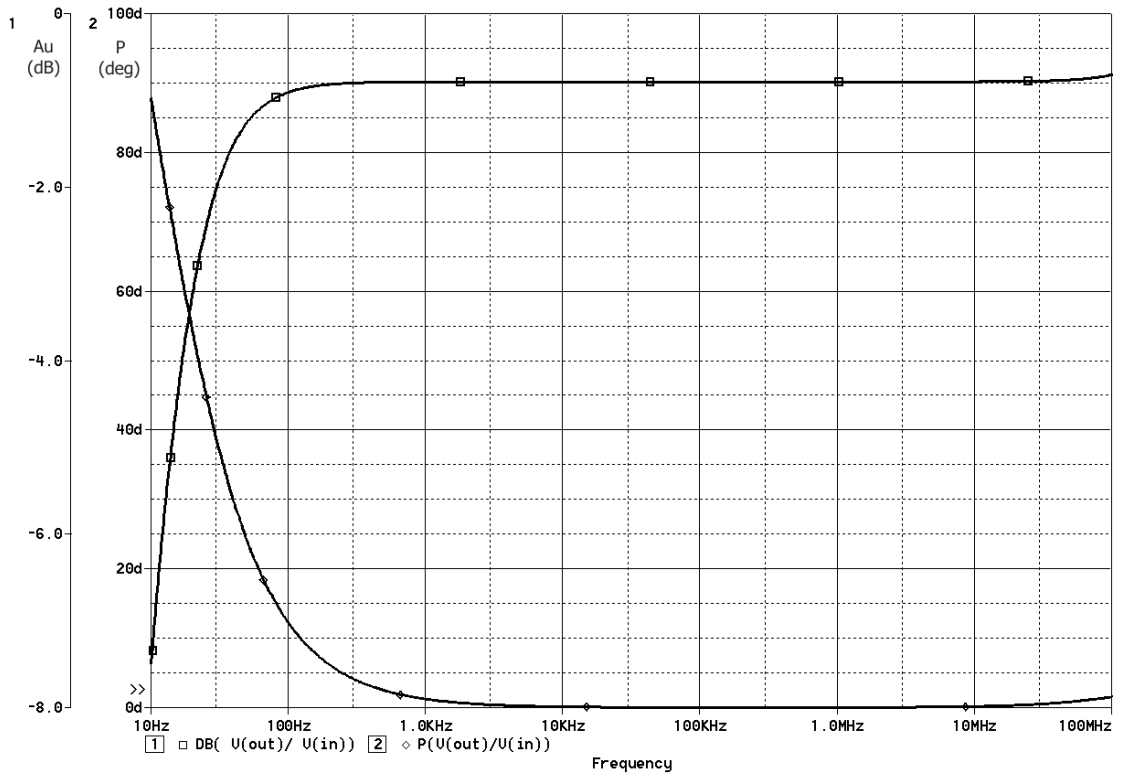
JFET								
Typ kanálu	N				P			
Hodnota odporu R_D (k Ω)	0,75	2,2	3,6	5,1	2	4,7	6,2	8,2
Zesílení (-)	2,2	6	9,4	12,4	2,3	5,3	6,8	8,9
Horní mezní frekvence (MHz)	526,2	135,8	76,4	48,4	24,9	6,5	4,6	3,2
Dolní mezní frekvence (Hz)	70,1	67,1	64,3	61,4	16,3	16,3	16,3	16,3
Šířka pásma (MHz)	526,2	135,8	76,4	48,4	24,9	6,5	4,6	3,2

Tabulka 4.2-2 Výsledky kmitočtové charakteristiky u MOSFETů

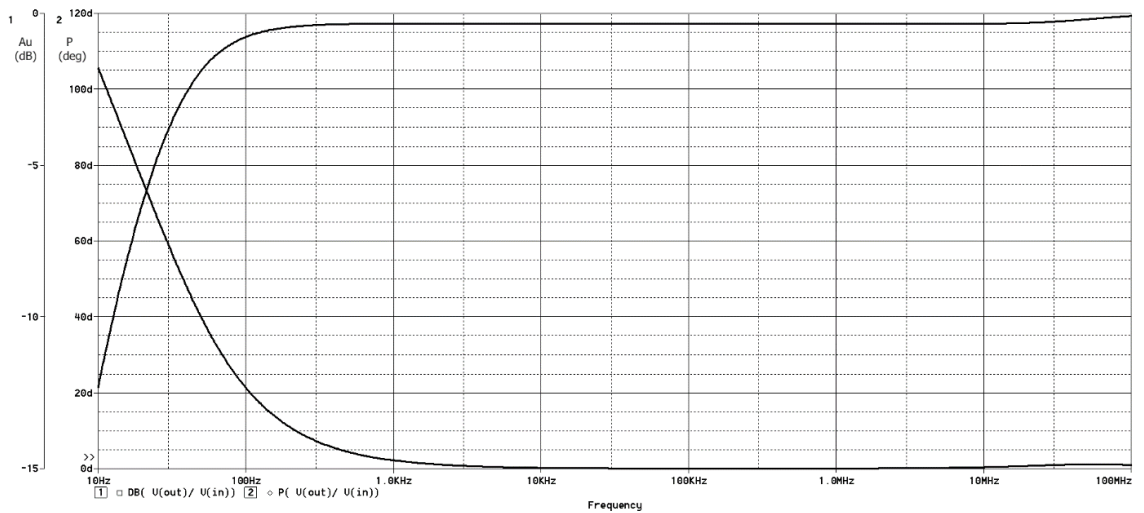
MOSFET								
Typ kanálu	N				P			
Hodnota odporu R_D (k Ω)	0,51	1,3	2	2,7	0,51	1,3	2	2,4
Zesílení (-)	2	4,8	7,2	9,4	1,9	4,8	7,3	8,7
Horní mezní frekvence (MHz)	547,5	81,8	42,8	20,7	173,5	44,8	23,8	17
Dolní mezní frekvence (Hz)	<10				<10			
Šířka pásma (MHz)	547,5	81,8	42,8	20,7	173,5	44,8	23,8	17

Z hodnot získaných ze simulací vyplývá, že mezní kmitočet zesilovače u všech uvažovaných zapojení je vyšší než 1 MHz, proto se domnívám, že navržený zesilovač splňuje kmitočtové požadavky pro laboratorní úlohu.

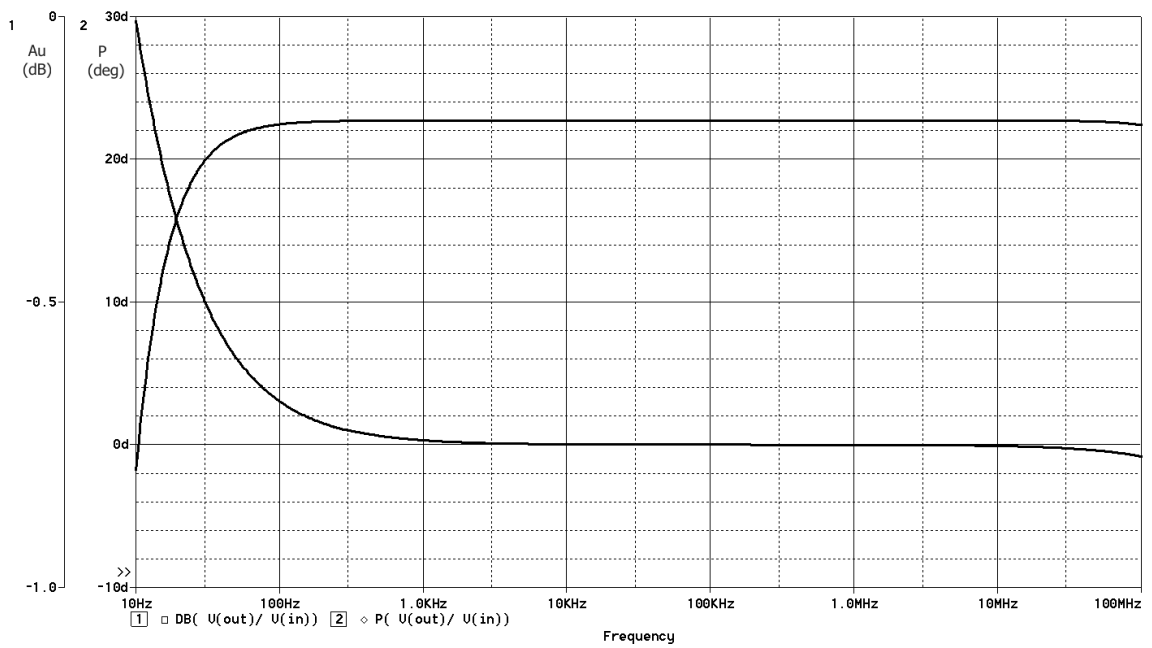
4.2.2 Zapojení se společným Drainem



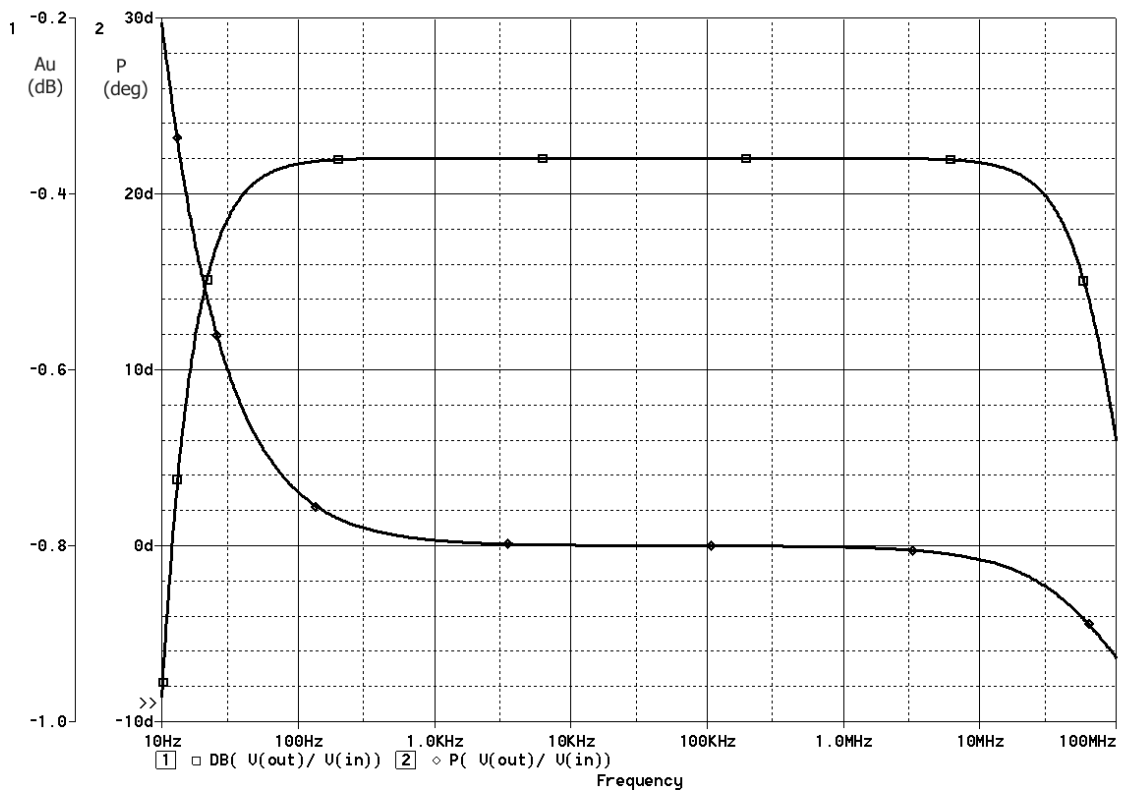
Obr. 4.2-5 Kmitočtová analýza JFETu s kanálem typu N (SD)



Obr. 4.2-6 Kmitočtová analýza JFETu s kanálem typu P (SD)



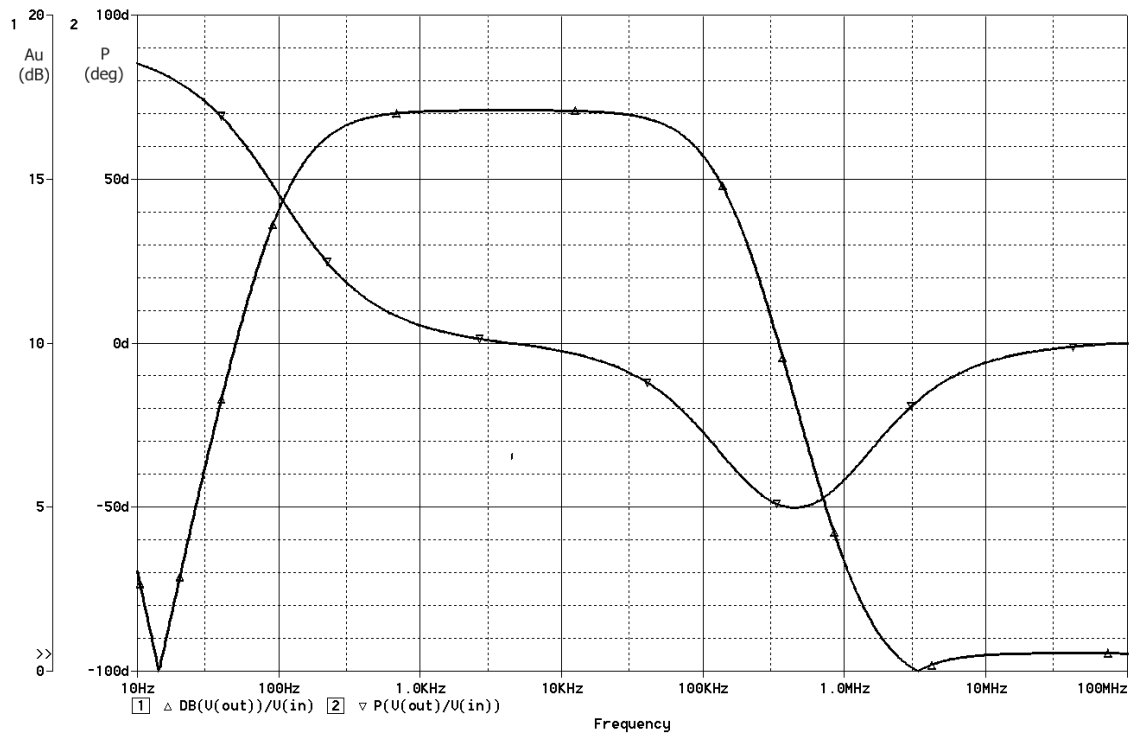
Obr. 4.2-7 Kmitočtová analýza MOSFETu s kanálem typu N (SD)



Obr. 4.2-8 Kmitočtová analýza MOSFETu s kanálem typu P (SD)

Z uvedených simulací vyplývá, že zesilovač je možné používat v širokém kmitočtovém pásmu (přibližně od 100 Hz do desítek MHz), což by mělo být pro laboratorní výuku dostačující.

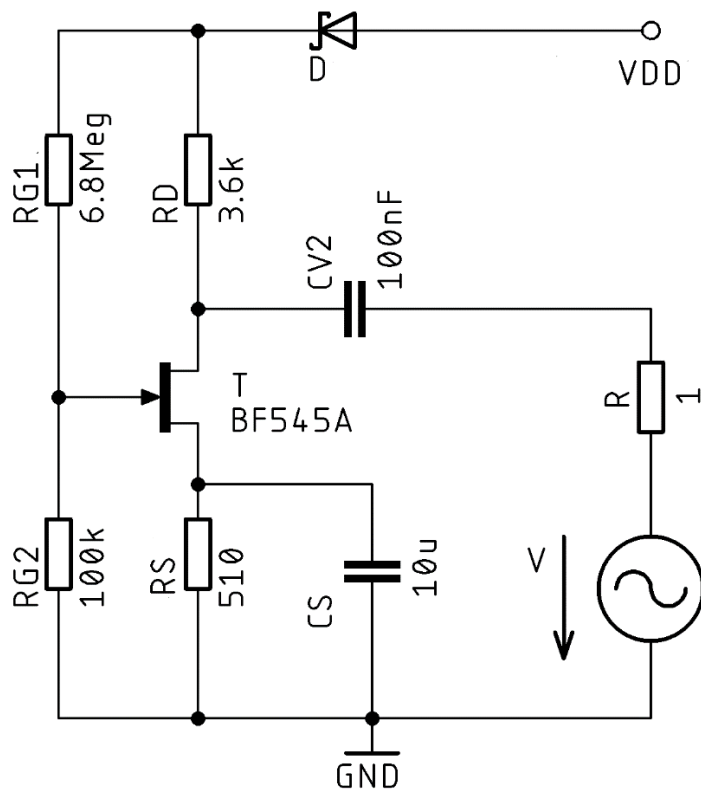
4.2.3 Zapojení se společným Gatem



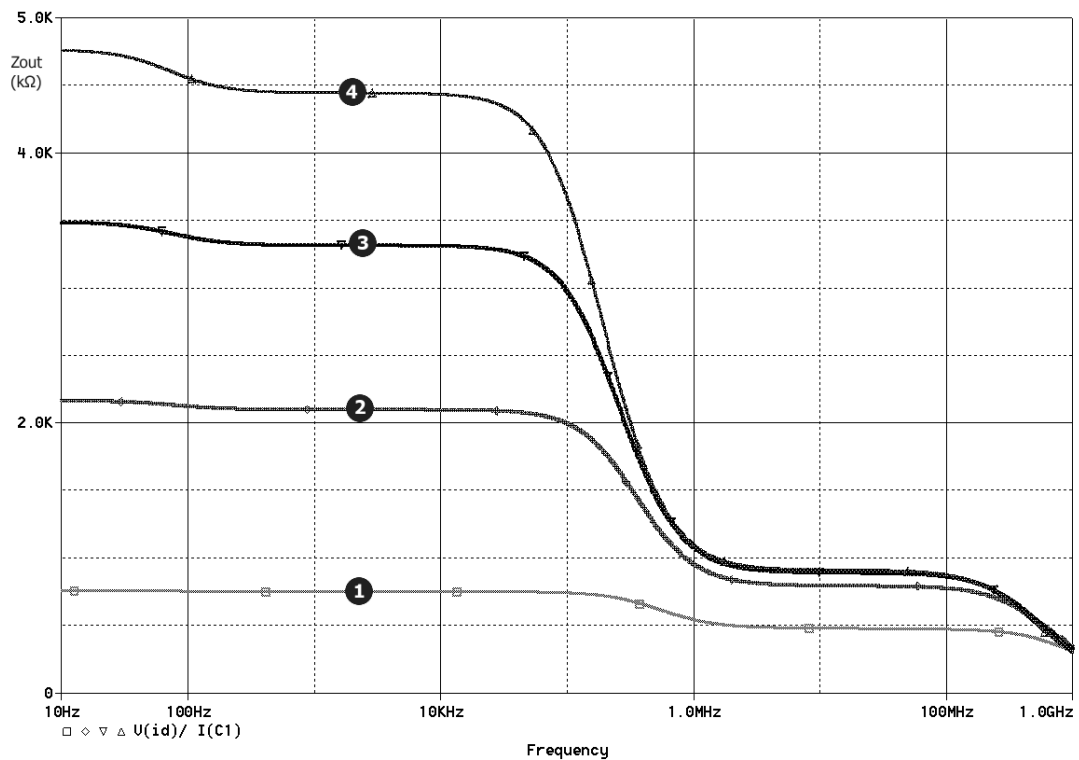
Obr. 4.2-9 Kmitočtová analýza MOSFETu s kanálem typu N (SG)

Z uvedené simulace vyplývá, že zesilovač má dolní mezní frekvenci při 71 Hz a horní mezní frekvence je 165 kHz. Omezení frekvenčního pásma je dáno kondenzátorem ve zpětné vazbě, parazitními kapacitami tranzistoru a kondenzátorem na vstupu zesilovače.

4.3 Výstupní odpor zesilovače (společný Source)

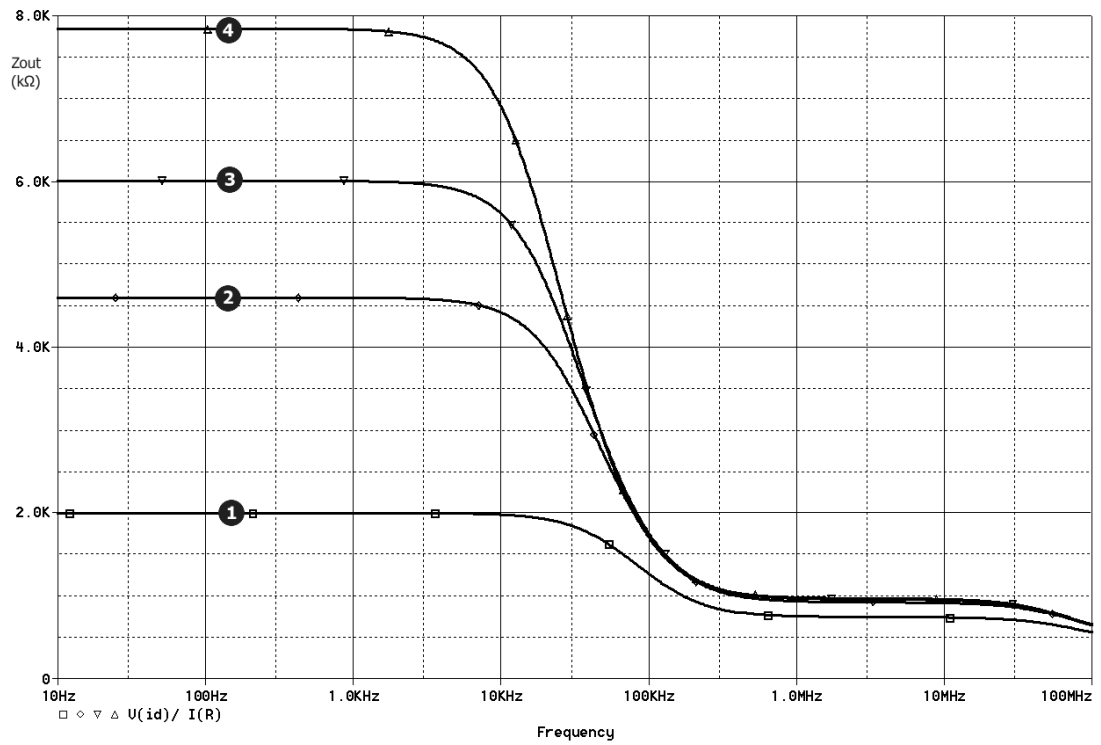


Obr. 4.3-1 Schéma zapojení pro měření výstupního odporu zesilovače



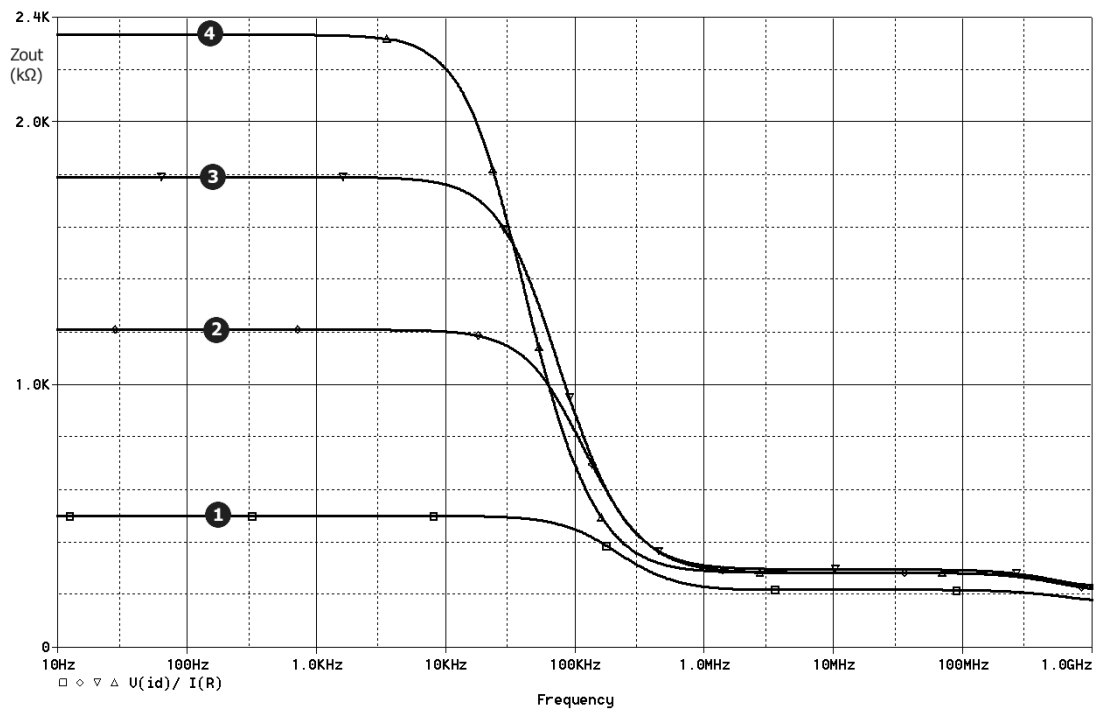
Obr. 4.3-2 Výstupní odpor zesilovače s JFETem s kanálem typu N

$$R_D = \{ \text{① } 750 \Omega; \text{② } 2,2 \text{ k}\Omega; \text{③ } 3,6 \text{ k}\Omega; \text{④ } 5,1 \text{ k}\Omega \}$$



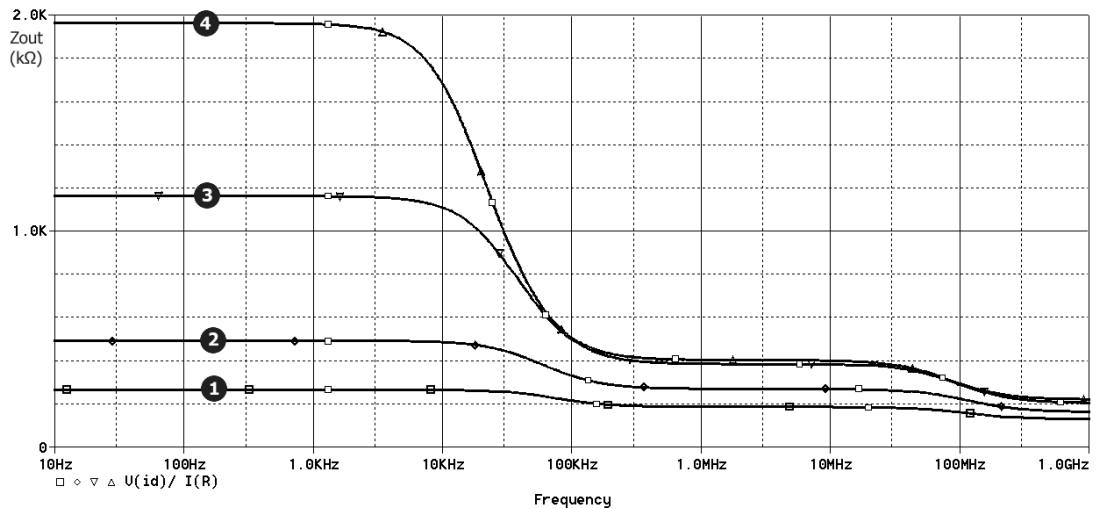
Obr. 4.3-3 Výstupní odpor zesilovače s JFETem s kanálem typu P

$$R_D = \{ \textcircled{1} 2 \text{ k}\Omega; \textcircled{2} 4,7 \text{ k}\Omega; \textcircled{3} 6,2 \text{ k}\Omega; \textcircled{4} 8,2 \text{ k}\Omega \}$$



Obr. 4.3-4 Výstupní odpor zesilovače s MOSFETem s kanálem typu N

$$R_D = \{ \textcircled{1} 510 \Omega; \textcircled{2} 1,3 \text{ k}\Omega; \textcircled{3} 2 \text{ k}\Omega; \textcircled{4} 2,7 \text{ k}\Omega \}$$



Obr. 4.3-5 Výstupní odpor zesilovače s MOSFETem s kanálem typu P

$$R_D = \{ \textcircled{1} 510 \Omega; \textcircled{2} 1,3 \text{ k}\Omega; \textcircled{3} 2 \text{ k}\Omega; \textcircled{4} 2,4 \text{ k}\Omega \}$$

Tabulka 4.3-1 Výstupní odpor zesilovače u zapojení s JFETem

JFET								
Typ kanálu	N				P			
Zesílení (-)	2,2	6	9,4	12,4	2,3	5,3	6,8	8,9
Z _{OUT} (kΩ)	0,75	2,1	3,3	4,4	2	4,6	6	7,8

Tabulka 4.3-2 Výstupní odpor zesilovače zapojení s MOSFETem

MOSFET								
Typ kanálu	N				P			
Zesílení (-)	2	4,8	7,2	9,4	1,9	4,8	7,3	8,7
Z _{OUT} (kΩ)	0,5	1,2	1,8	2,35	0,26	0,5	1,2	2

Z frekvenčních charakteristik výstupního odporu zesilovače vyplývá, že u všech tranzistorů v zapojení se společným Sourcem se do mezního kmitočtu, při němž se začnou uplatňovat parazitní kapacity, výstupní odpor pohybuje v řádu jednotek kΩ, poté se výstupní odpor pohybuje v řádu stovek Ω.

U JFETu s kanálem typu N jsou patrné dva poklesy výstupního odporu, přičemž první pokles je způsoben časovou konstantou sériového spojení odporu tranzistoru s paralelní kombinací R_S a C_S a druhý opět odpovídá meznímu kmitočtu tranzistoru.

4.4 Sumarizace výsledků

Tabulka 4.4-1 Parametry pro zapojení se společným Sourcem

	$A_U (-)$	$Z_{IN} (k\Omega)$	$Z_{OUT} (k\Omega)$	$f_D (Hz)$	$f_H (MHz)$
JFET s kanálem typu N	12,4	99,7	4,4	61,4	48,4
JFET s kanálem typu P	8,9	100	7,8	16,3	3,2
MOSFET s kanálem typu N	9,4	166,5	2,35	<10	20,7
MOSFET s kanálem typu P	8,7	251	2	<10	17

Tabulka 4.4-2 Parametry pro zapojení se společným Drainem

	$A_U (-)$	$Z_{IN} (k\Omega)$	$f_D (Hz)$	$f_H (MHz)$
JFET s kanálem typu N	0,9	470	17	>100
JFET s kanálem typu P	0,95	470	70	>100
MOSFET s kanálem typu N	0,98	300	<10	>100
MOSFET s kanálem typu P	0,97	300	<10	>100

Tabulka 4.4-3 Parametry pro zapojení se společným Gatem

	$A_U (-)$	$Z_{IN} (k\Omega)$	$Z_{OUT} (k\Omega)$	$f_D (Hz)$	$f_H (kHz)$
MOSFET s kanálem typu N	7,24	1,12	100k	71	165

Tabulka 4.4-4 Porovnání hodnot získaných výpočtem a simulací (SS)

Veličina	Výpočet				Simulace			
	I_D	U_{RD}	U_{RS}	U_{G2}	I_D	U_{RD}	U_{RS}	U_{G2}
Jednotka	mA	V	V	V	mA	V	V	V
JFET typu N	1,625	6	0,82	0,220	1,632	5,88	0,832	0,216
JFET typu P	-1,1	-7,02	-0,78	-0,205	-1,098	-6,771	-0,742	-0,196
MOSFET typu N	5	8,65	1,15	2,55	4,381	7,886	1,052	2,464
MOSFET typu P	-4,3	-8,8	-1	-2,25	-4,228	-8,455	-1,015	-2,338

Tabulka 4.4-5 Porovnání hodnot získaných výpočtem a simulací (SD)

Veličina	Výpočet			Simulace		
	I_D	U_{RS}	U_{G2}	I_D	U_{RS}	U_{G2}
Jednotka	mA	V	V	mA	V	V
JFET typu N	1,625	6,8	6,2	1,563	6,721	6,081
JFET typu P	-1,1	-7,8	-7,225	-1,129	-7,677	-7,139
MOSFET typu N	5	9,8	11,2	4,851	9,703	11,13
MOSFET typu P	-4,3	-9,8	-11,05	-4,091	-9,819	-11,14

Tabulka 4.4-6 Porovnání hodnot získaných výpočtem a simulací (SG)

Veličina	Výpočet				Simulace			
	I_D	U_{RD}	U_{RS}	U_{G2}	I_D	U_{RD}	U_{RS}	U_{G2}
Jednotka	mA	V	V	V	mA	V	V	V
MOSFET typu N	5	5,9	5,9	7,3	4,593	5,971	5,971	7,421

Z výše uvedených tabulek vyplývá, že hodnoty získané výpočty a získané ze simulací si odpovídají. Rozdíly jsou způsobeny zaokrouhlením vypočítaných hodnot součástek do řady E24 a též rozptylem hodnot prahového napětí uvedeného v katalogovém listu a v PSpice modelu.

5. NAMĚŘENÉ HODNOTY

Měření reálných vlastností přípravku jsem prováděl ve školní laboratoři, kde jsem využil laborní zdroj napájecího napětí (± 15 V), dvoukanálový osciloskop Tektronix (pro časovou analýzu), digitální multimetr Metex M-3850D (pro kontrolu nastavení pracovního bodu). Kmitočtové charakteristiky jsem měřil s využitím automatického měření charakteristik u osciloskopu KEYSIGHT DSO-X 3022 T. Popis postupu měření jsem sepsal do návodu k laboratorní úloze (viz. Příloha 6).

5.1 Nastavení pracovního bodu

Tabulka 5.1-1 Změřené hodnoty pracovního bodu u obvodů se společným Sourcem

		I_D	U_{RD}	U_{DS}	U_{GS}
	Rezistor	mA	V	V	V
JFET typu N	R_1	1,70	8,67	4,99	-0,64
	$R_1 \parallel R_2$	1,85	6,62	7,44	-0,65
	$R_1 \parallel R_3$	1,77	3,72	9,92	-0,67
JFET typu P	R_1	-0,87	-5,41	-9,28	0,39
	$R_1 \parallel R_2$	-0,90	-4,39	-10,29	0,40
	$R_1 \parallel R_3$	-0,91	-3,59	-11,09	0,41
MOSFET typu N	R_1	4,43	7,97	5,47	1,38
	$R_1 \parallel R_2$	4,50	5,98	7,47	1,37
	$R_1 \parallel R_3$	4,51	4,65	8,8	1,36
MOSFET typu P	R_1	-5,65	-11,29	-2,639	-1,03
	$R_1 \parallel R_2$	-5,74	-9,75	-4,17	-1,02
	$R_1 \parallel R_3$	-5,72	-6,52	-7,39	-1,01

Tabulka 5.1-2 Změřené hodnoty pracovního bodu u obvodů se společným Drainem

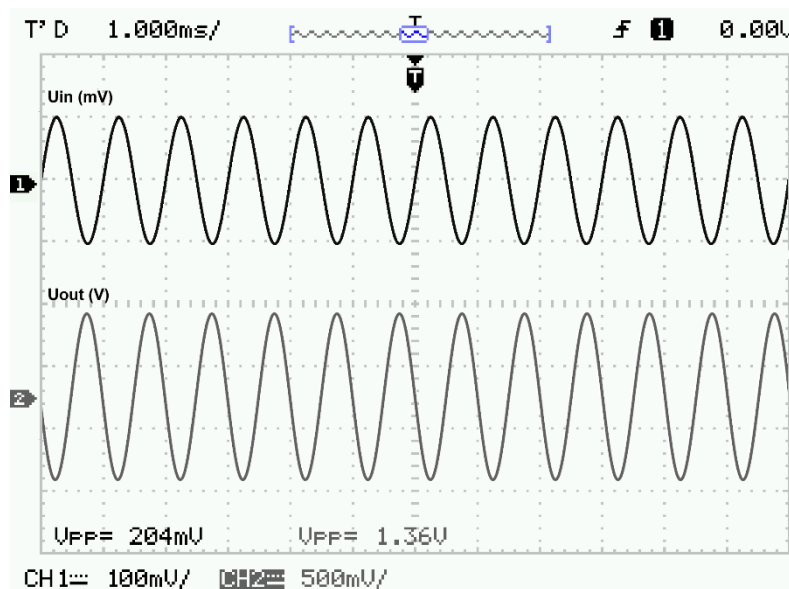
	I_D	U_{DS}	U_{GS}
	mA	V	V
JFET typu N	1,55	7,87	-0,734
JFET typu P	1,17	-7,8	-0,6
MOSFET typu N	2,66	9,24	1,4
MOSFET typu P	-3,72	-8,92	0,950

Tabulka 5.1-3 Změřené hodnoty pracovního bodu u obvodů se společným Gateem

	I_D	U_{RD}	U_{DS}	U_{GS}
	mA	V	V	V
MOSFET typu N	4,46	5,8	2,94	1,47

Naměřené hodnoty s drobnou odchylkou odpovídají výpočtům i simulacím a potvrzují funkčnost zapojení. Tato odchylka je způsobná tolerancí součástek. Během ožiování se vyskytla potíž s blokem s unipolárním tranzistorem MOSFET N v zapojení se společným Drainem. Došlo k deformaci výstupního i vstupního signálu, přičemž k odstranění závady a snížení proudu tranzistorem jsem nahradil u R_{G2} rezistor s hodnotou odporu 300 k Ω rezistorem s hodnotou odporu 100 k Ω . Změna je nutná z důvodu výrobního rozptylu tranzistoru Po této úpravě jsou všechny zapojení funkční.

5.2 Časová analýza



Obr. 5.2-1 Časový průběh MOSFETu N při $R_D=R_1$

Na změřených časových průbězích není vidět žádná deformace ani zkreslení výstupního signálu. Zesílení i fázový posuv odpovídá předpokládaným hodnotám. Oscilogramy všech dílčích bloků i se všemi uvažovanými paralelními kombinacemi rezistorů jsou uvedeny v Příloze 4. U všech oscilogramů je zřejmá funkčnost obvodu i s požadovanými parametry.

Tabulka 5.2-1 Zesílení při $f=1$ kHz (zapojení SS)

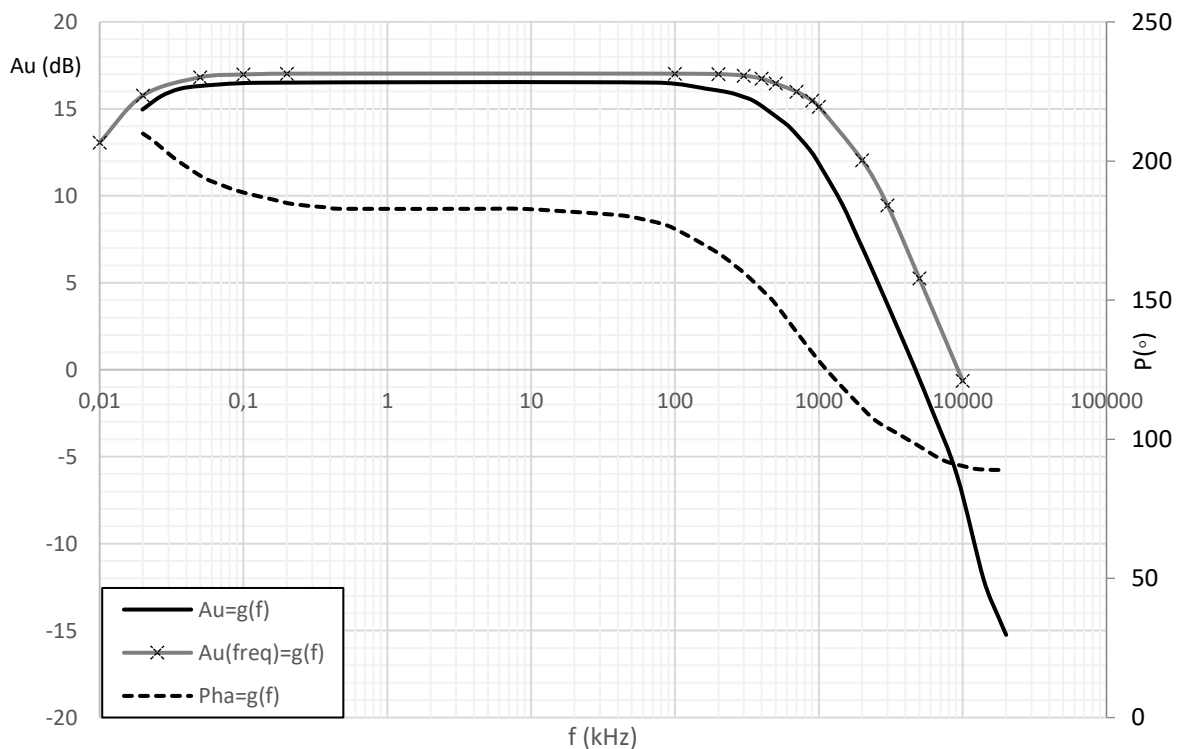
	JFET N		JFET P		MOSFET N		MOSFET P	
	R_D	$A_{U\text{měř}}$	R_D	A_U	R_D	A_U	R_D	A_U
	k Ω	-	k Ω	-	k Ω	-	k Ω	-
R_1	5,10	12,94	6,20	6,12	1,80	6,67	2,00	7,50
$R_1 \parallel R_2$	3,57	10,20	4,90	5,00	1,33	4,64	1,70	6,67
$R_1 \parallel R_3$	2,10	6,44	3,96	4,00	1,03	3,59	1,14	4,11

Tabulka 5.2-2 Zesílení při $f=1$ kHz (zapojení SD)

	JFET N	JFET P	MOSFET N	MOSFET P
Au (-)	0,941	0,98	0,95	0,92

U zapojení se společným Gatem bylo dosaženo zesílení 7,37.

5.3 Kmitočtové charakteristiky



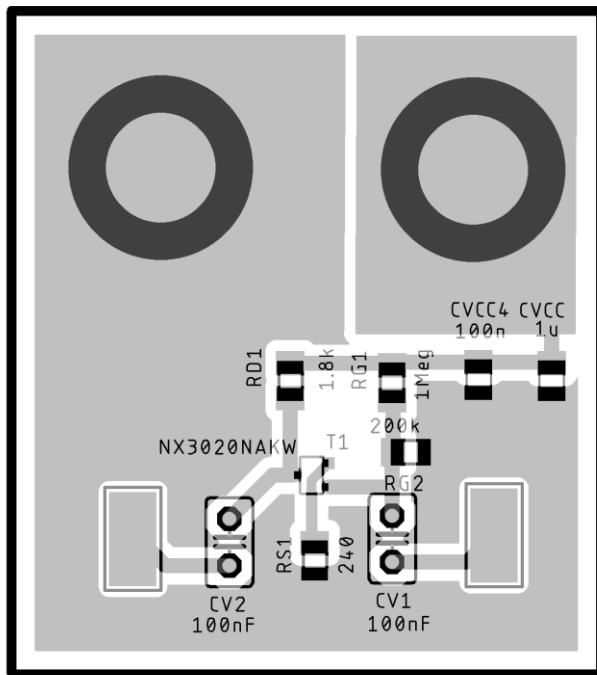
Obr. 5.3-1 Kmitočtové charakteristiky MOSFETu N při $R_D=R_1$

Tvar, zesílení i dolní mezní kmitočty naměřených kmitočtových charakteristik odpovídá předpokladům. U realizovaného přípravku dosahuje výstupní napětí pokles o 3 dB na nižších kmitočtech, než bylo předpokládáno na základě simulací. Tento jev je

způsoben parazitními kapacitami tranzistorů, a především velkými plochami mědi u zdírek, které působí jako parazitní kapacity.

V rámci ověření správnosti mého odůvodnění jsem navrhl desku plošných spojů jednoho dílčího obvodu (viz Obr. 5.3-2) o velikosti 32x36 mm pro co nejlepší frekvenční vlastnosti jsem nepoužil malé zdířky, signál jsem s měřicími přístroji připojil pomocí stíněného kabelu připojeného k desce.

U pomocné desky plošných spojů se frekvenční vlastnosti obvodu výrazně zlepšily. Porovnání frekvenční charakteristiky přípravku a pomocné DPS je znázorněno na Obr. 5.3-1. Z těchto poznatků vyplývá, že důvodem mezního kmitočtu u přípravku na nižších kmitočtech, než bylo očekáváno, jsou skutečně především velké plochy mědi u zdírek.



Obr. 5.3-2 Pomocná DPS pro referenci frekvenční char.- MOSFET N (SS)

Tabulka 5.3-1 Mezní kmitočty jednotlivých zesilovačů (zapojení SS)

	JFET N			JFET P			MOSFET N			MOSFET P		
	A_U	f_D	f_H	A_U	f_D	f_H	A_U	f_D	f_H	A_U	f_D	f_H
	dB	Hz	kHz	dB	Hz	kHz	dB	Hz	kHz	dB	Hz	kHz
R_1	22,24	50	340	15,74	<20	240	16,48	<20	720	17,50	<20	600
$R_1 \parallel R_2$	20,17	60	360	13,98	<20	250	13,32	<20	800	16,48	<20	630
$R_1 \parallel R_3$	16,18	65	410	12,04	<20	280	11,11	<20	930	12,28	<20	800

Tabulka 5.3-2 Mezní kmitočty jednotlivých zesilovačů (zapojení SD)

		JFET N	JFET P	MOSFET N	MOSFET P
A_U	dB	-0,6	-0,3	-0,4	-0,3
f_D	Hz	<20	<20	<20	250
f_H	MHz	4,5	7	>20	18

Tabulka 5.3-3 Mezní kmitočty zesilovače v zapojení SG

	A_U	f_D	f_H
	dB	Hz	kHz
MOSFET N	17,35	105	130

Tabulka 5.3-4 Porovnání dosaženého a očekávaného (simulace) zesílení

	R_D		Au (simulace)	Au (měřeno)
	zapojení	k Ω	dB	dB
JFET N	R_1	5,1	22,07	22,24
	$R_1 \parallel R_2$	3,58	19,57	20,17
	$R_1 \parallel R_3$	2,11	15,61	16,18
JFET P	R_1	6,2	16,22	15,74
	$R_1 \parallel R_2$	4,93	14,15	13,98
	$R_1 \parallel R_3$	3,97	12,34	12,04
MOSFET N	R_1	1,8	16,6	16,48
	$R_1 \parallel R_2$	1,33	13,5	13,32
	$R_1 \parallel R_3$	1,03	11,38	11,11
MOSFET P	R_1	2	15,9	17,50
	$R_1 \parallel R_2$	1,71	15,13	16,48
	$R_1 \parallel R_3$	1,15	11,41	12,28

6. ZÁVĚR

V Bakalářské práci jsem se zabýval návrhem a realizací ukázkových zapojení zesilovačů s tranzistory JFET a MOSFET pro oba možné kanály s možností měnit zesílení a nastavení pracovního bodu. Svůj návrh jsem podložil základním teoretickým popisem tranzistorů a výpočty pracovních bodů. Ověření nastavení pracovního bodu, časové analýzy a AC analýzy pro jednotlivé zapojení jsem provedl v simulačním programu PSpice. Do návrhu přípravku jsem též zahrnul ochrany proti chybám z nepozornosti-ochrana proti připojení napájecího napětí opačné polarity, ochrana proti připojení vysoké úrovně napětí na vstup dílčího bloku i proudová ochrana.

Na základě teoretických podkladů jsem v EAGLU navrhl desku plošných spojů, na které se posléze podařilo zprovoznit všechna zapojení. Oproti simulacím jsem musel změnit pouze hodnotu rezistoru u zesilovače s MOSFETem s kanálem typu N v zapojení se společným Drainem. Změna byla nutná z důvodu rozptylu prahového napětí u tranzistoru, které není v modelu pro PSpice zahrnuto (problém a řešení popisují na konci kapitoly 5.1). Po tomto úkonu je již zapojení plně funkční.

Naměřené oscilogramy znázorňující časové průběhy vstupního a výstupního napětí odpovídají předpokladům-bylo dosaženo požadovaného zesílení a signály jsou bez zákmitů a deformací. Kompletní soubor oscilogramů pro všechny tranzistory pro všechna nastavení pracovního bodu jsou uvedeny v Příloze 4.

Tvar, zesílení i dolní mezní kmitočet naměřených kmitočtových charakteristik odpovídá předpokladům. Kompletní soubor frekvenčních charakteristik je uveden v Příloze 5. U realizovaného přípravku dosahuje výstupní napětí pokles o 3 dB na nižších kmitočtech, než bylo předpokládáno na základě simulací. Tento jev je způsoben parazitními kapacitami tranzistorů, a především velkými plochami mědi u zdírek, které působí jako parazitní kapacity. Správnost tohoto odůvodnění jsem potvrdil realizací pomocné desky plošných spojů jednoho dílčího obvodu, u kterého je signál připojen k měřicím přístrojům pomocí stíněného kabelu připájeného k desce. Přičemž u pomocné desky plošných spojů skutečně došlo k výraznému zlepšení frekvenčních vlastností obvodu.

Dále jsem připravil vzorové úlohy ve formě laboratorního protokolu, ve kterém si studenti teoretické výpočty provedené v rámci domácí přípravy ověří změřením reálných vlastností zesilovače. Při návrhu protokolu jsem se snažil poskytnout komplexní průpravu vlastnostmi zesilovačů s unipolárními tranzistory. Budou si moci změřit nastavení pracovního bodu včetně možnosti měnit toto nastavení pomocí R_D , ověřit kmitočtové vlastnosti obvodu, analyzovat vstupní i výstupní odpor zesilovače, V-A charakteristiky tranzistoru i sledovat časové charakteristiky tranzistoru.

V rámci cíle poskytnout studentům možnost poznat a názorně si vyzkoušet chování různých unipolárních tranzistorů považuji za Bakalářskou práci za splněnou.

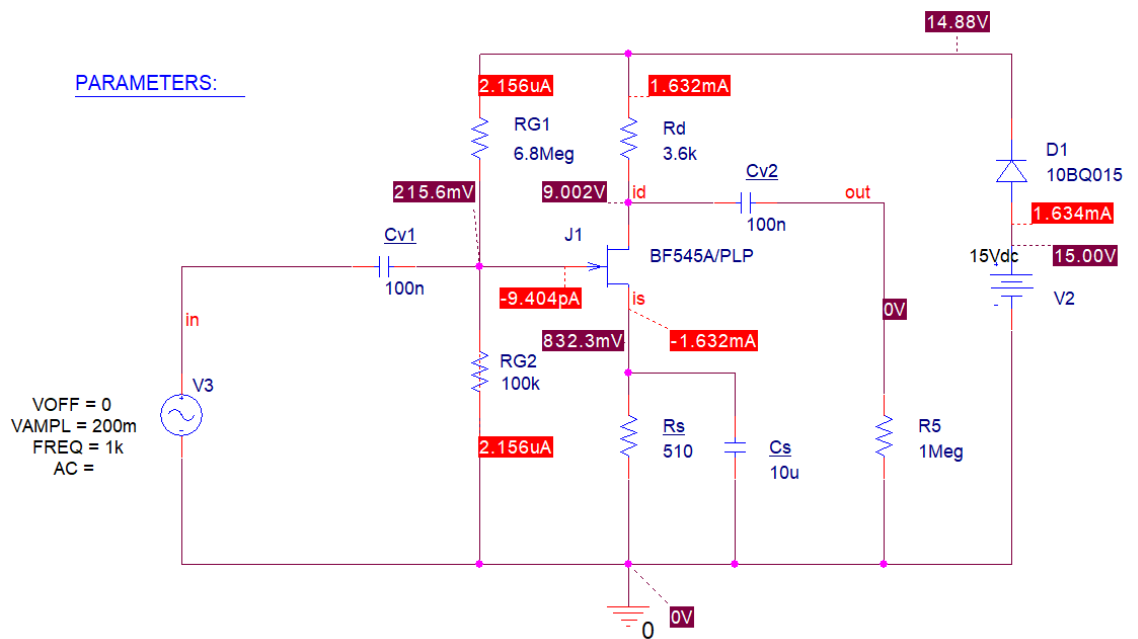
Literatura

- [1] BOUŠEK, Jaroslav, Jaromír BRZOBOHATÝ, Vladislav MUSIL a Arnošt BAJER. Elektronické součástky: Skriptum [online]. Brno, 2002 [cit. 2018-11-24]. Dostupné z: <http://www.feec.vutbr.cz/>
- [2] Datasheet BF545A, BF545B, BF545C [online]. In: . Revize 4. USA: NXP Semiconductors, 2011, 15.09.2011, s. 16 [cit. 2018-11-24]. Dostupné z: <https://www.tme.eu/cz/Document/64a2946bb761784d8c724bc296a99110/BF545A.pdf>
- [3] Datasheet MMBFJ270 [online]. In: . Revize B. USA: Fairchild Semiconductor Corporation, 2008, s. 7 [cit. 2018-11-24]. Dostupné z: <https://www.tme.eu/cz/Document/853830db6208d46548b61e8262872312/MMBFJ270-DTE.pdf>
- [4] BOUŠEK, Jaroslav, Petr KOSINA a Barbora MOJROVÁ. *Elektronické součástky: Skriptum* [online]. Brno, 2015 [cit. 2018-11-24]. Dostupné z: <http://www.feec.vutbr.cz/>
- [5] *Datasheet NX3020NAKW* [online]. In: . Revize A. Netherlands: Nexperia, 2013, 29.10.2013, s. 15 [cit. 2018-11-24]. Dostupné z: <https://www.tme.eu/cz/Document/531630b340c03f7683e85fc74b204ffe/NX3020NAKW.pdf>
- [6] Datasheet NX3008PBK [online]. In: . Revize A. USA: NXP Semiconductors, 2011, 01.08.2011, s. 17 [cit. 2018-11-24]. Dostupné z: <https://www.tme.eu/cz/Document/ba959cc3378ce2fab892ea72e117118f/NX3008PBK.pdf>

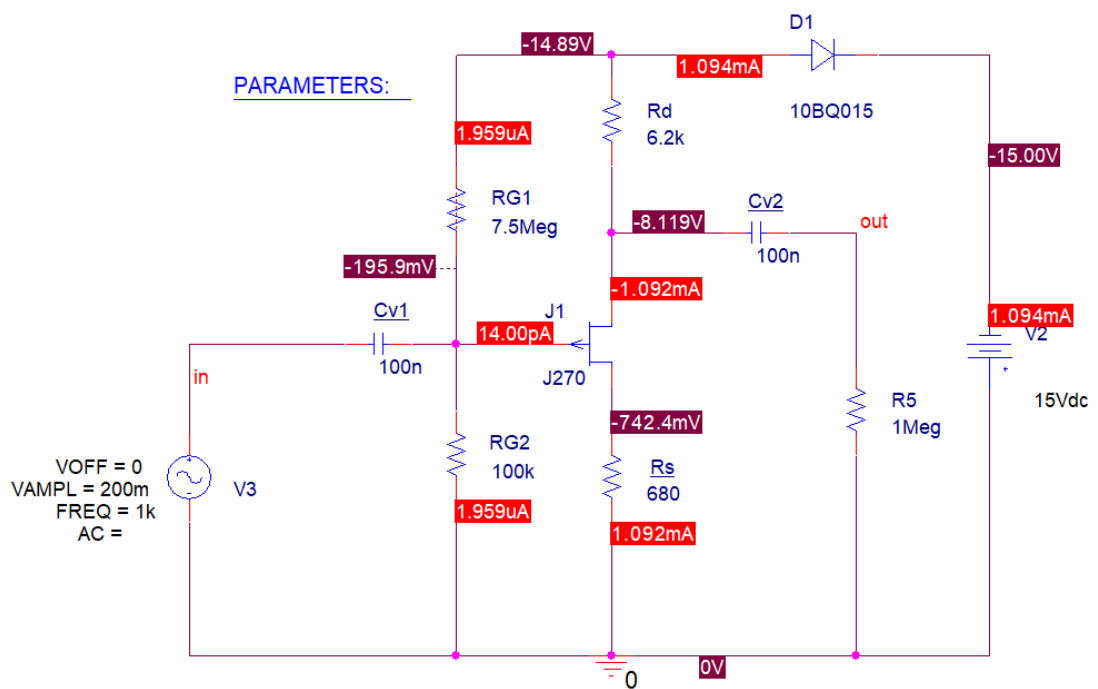
Seznam příloh

Příloha 1 - Pracovní bod tranzistoru-simulace.....	68
Příloha 2 - Deska plošných spojů-prototyp.....	73
Příloha 3 - Deska plošných spojů-přípravek.....	77
Příloha 4 - Naměřené hodnoty-časové průběhy.....	81
Příloha 5 - Naměřené data-frekvenční char.	89
Příloha 6 - Protokol laboratorní úlohy-vzor.....	95

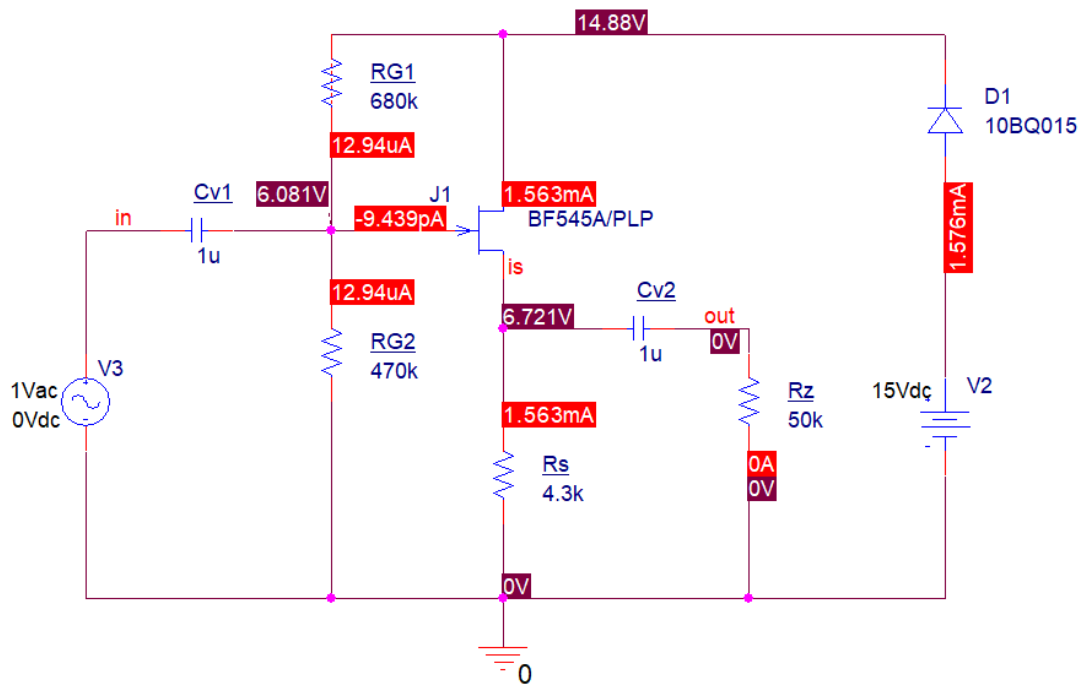
Příloha 1 - Pracovní bod tranzistoru-simulace



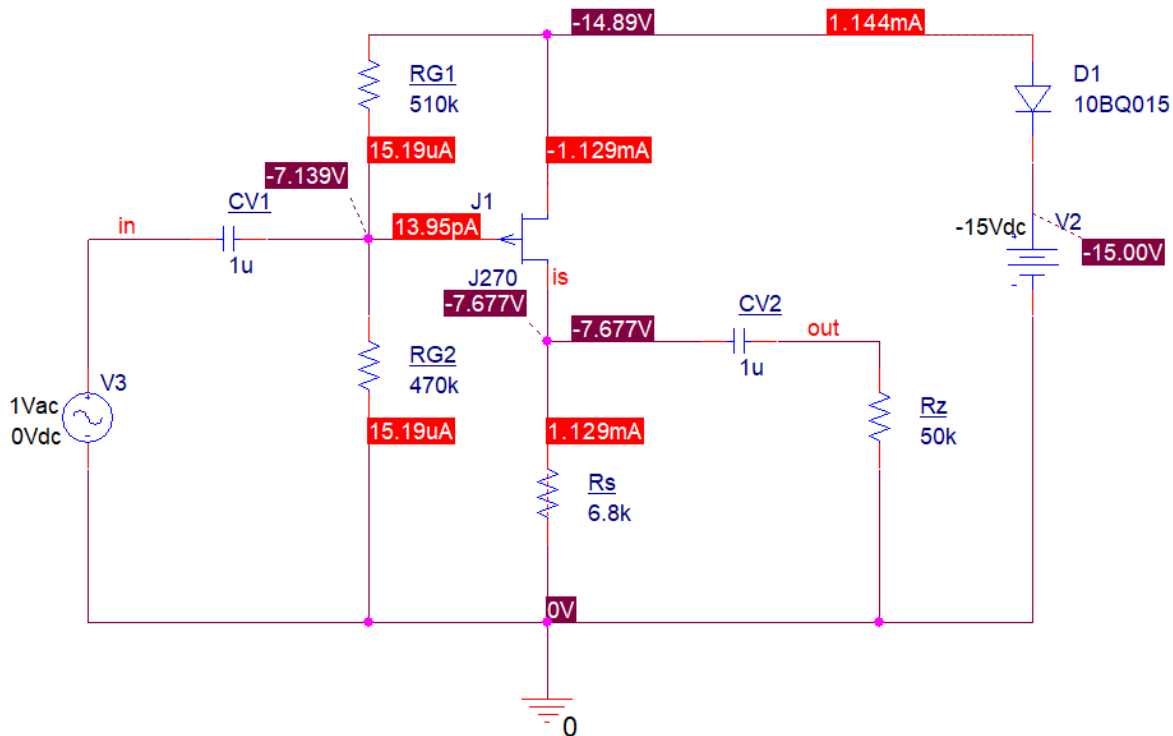
Obrázek 1 JFET s kanálem typu N (SS)



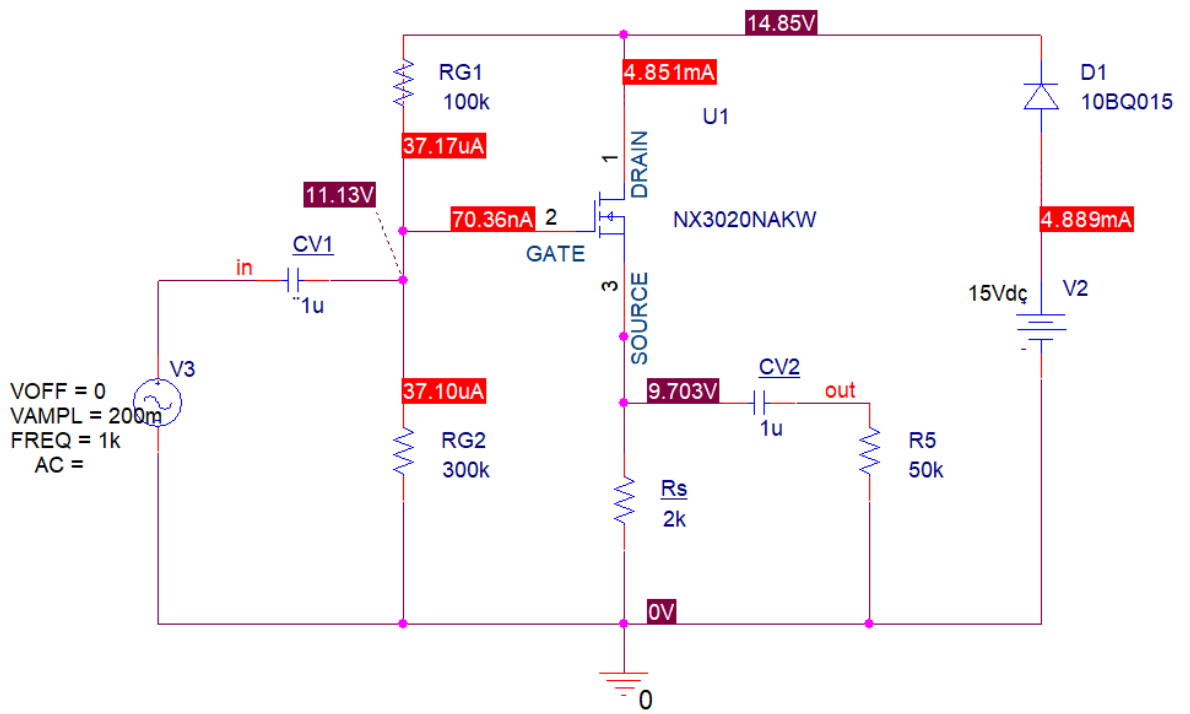
Obrázek 2 JFET s kanálem typu P (SS)



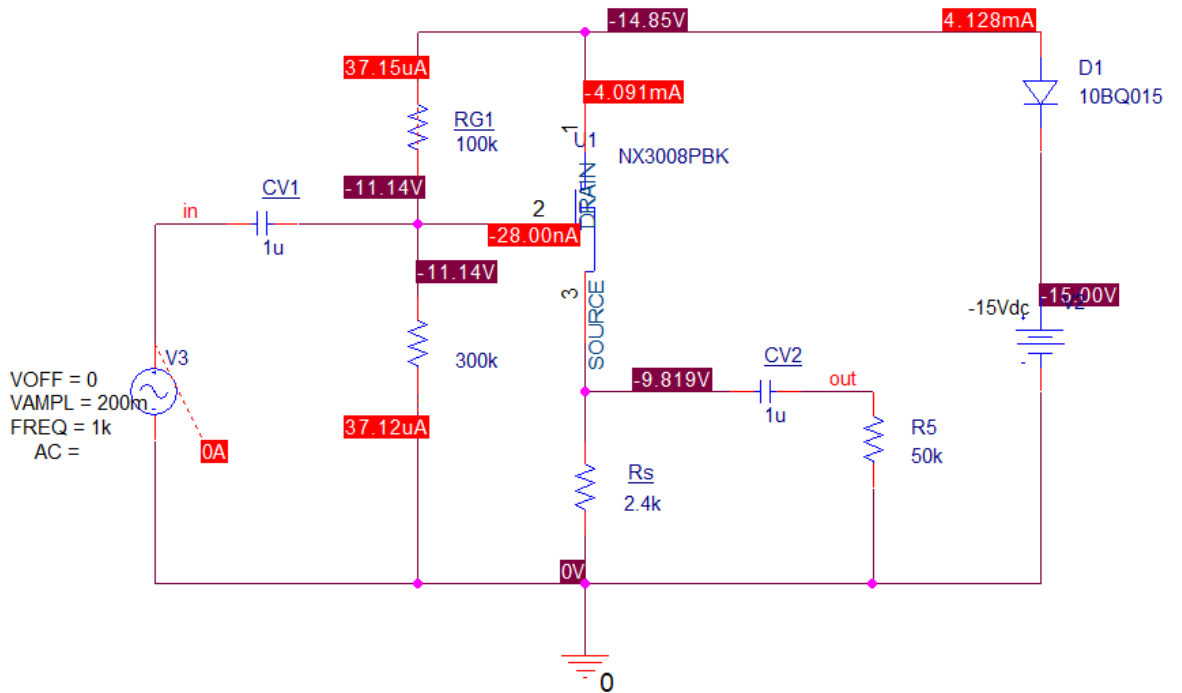
Obrázek 5 JFET s kanálem typu N (SD)



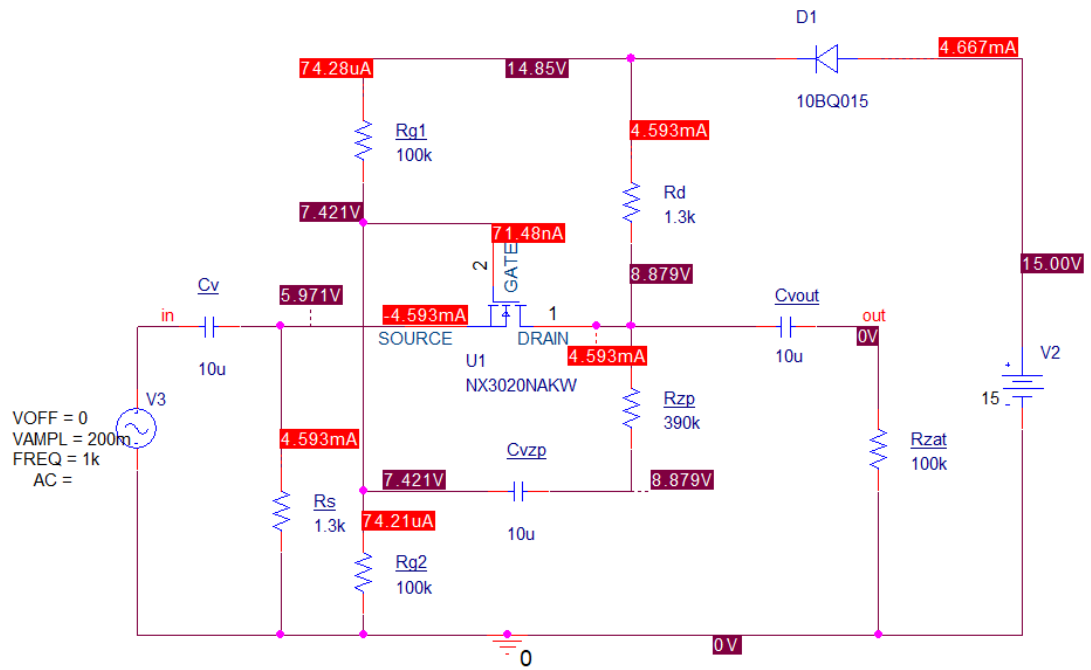
Obrázek 6 JFET s kanálem typu P (SD)



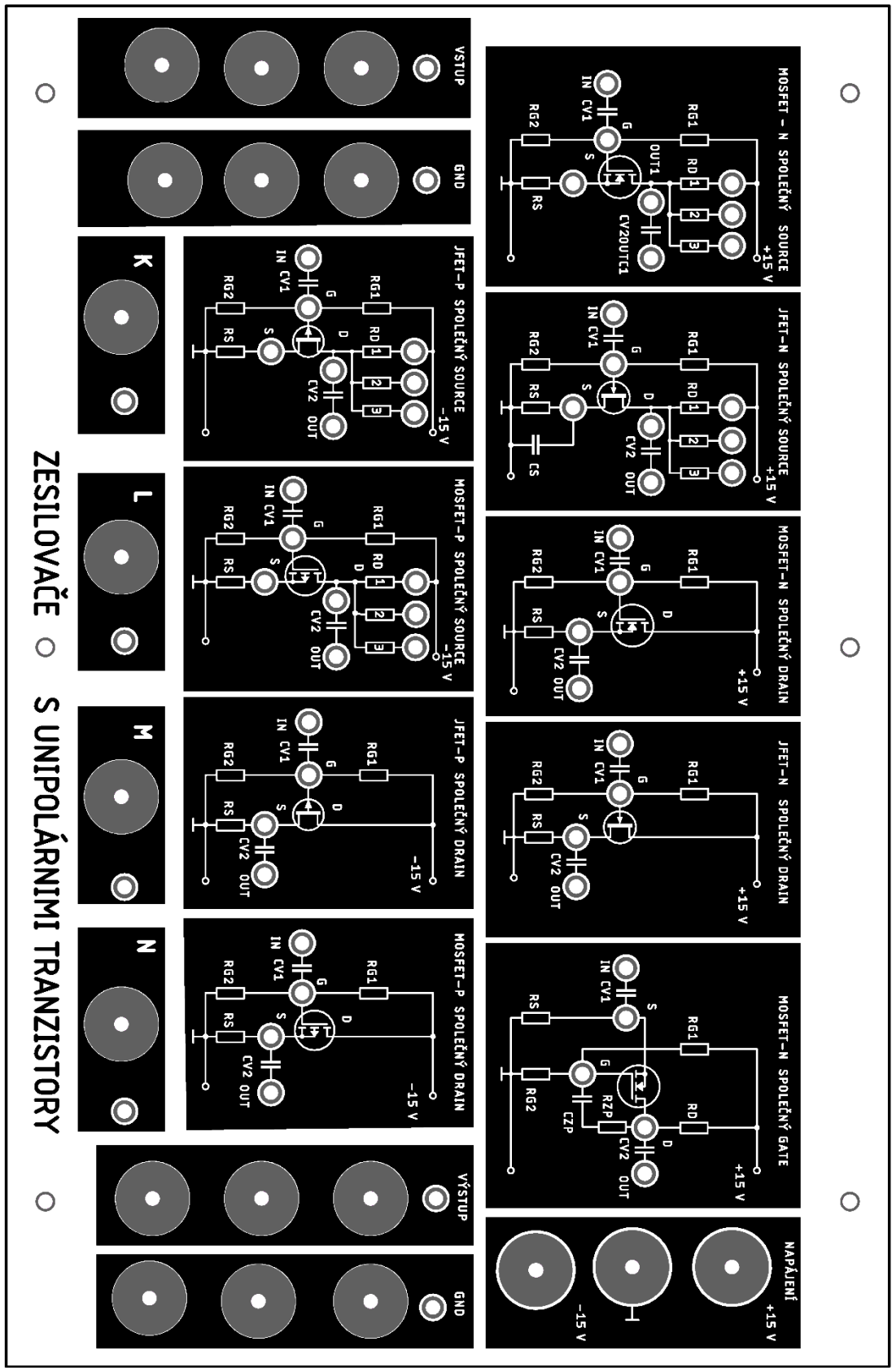
Obrázek 7 MOSFET s kanálem typu N (SD)



Obrázek 8 MOSFET s kanálem typu P (SD)

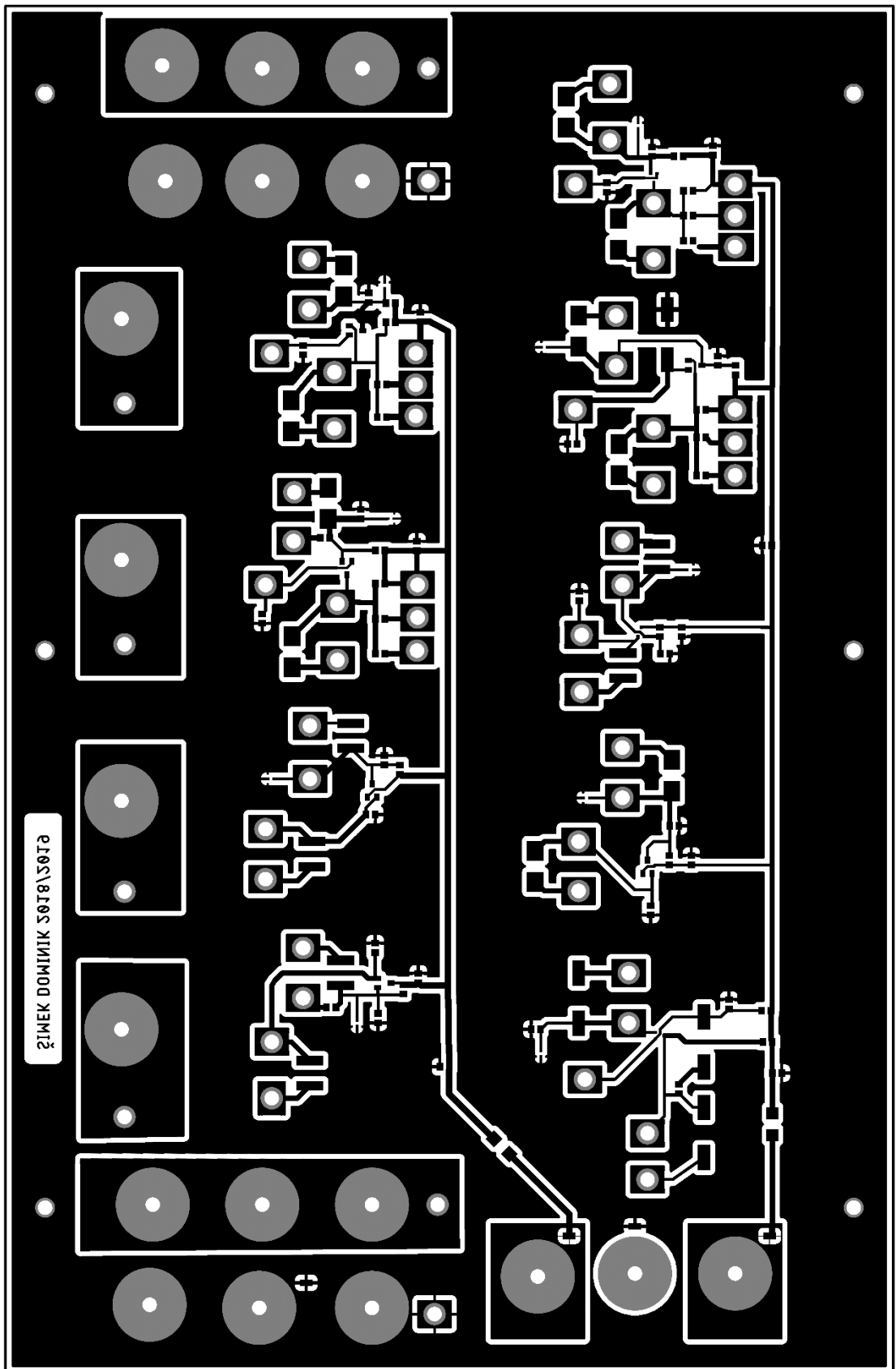


Obrázek 9 MOSFET s kanálem typu N (SG)

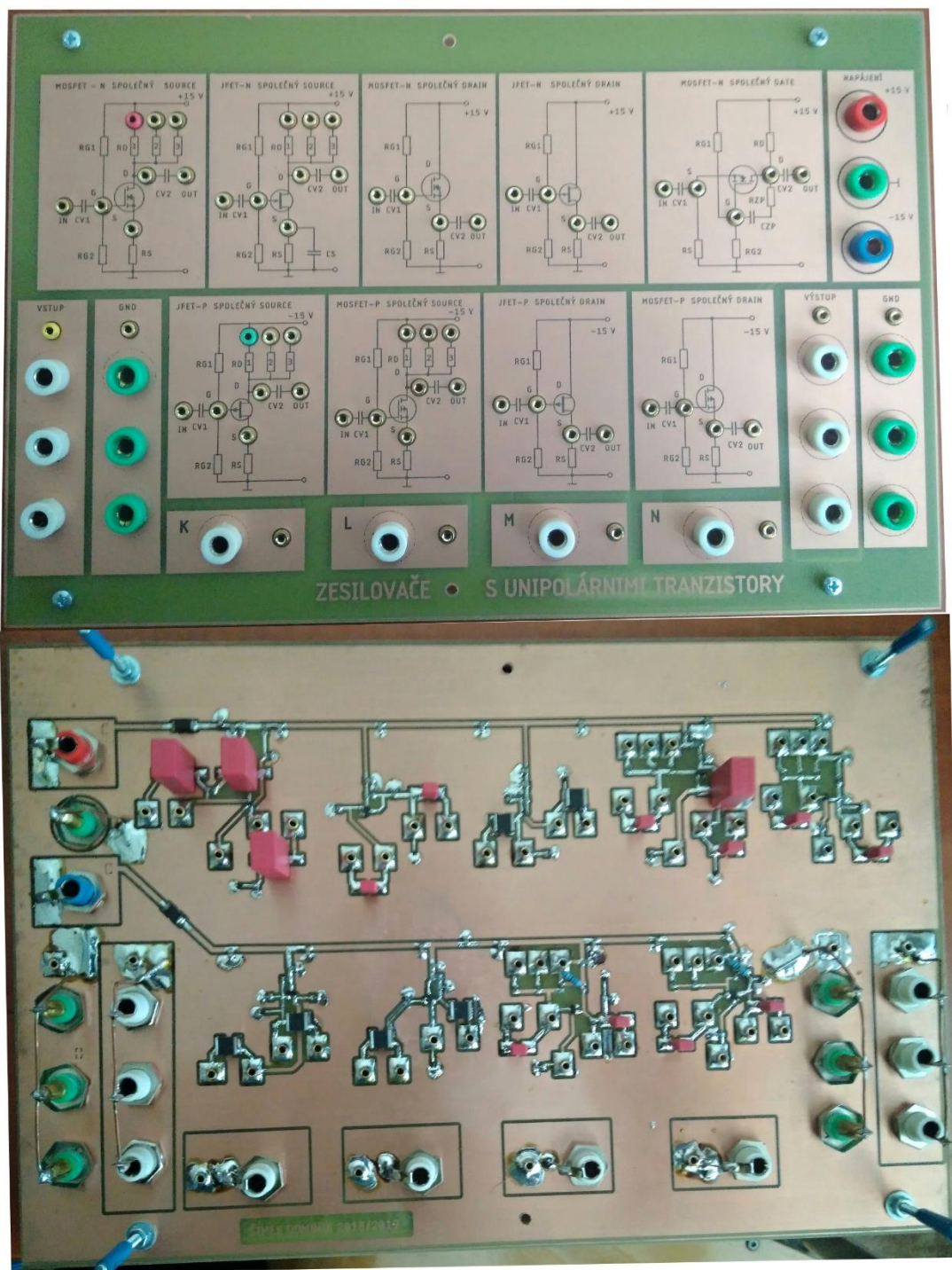


ZESILOVAČE S UNIPOLÁRNÍMI TRANZISTORY

Obrázek 2 Vrstva TOP (pohled na čelní panel)

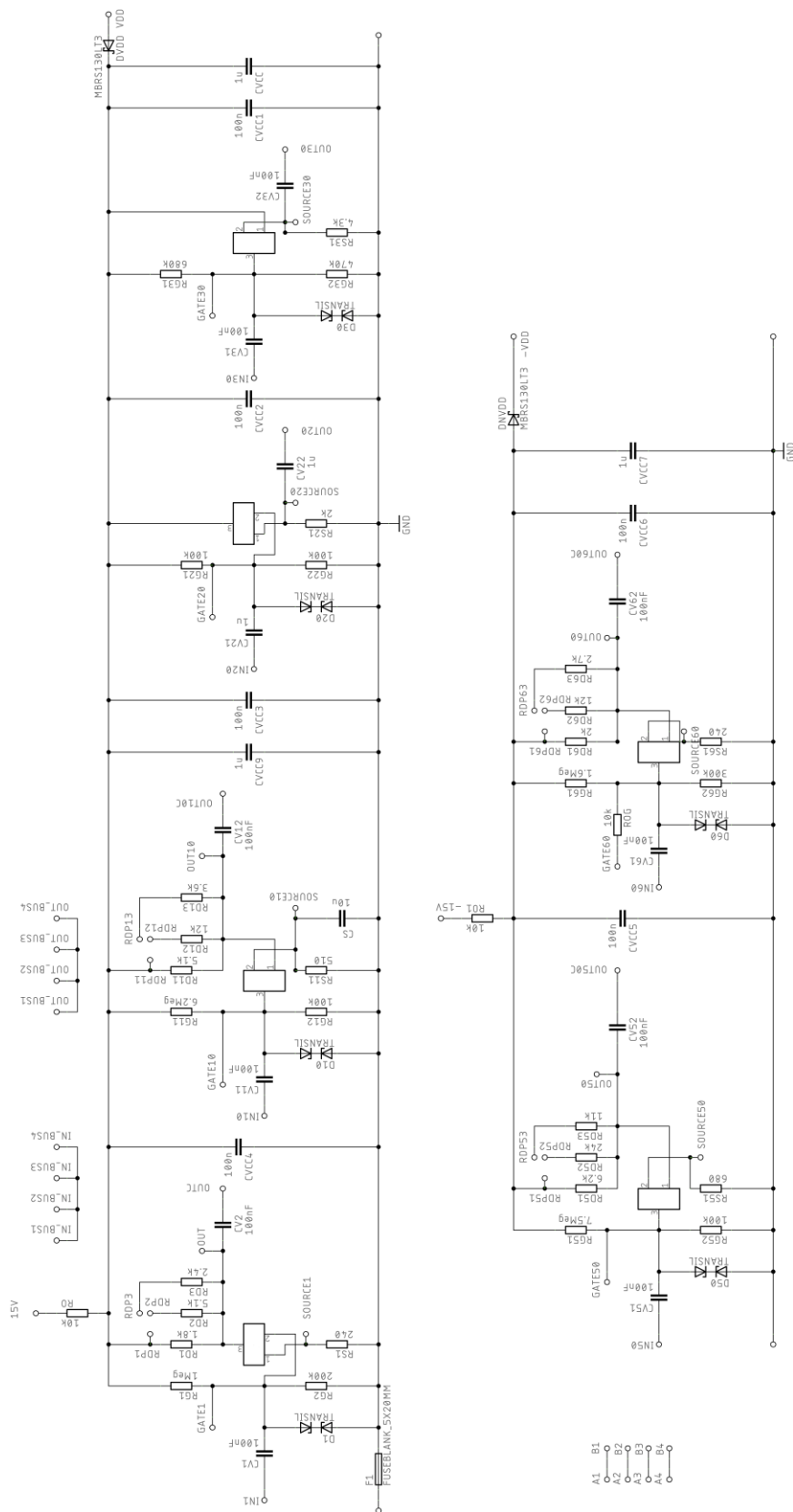


Obrázek 3 Vrstva BOTTOM

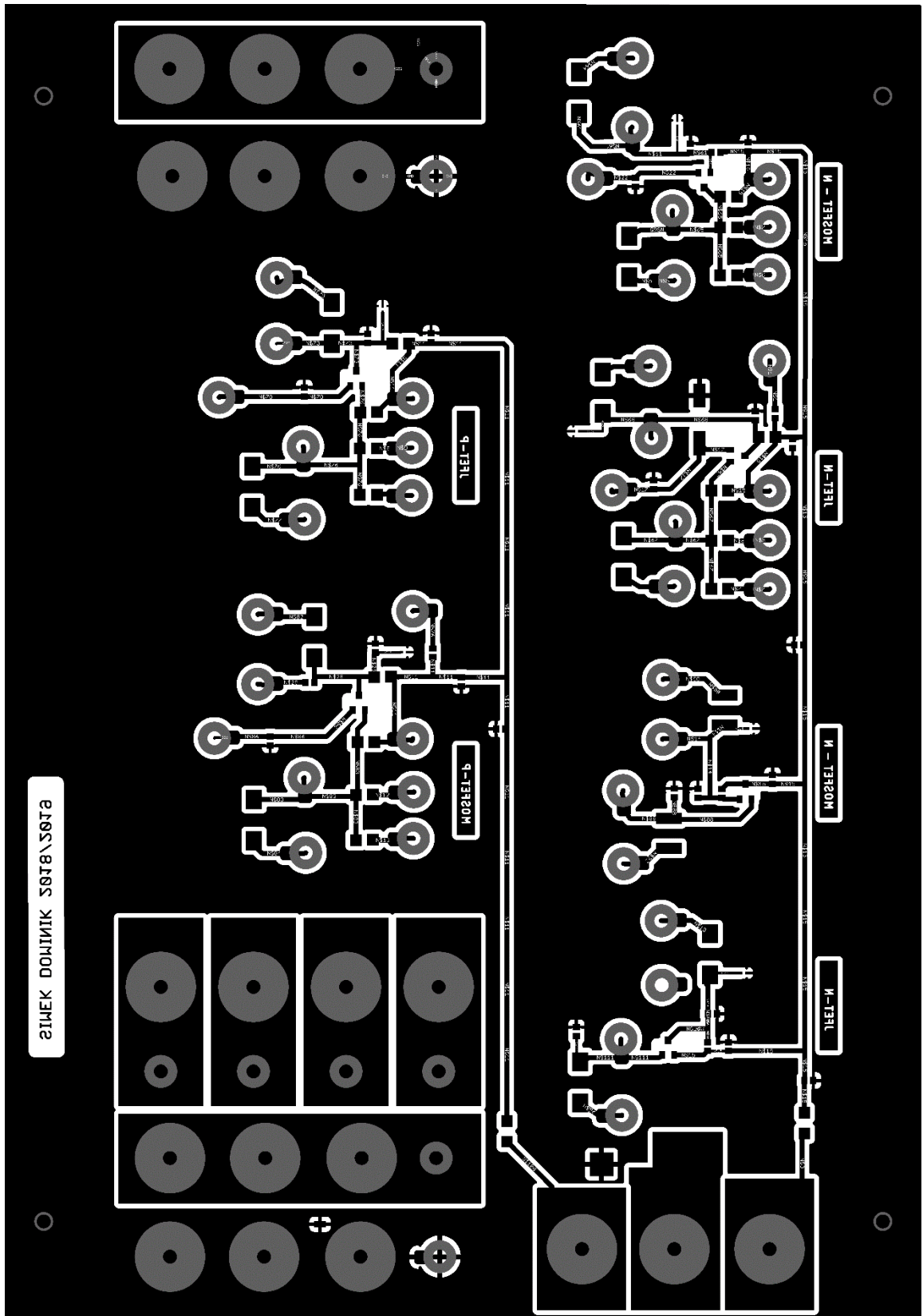


Obrázek 4 Fotografie prototypu

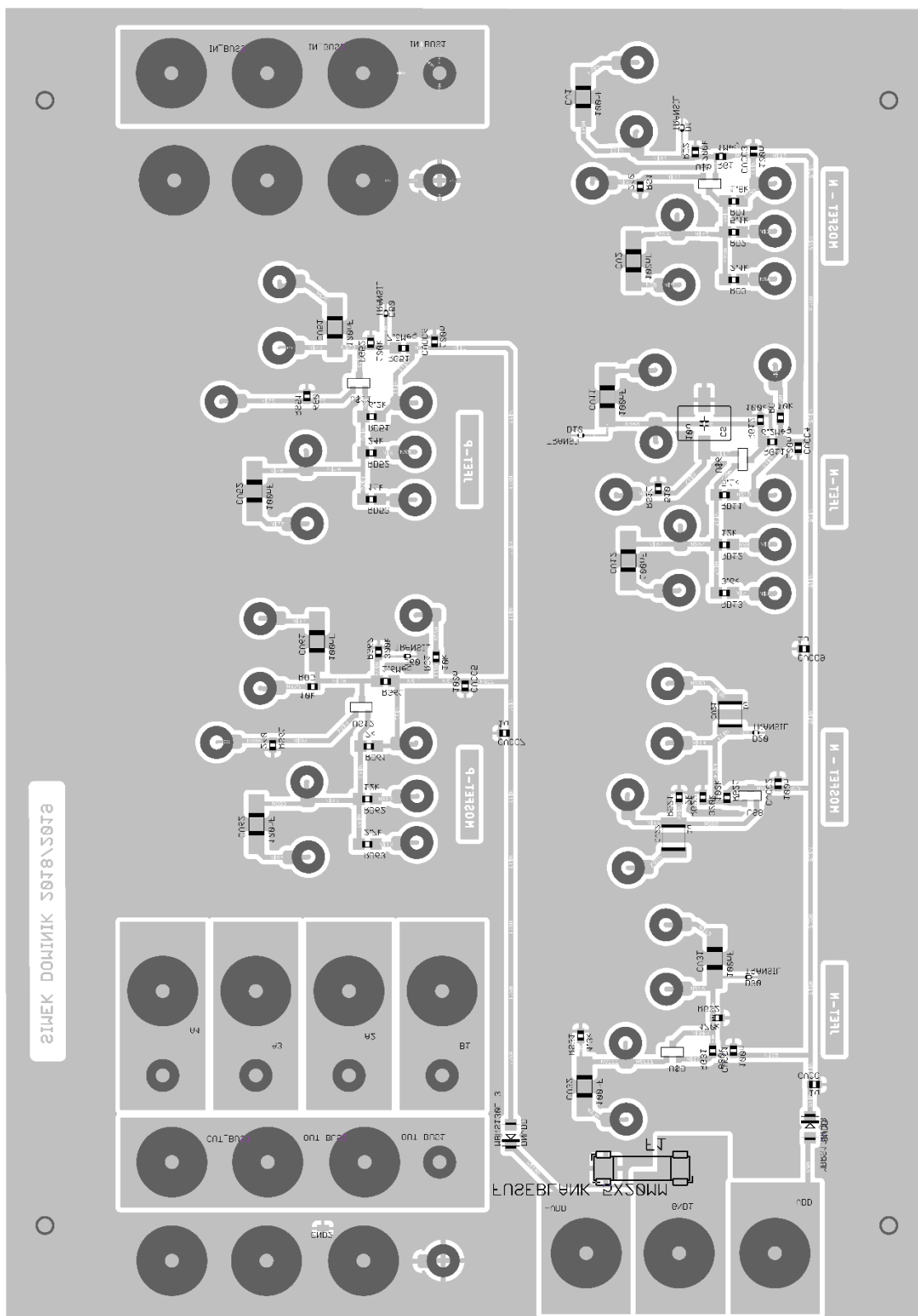
Příloha 3 - Deska plošných spojů-přípravek



Obrázek 1 Schéma zapojení

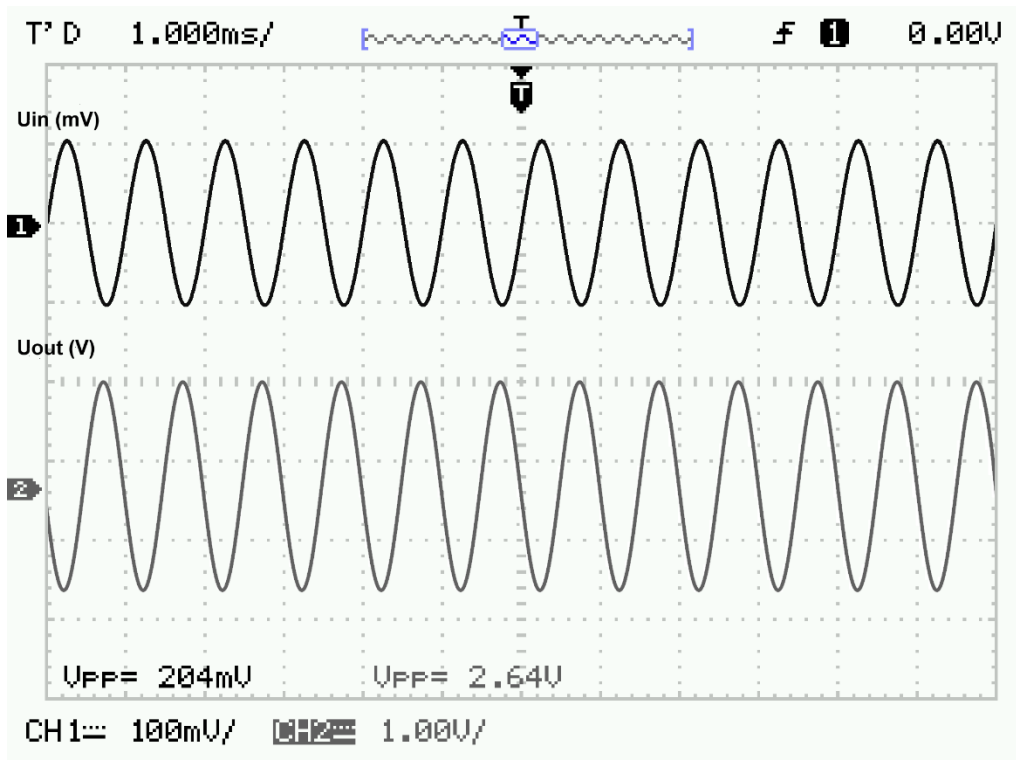


Obrázek 3 Vrstva BOTTOM

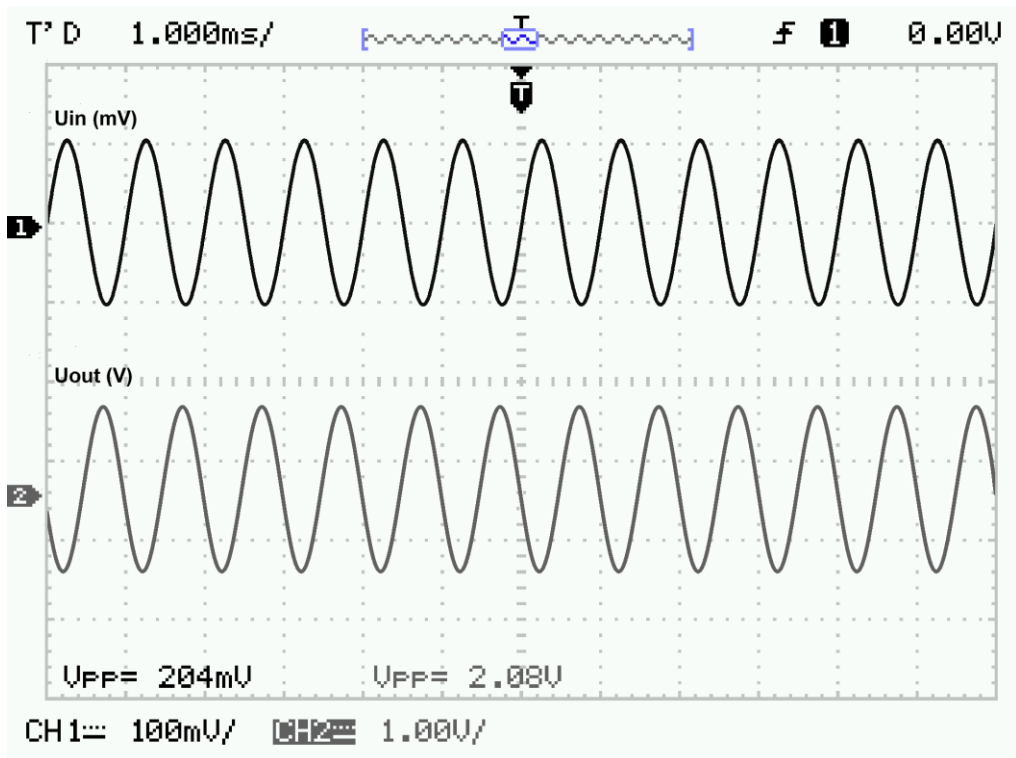


Obrázek 4 Osazovací plán

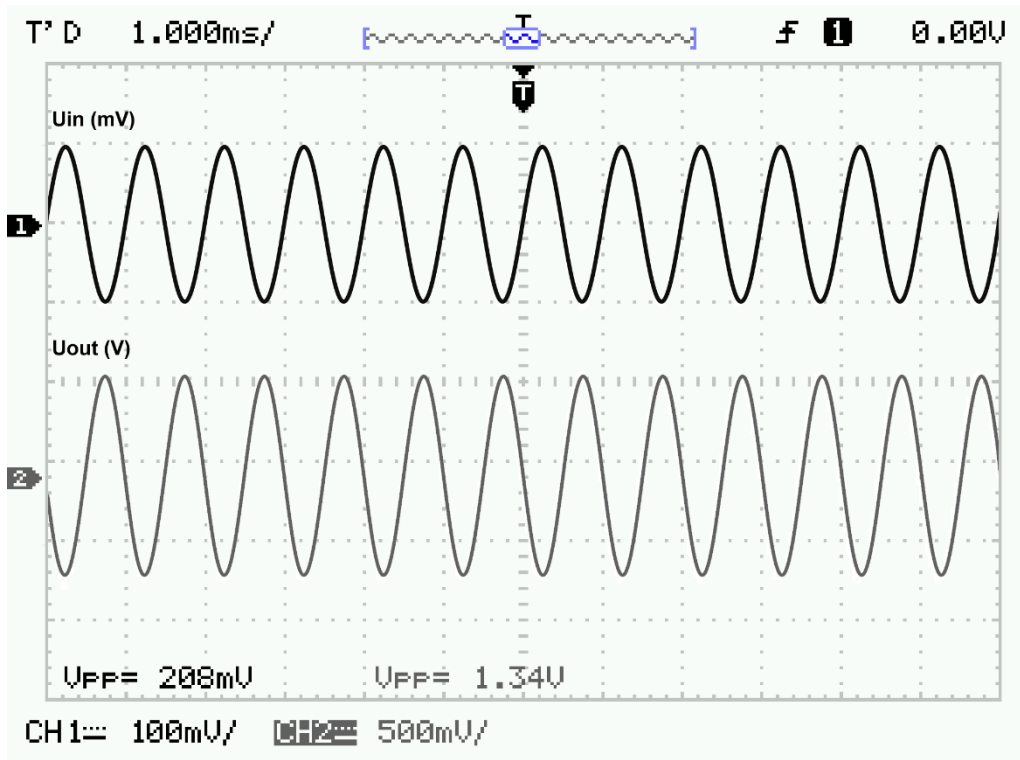
Příloha 4 - Naměřené hodnoty-časové průběhy



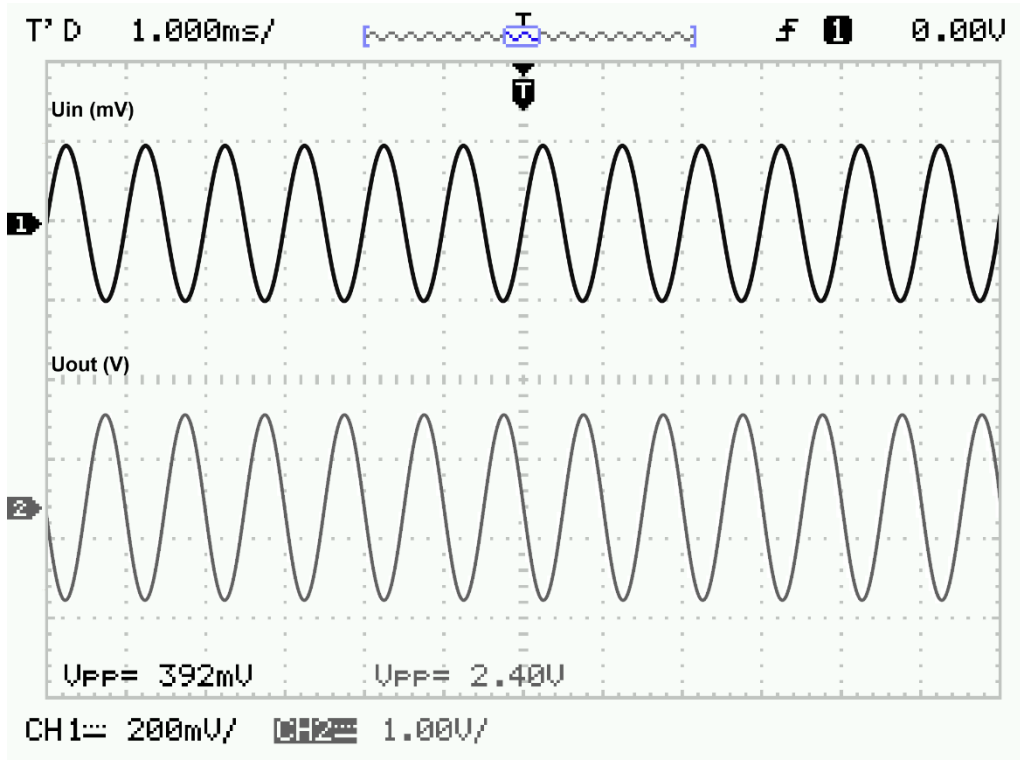
Obrázek 1 JFET N v zapojení SS, při $R_b=R_1$



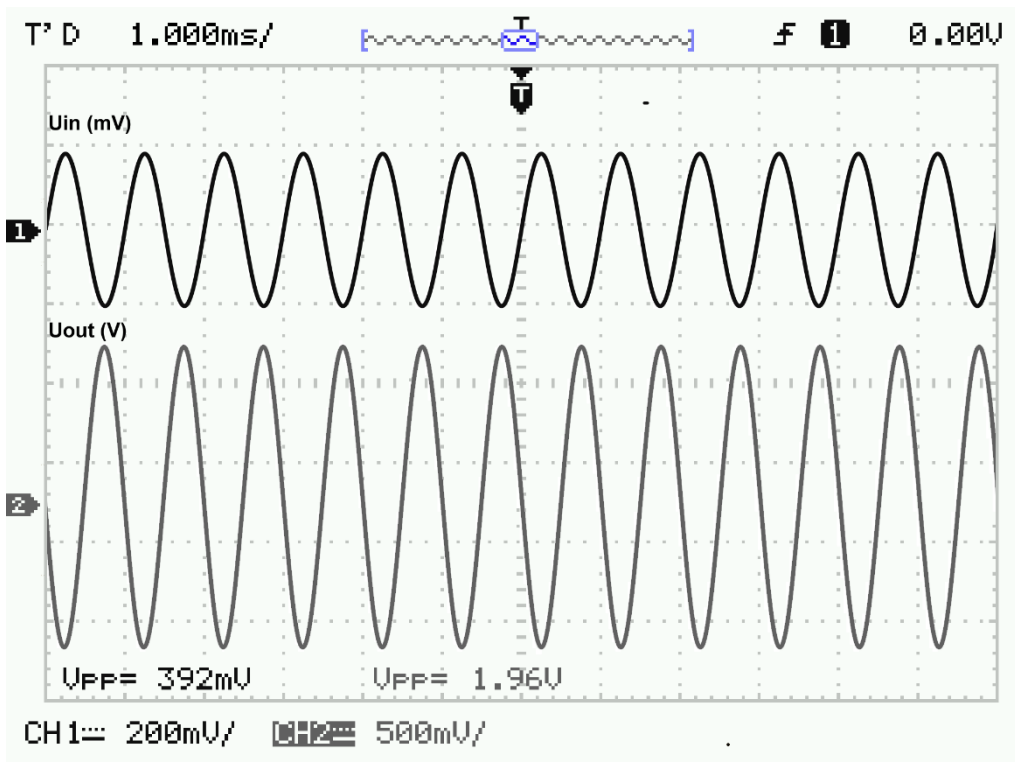
Obrázek 2 JFET N v zapojení SS, při $R_b=R_1 \parallel R_2$



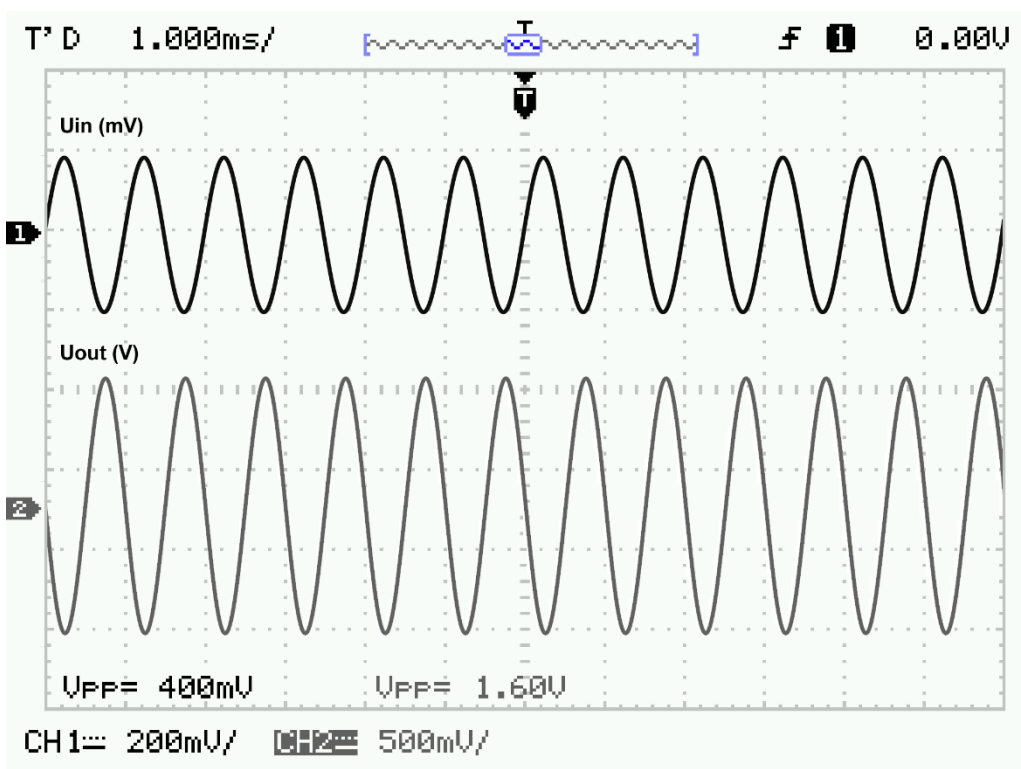
Obrázek 3 JFET N v zapojení SS, při $R_D=R_1 \parallel R_3$



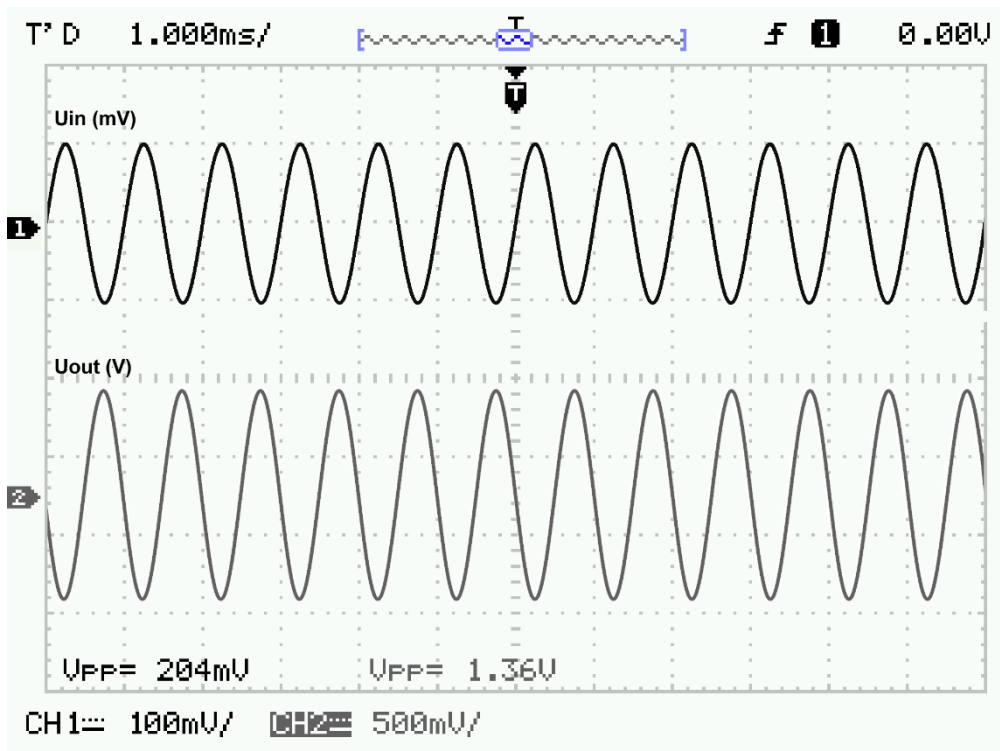
Obrázek 4 JFET P v zapojení SS, při $R_D=R_1$



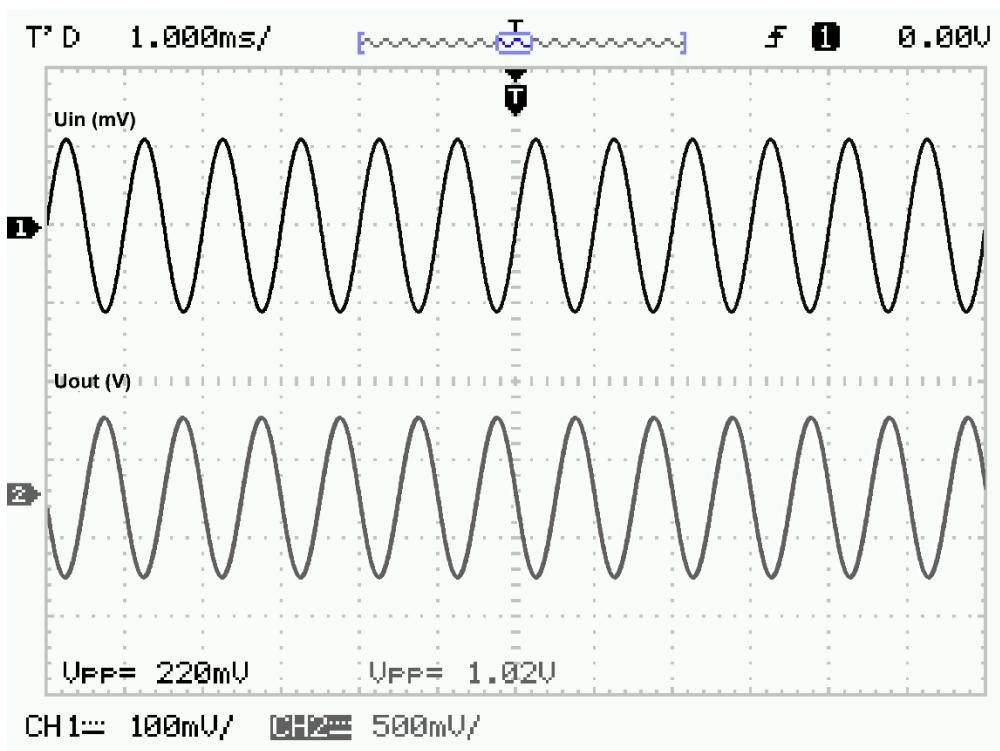
Obrázek 5 JFET P v zapojení SS, při $R_D=R_1 \parallel R_2$



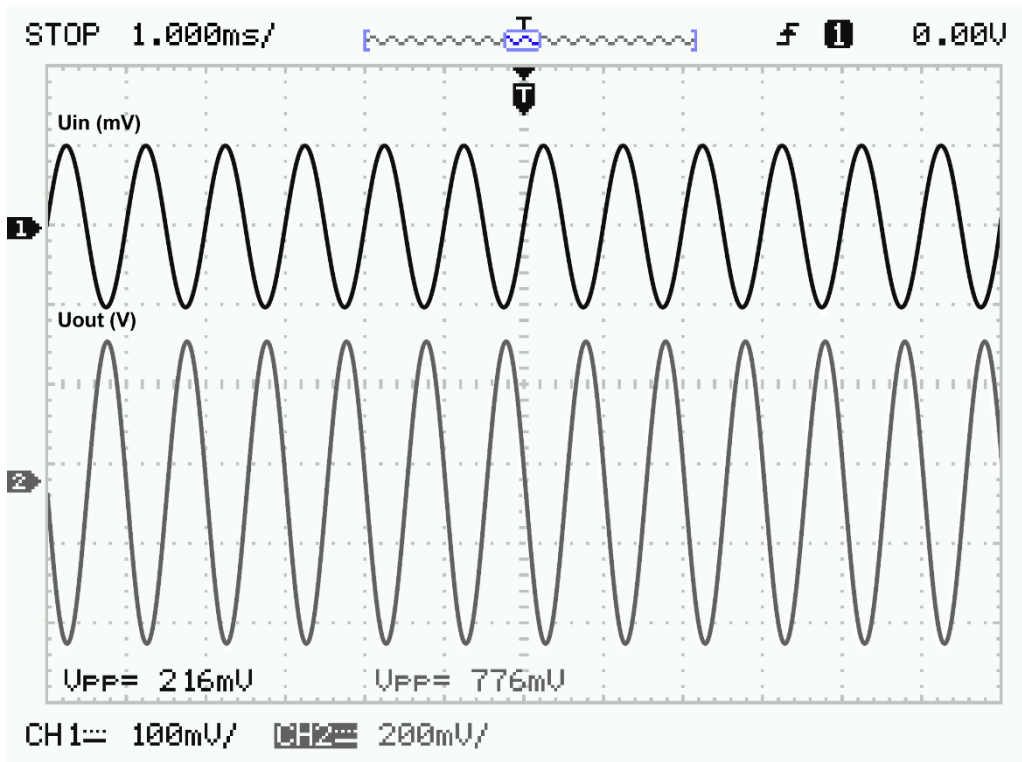
Obrázek 6 JFET P v zapojení SS, při $R_D=R_1 \parallel R_3$



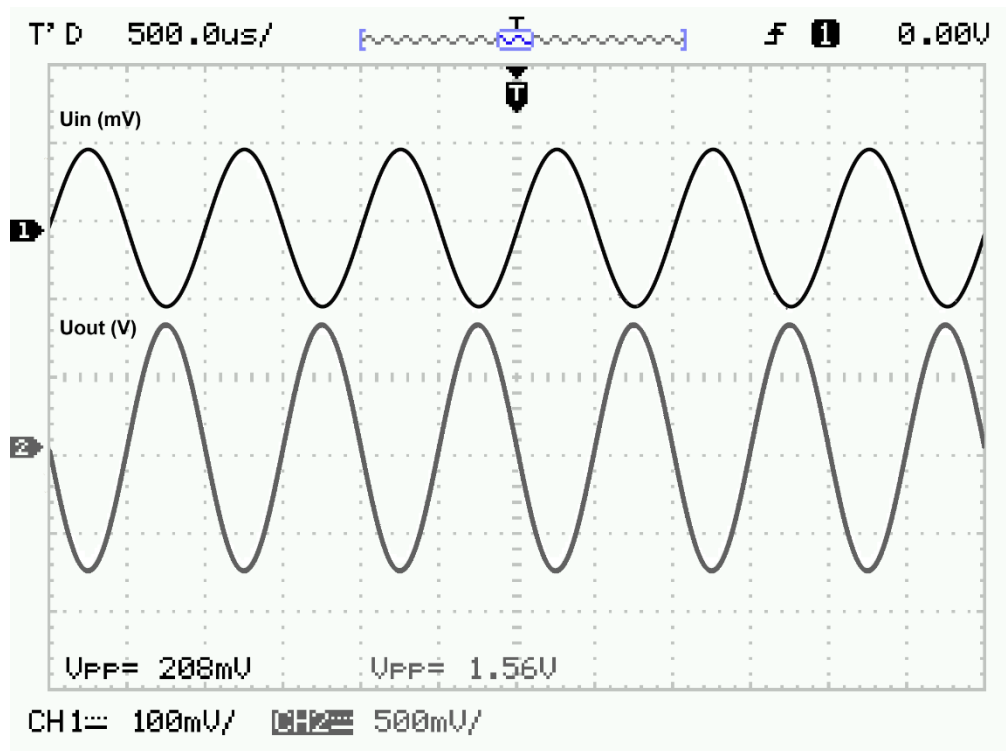
Obrázek 7 MOSFET N v zapojení SS, při $R_D=R_1$



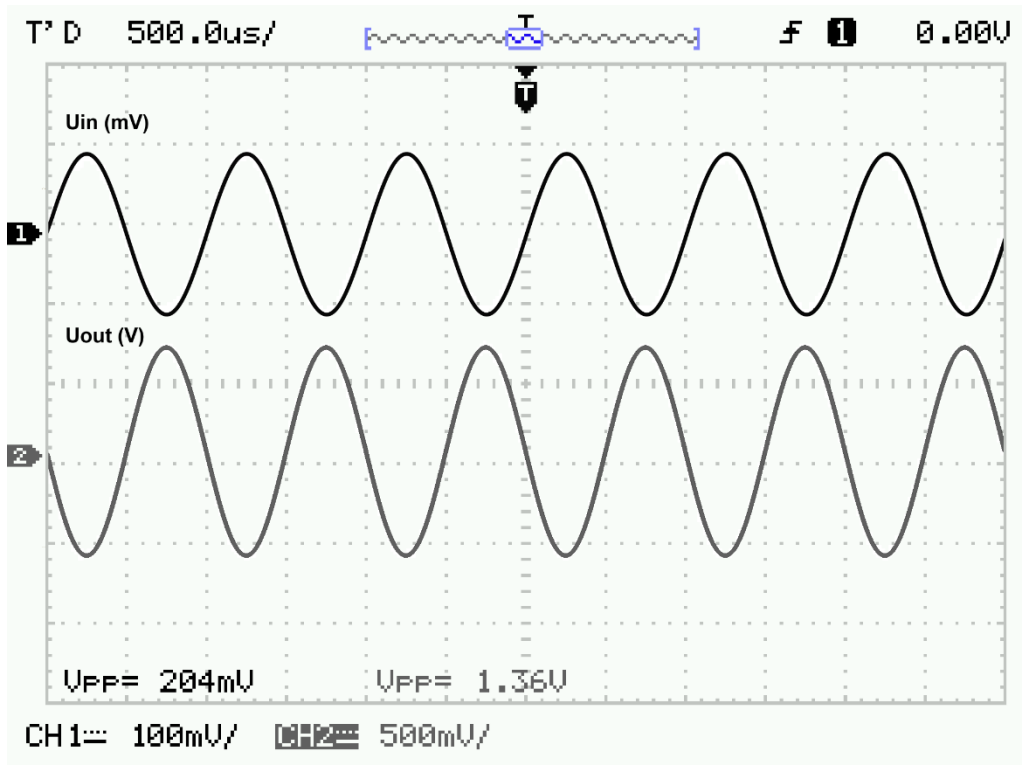
Obrázek 8 MOSFET N v zapojení SS, při $R_D=R_1 \parallel R_2$



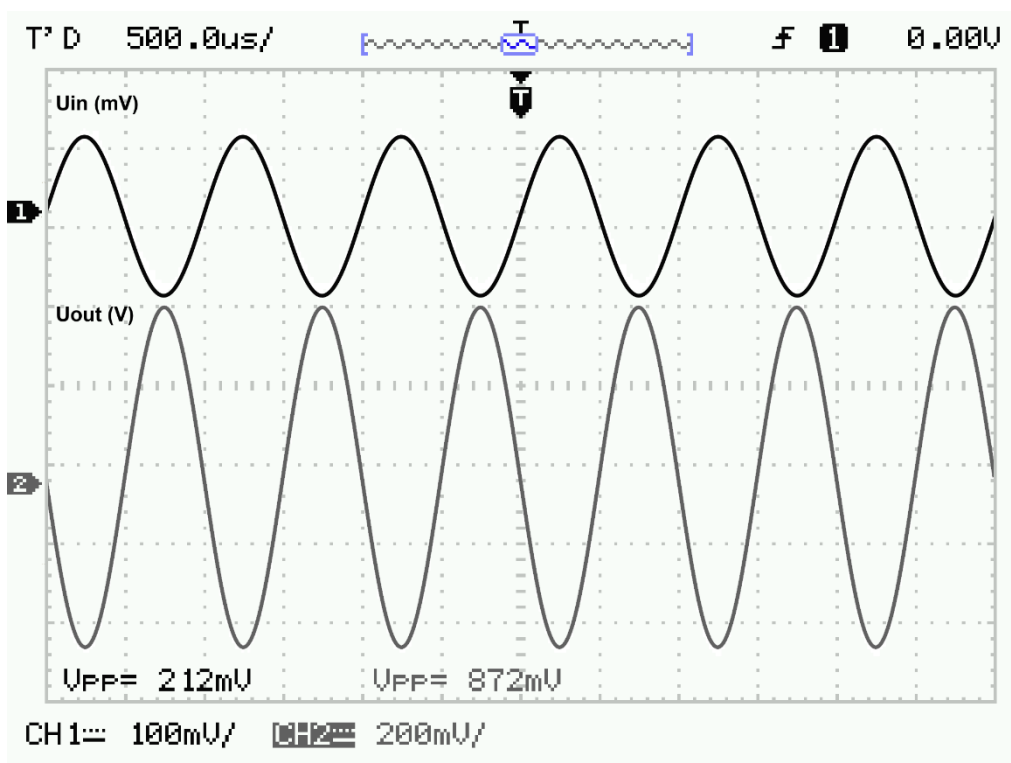
Obrázek 9 MOSFET N v zapojení SS, při $R_D = R_1 \parallel R_3$



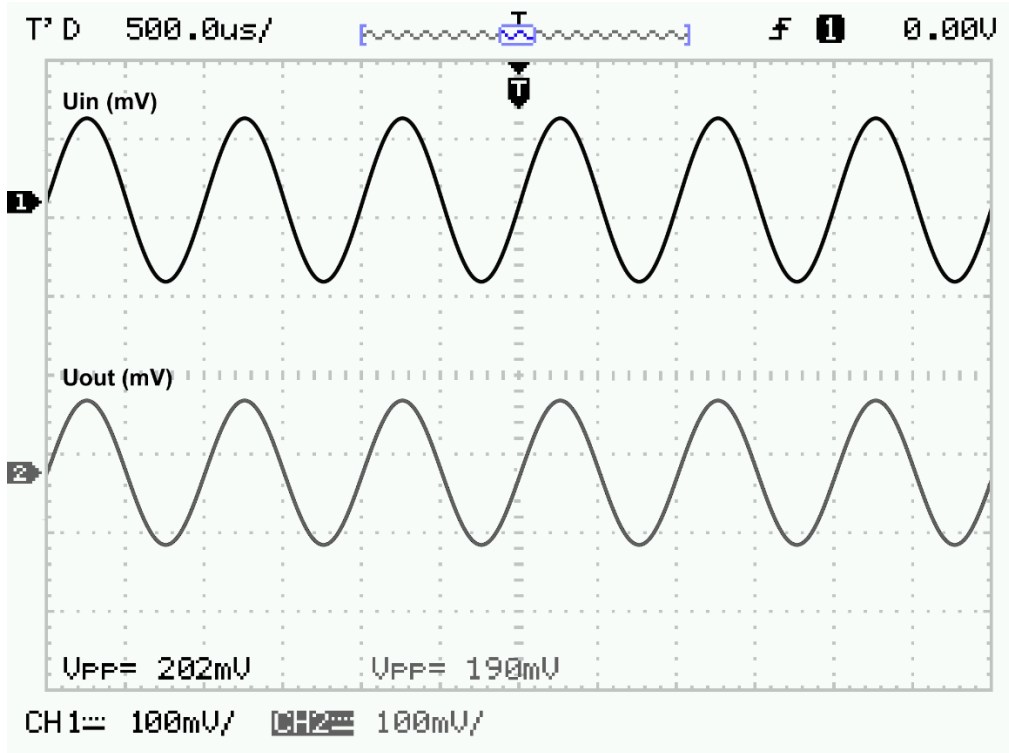
Obrázek 10 MOSFET P v zapojení SS, při $R_D = R_1$



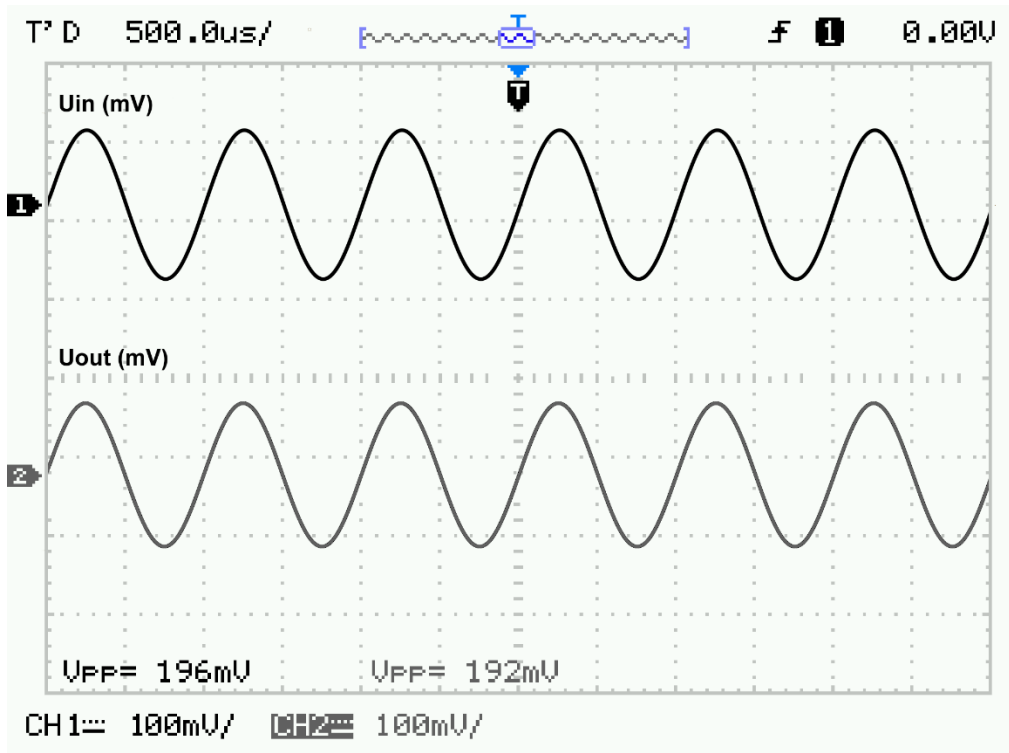
Obrázek 11 MOSFET P v zapojení SS, při $R_D = R_1 \parallel R_2$



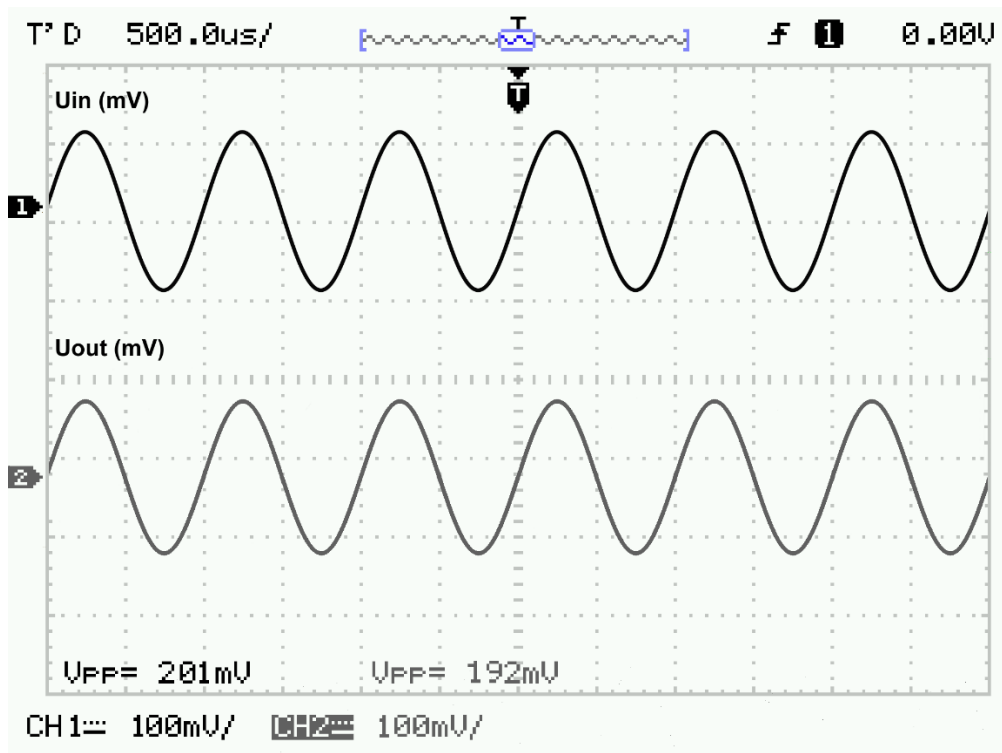
Obrázek 12 MOSFET P v zapojení SS, při $R_D = R_1 \parallel R_3$



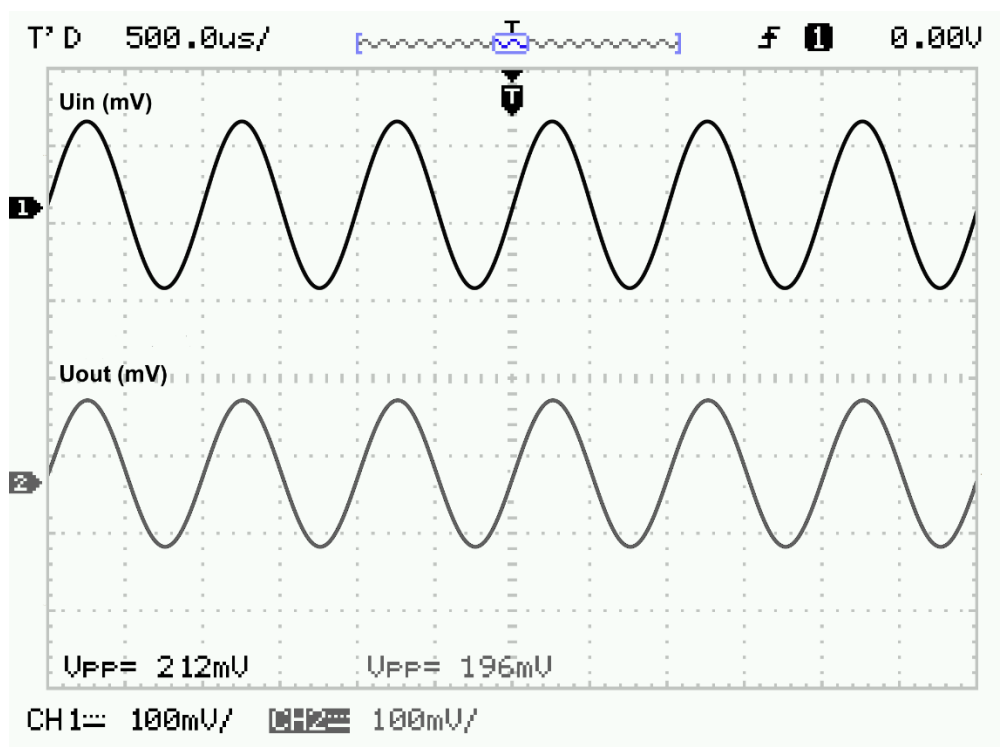
Obrázek 13 JFET N v zapojení SD



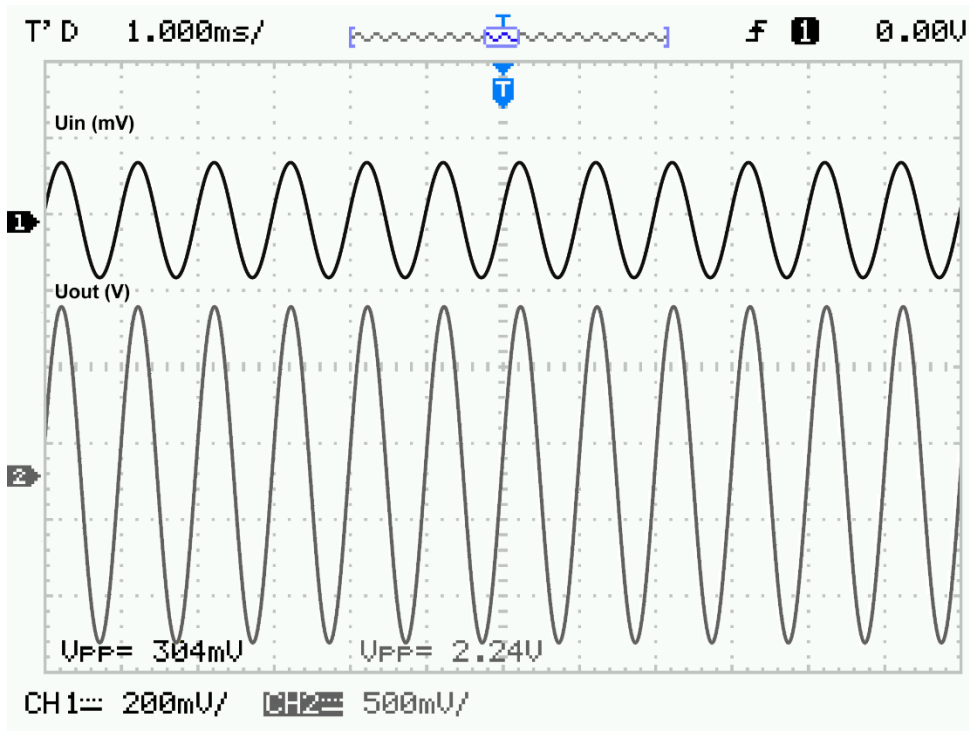
Obrázek 14 JFET P v zapojení SD



Obrázek 15 MOSFET N v zapojení SD



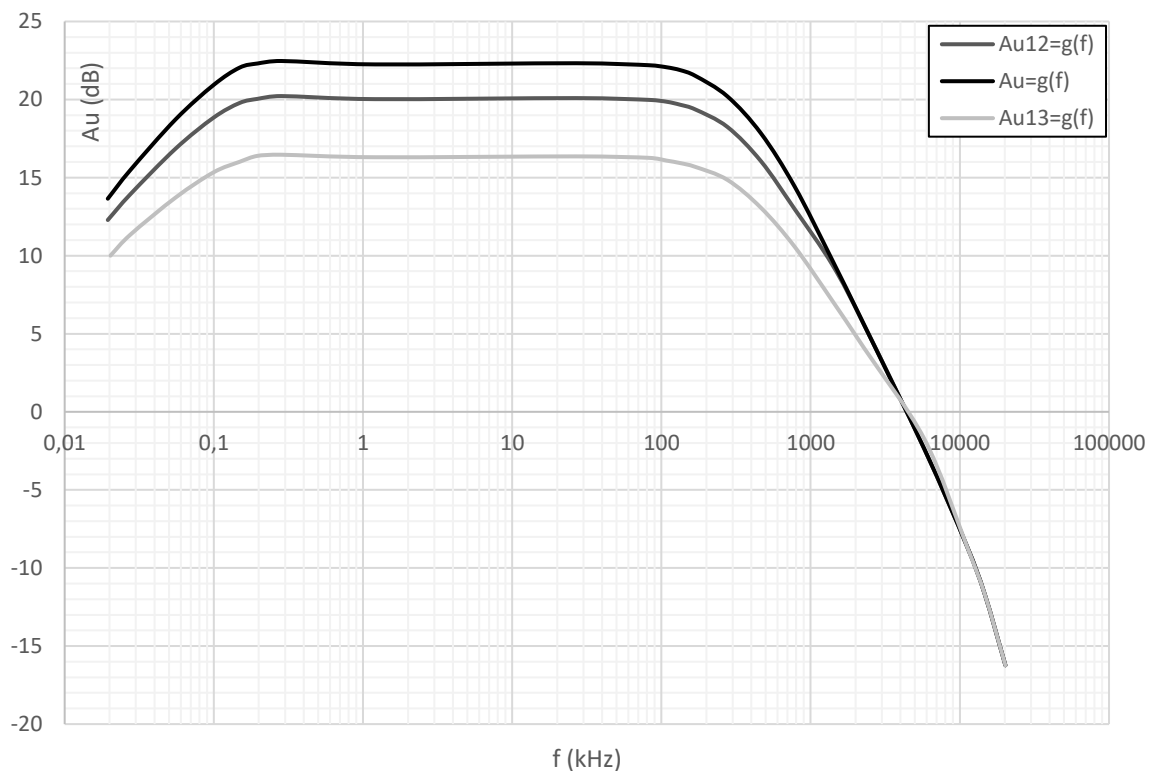
Obrázek 16 MOSFET P v zapojení SD



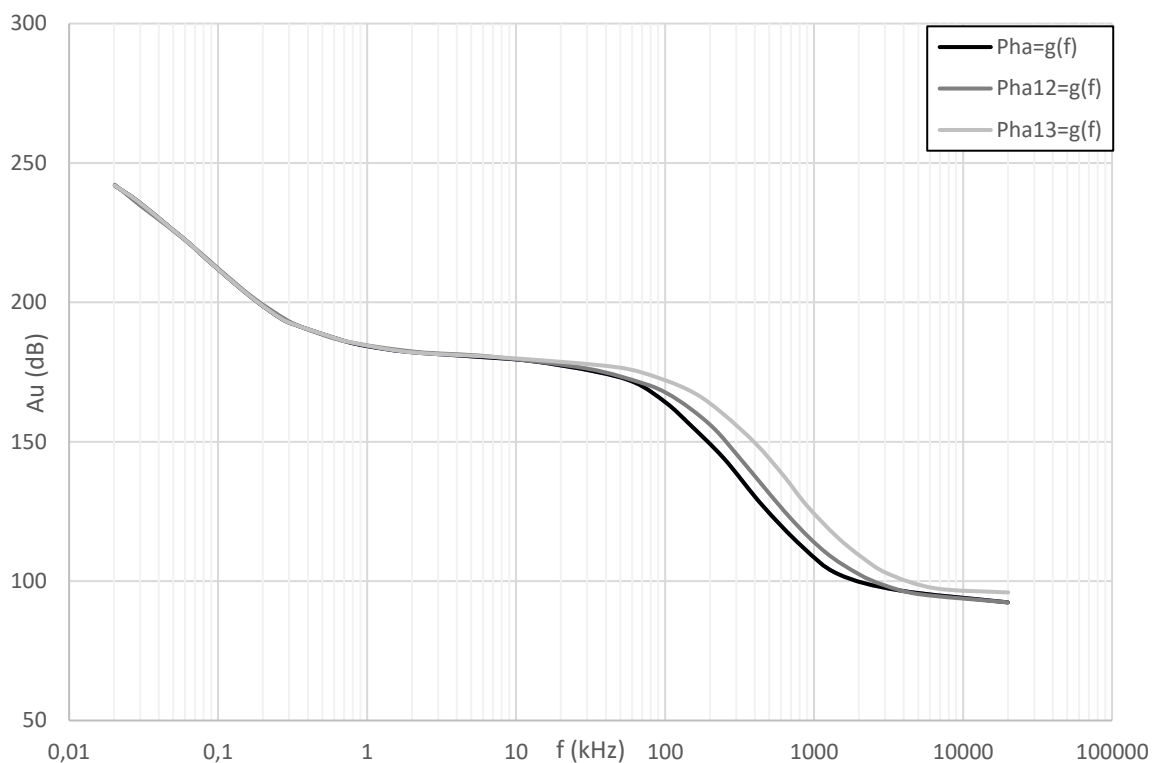
Obrázek 17 MOSFET N v zapojení SG

Příloha 5 - Naměřené data-frekvenční char.

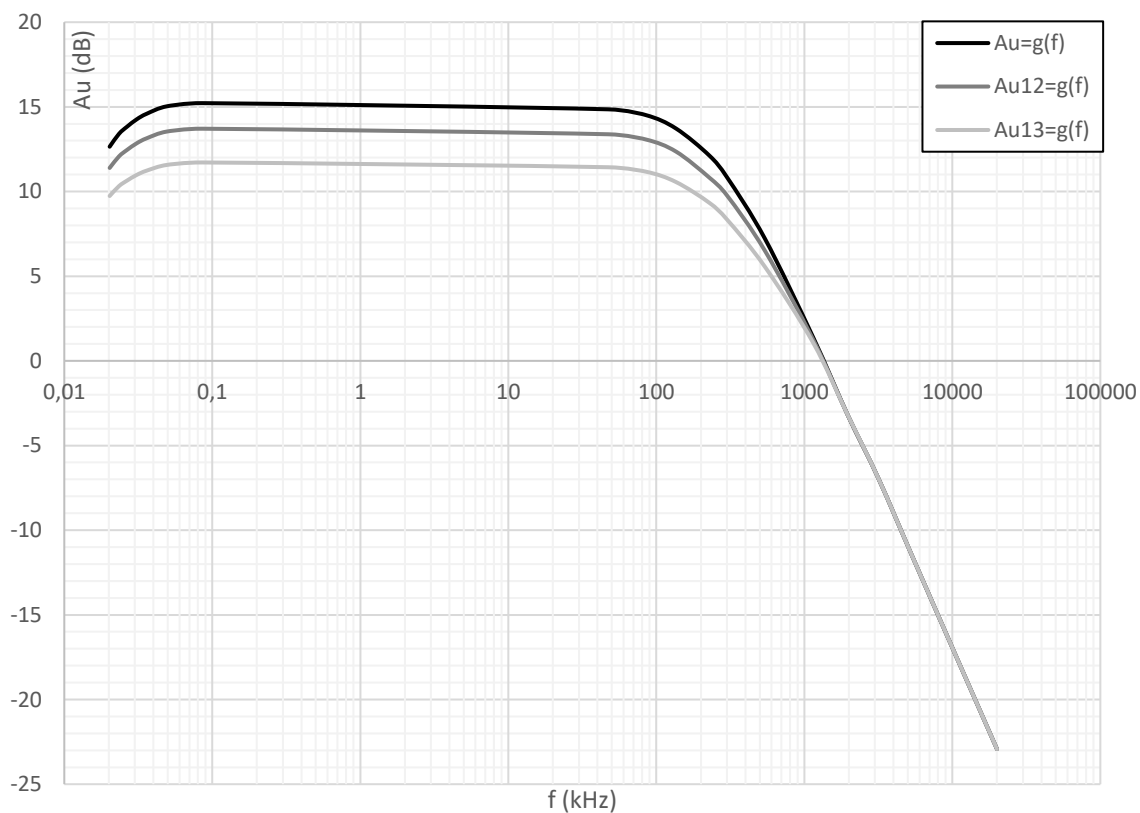
Pozn. Pro $A_U=g(f)$ platí $R_D=R_1$, pro $A_{U12}=g(f)$ platí $R_D=R_1 \parallel R_2$, pro $A_{U13}=g(f)$ platí $R_D=R_1 \parallel R_3$



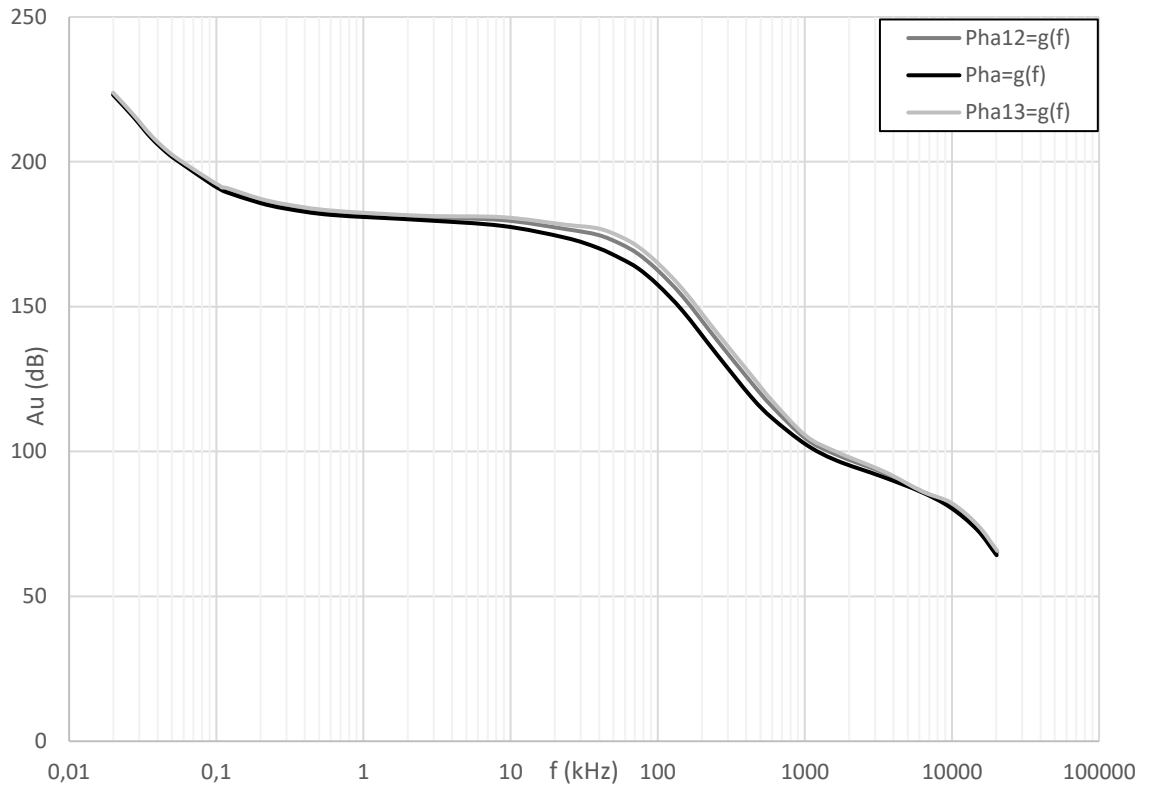
Obrázek 1 Modulová kmitočtová charakteristika JFET N v zapojení SS



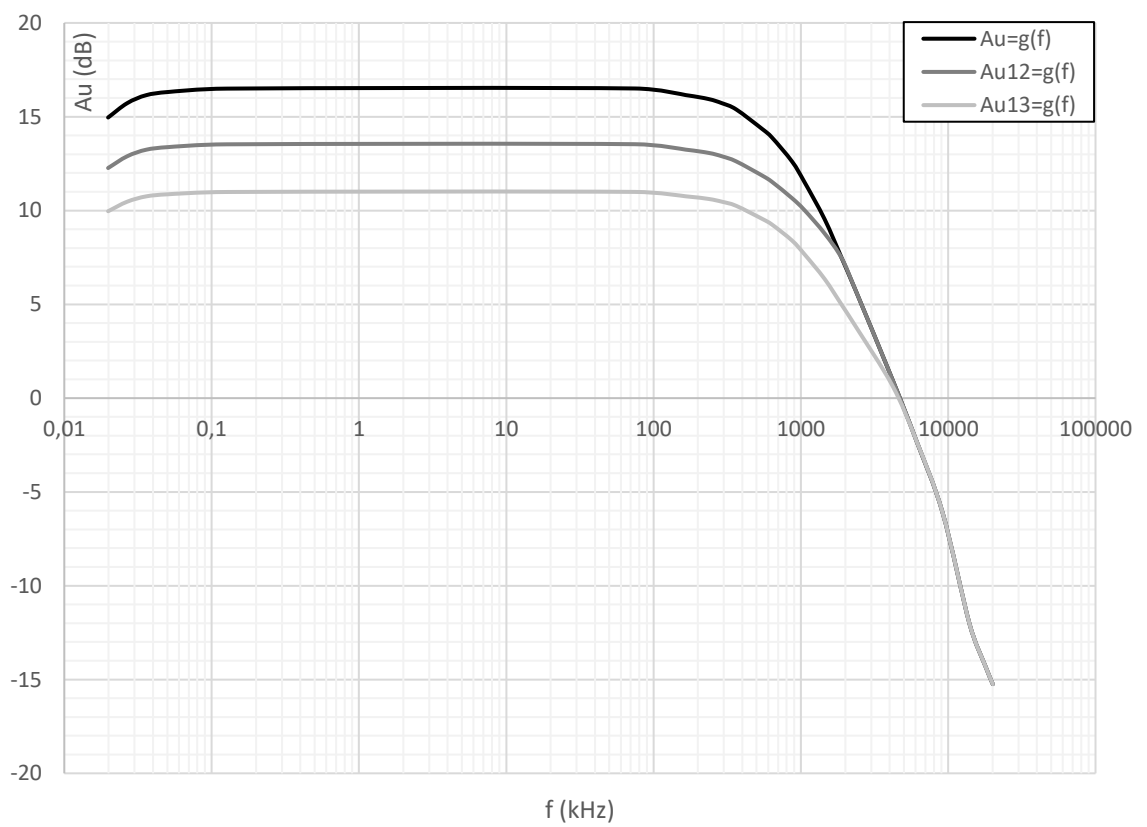
Obrázek 2 Fázová kmitočtová charakteristika JFET N v zapojení SS



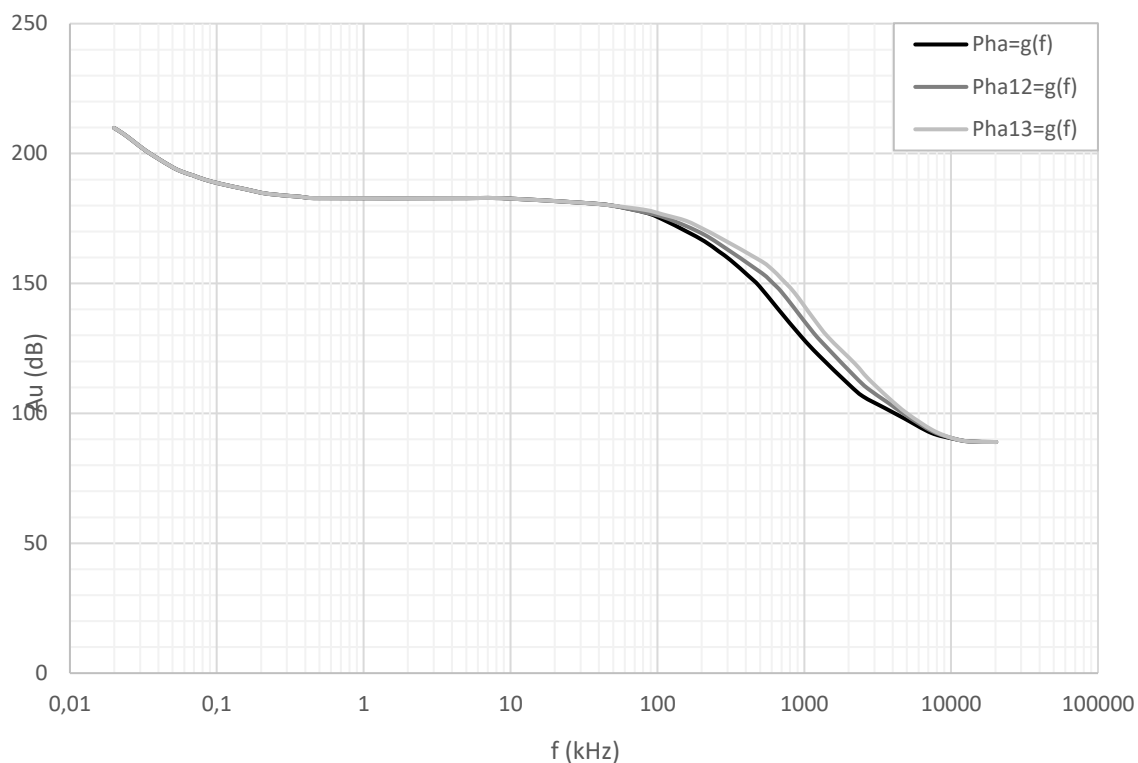
Obrázek 3 Modulová kmitočtová charakteristika JFET P v zapojení SS



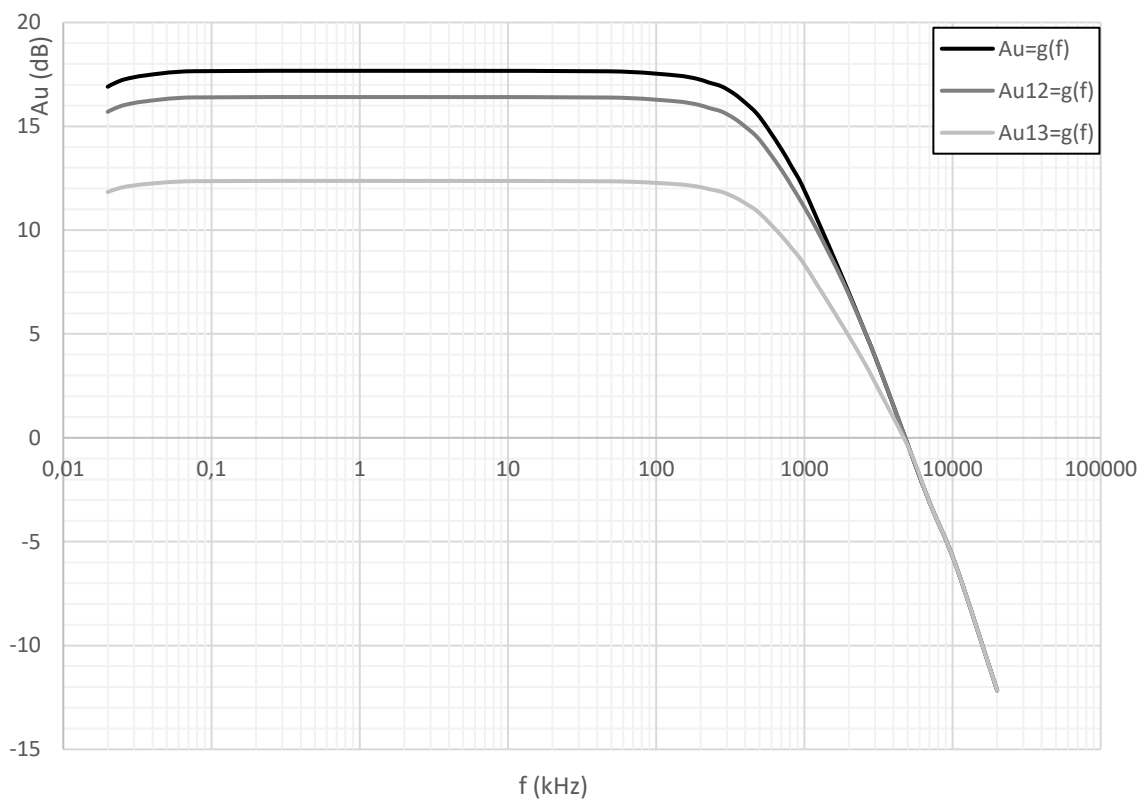
Obrázek 4 Fázová kmitočtová charakteristika JFET P v zapojení SS



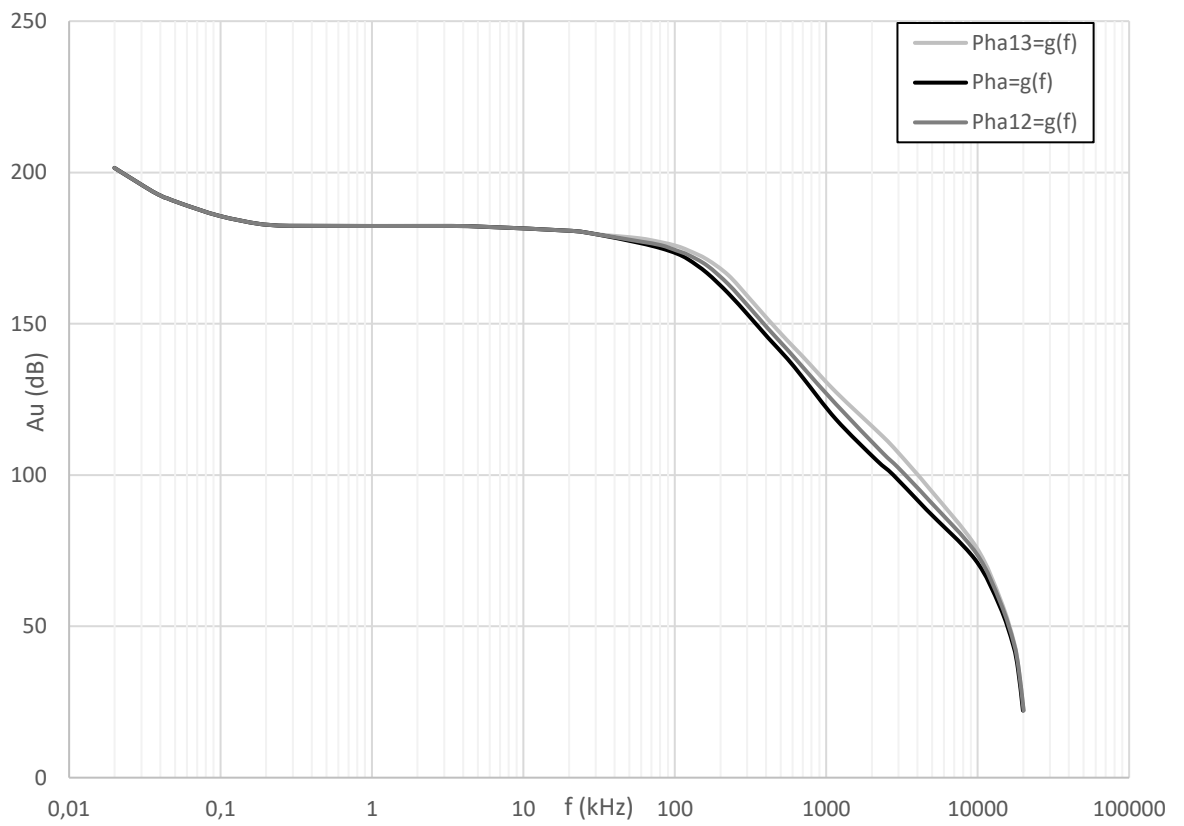
Obrázek 5 Modulová kmitočtová charakteristika MOSFET N v zapojení SS



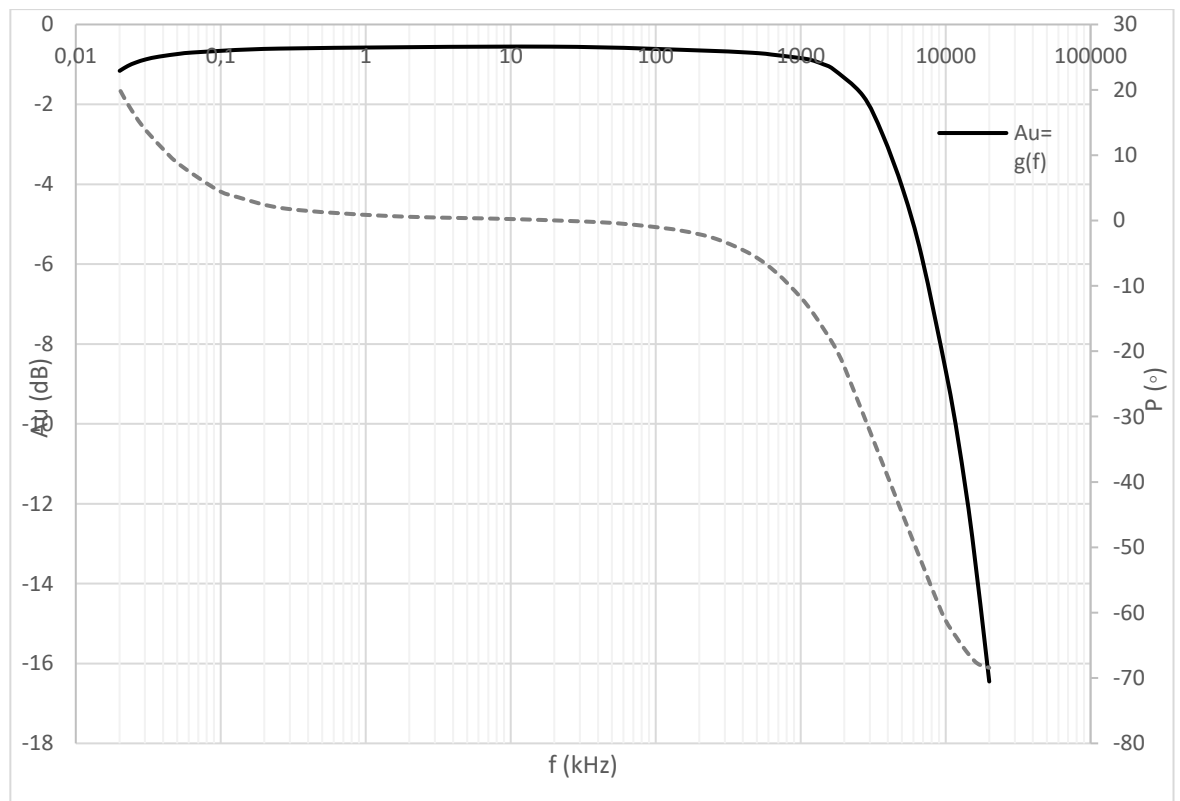
Obrázek 6 Fázová kmitočtová charakteristika MOSFET N v zapojení SS



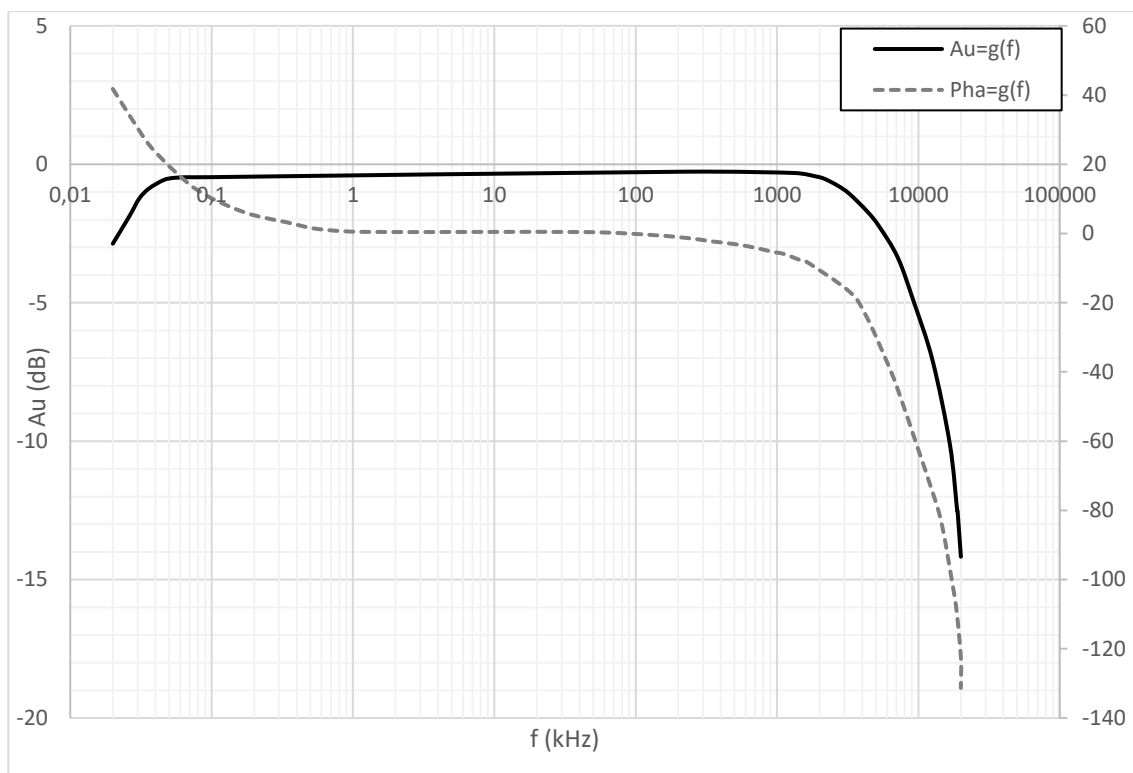
Obrázek 7 Modulová kmitočtová charakteristika MOSFET P v zapojení SS



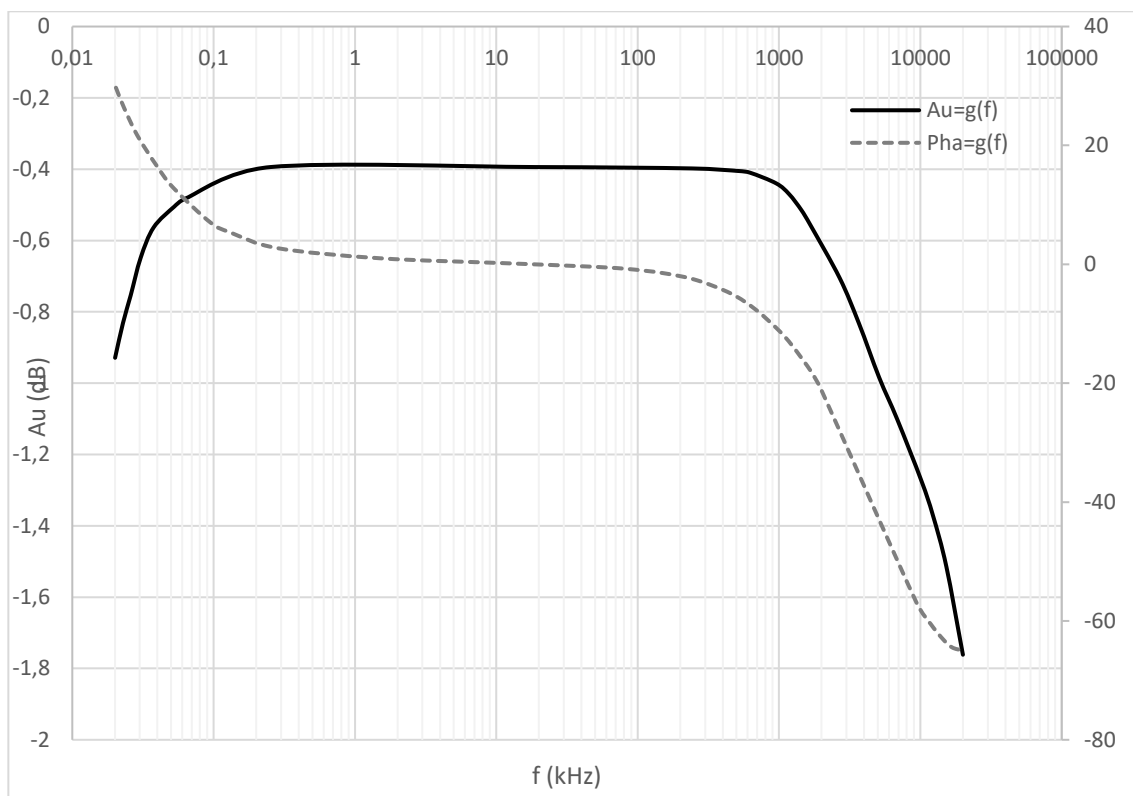
Obrázek 8 Fázová kmitočtová charakteristika MOSFET P v zapojení SS



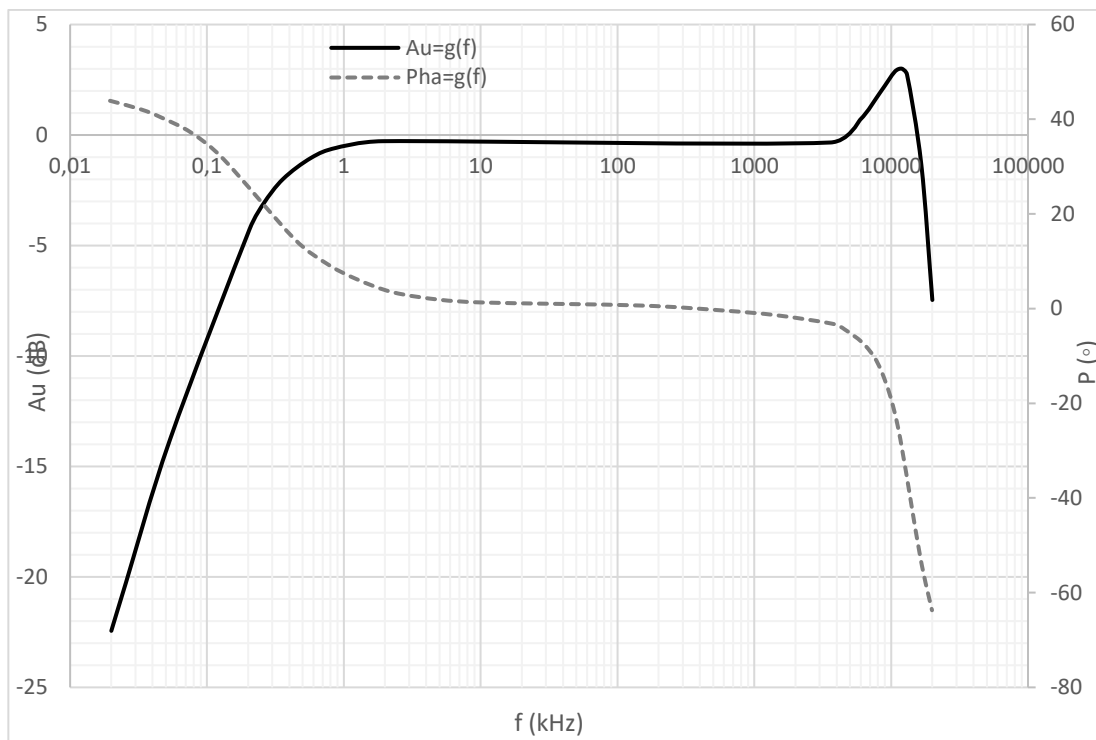
Obrázek 9 Kmitočtové charakteristiky JFETu N v zapojení SD



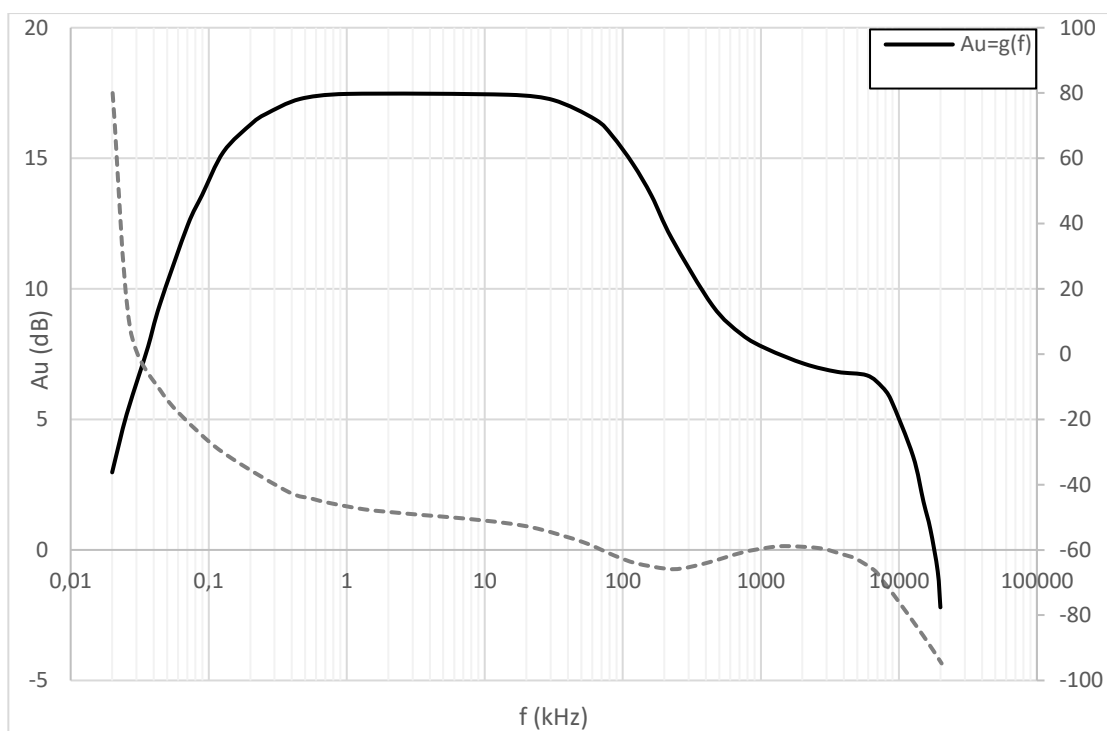
Obrázek 10 Kmitočtové charakteristiky JFETu P v zapojení SD



Obrázek 11 Kmitočtové charakteristiky MOSFETu N v zapojení SD



Obrázek 12 Kmitočtové charakteristiky MOSFETu P v zapojení SD



Obrázek 13 Kmitočtové charakteristiky MOSFETu N v zapojení SG

Příloha 6 - Protokol laboratorní úlohy-vzor

Analogová elektronika 2 (FEKT-BPC-AE2)

Laboratorní úloha číslo X - teoretický úvod

Zesilovače s unipolárními tranzistory

Unipolární tranzistory (field-effect transistor) využívají k vedení proudu pouze jednoho typu nosičů náboje, přičemž k řízení jejich pohybu se využívá řízení pomocí elektrického pole. Touto vlastností se principiálně odlišují od bipolárních tranzistorů, které jsou řízeny proudem. Stejně jako u bipolárního tranzistoru je i zde součástka tvořena třemi elektrodami – Drainem, Gatem a Sourcem, kde podle zapojení do obvodu rozlišujeme zapojení SD (společný Drain), SG (společný Gate) a SS (společný Source).

Tranzistory s přechodovým hradlem (JFET)

Zatímco Drain a Source jsou spojeny vodivým kanálem a jsou vytvořeny z polovodiče stejného typu, Gate je vytvořen z polovodiče opačného typu. Vzniká tedy závěrně polarizovaný přechod PN. Přičemž šířka depletiční vrstvy tohoto přechodu a v důsledku i šířka vodivého kanálu je možné řídit napětím mezi Gatem a Sourcem (U_{GS}).

Pokud není k tranzistoru připojeno vnější napětí obvod se nachází v termodynamické rovnováze a v okolí PN přechodu je vytvořena pouze úzká depletiční oblast která je převážně rozšířena v méně dotované oblasti kanálu.

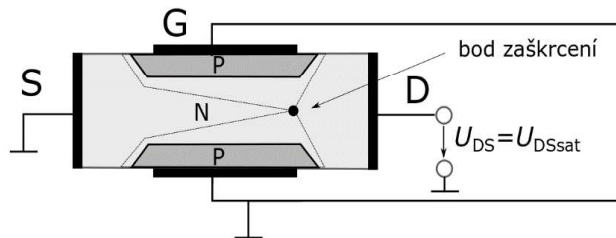
Jakmile je na Drain přivedeno kladné napětí (platí pro N kanál, u P kanálu je napětí záporné), začíná kanálem téct proud. Závislost proudu na U_{DS} je zpočátku lineární (chová se jako rezistor, jehož hodnotu mění U_{GS}). Při dalším navýšení se začne zužovat vodivý kanál (proud již neroste lineárně), načež při hodnotě $U_{DS} = U_{DSsat}$ dojde k zaškrvení kanálu (viz. Obr. 1). Zaškrvení představuje pro elektrony oblast velkého odporu, avšak díky silnému působení elektrického pole jsou elektrony odsávány, tedy proud tranzistorem stále protéká.

Při dalším zvyšování napětí (tedy $U_{DS} > U_{DSsat}$) dochází ke zkracování kanálu, kde se příbytek napětí projeví jako úbytek napětí na zaškrvené části kanálu. Po dosažení hodnoty I_{Dsat} zůstává proud vlivem intenzity elektrického pole konstantní.

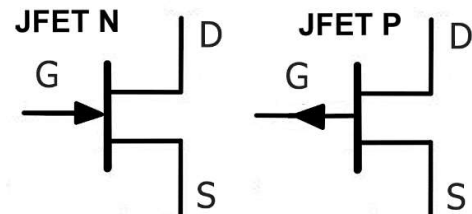
Tranzistor může pracovat v několika režimech, mezi základní režimy patří Aktivní a Saturační režim (pozor na terminologii u bipolárnímu tranzistoru). Hranice saturačního režimu je definována rovnicí 1.1, přičemž v režimu saturace platí pro proud rovnice 1.2.

$$U_{DS} = U_{DSsat} = U_{GS} - U_P \quad (1.1)$$

$$I_D = \left(\frac{I_{DSS}}{U_P^2}\right)(U_P - U_{GS})^2 \quad (1.2)$$



Obr. 1 Princip funkce JFETu N



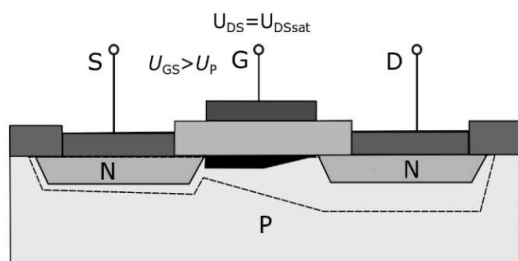
Obr.2 Schématické značky JFETu

Tranzistory s indukovaným hradlem (MOSFET)

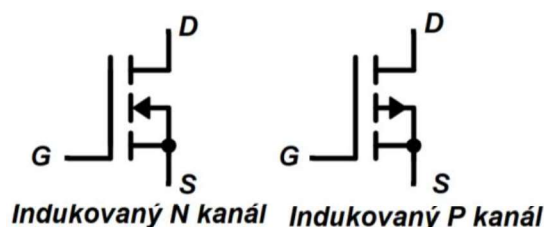
U tranzistorů s indukovaným hradlem jsou Drain a Source umístěny v substrátu vytvořeného z opačného typu polovodiče než elektrody (vznikají tedy dva PN přechody). Gate je od substrátu oddělen pomocí vrstvy izolačního materiálu. Pod touto vrstvou je možné vytvořit a řídit vodivý kanál stejného typu jako jsou Drain a Source, který tyto elektrody propojí. Tento kanál může být indukovaný napětím či může být vytvořený od výrobce, u kterého kanál existuje i při $U_{GS} = 0$. Stejně jako u JFETu existují tranzistory s kanálem typu N i typu P.

Pokud je $U_{GS} > 0$ (popisují kanál typu N, pro kanál typu P bude napětí záporné), dojde k odtlačení majoritních nosičů substrátu (zde díry) a náboj na Gatu je kompenzován nábojem ionizovaných příměsí substrátu. Po dalším zvýšení napětí ($U_{GS} \geq U_p$) jsou již přivedeny minoritní nosiče substrátu, které vytvoří vodivý kanál mezi Drainem a Sourcem. Z toho vyplývá, že už jsou k dispozici volné nosiče náboje, proto pokud by bylo $U_{DS} > 0$ V může již téct proud. Pro malé napětí U_{DS} se bude chovat tranzistor jako lineární rezistor, jehož hodnota odporu bude řízená hodnotou napětí U_{GS} .

Při dosažení hodnoty $U_{DS} = U_{DSsat}$, dojde ke snížení rozdílu potenciálů Gatu a Drainu na nulovou hodnotu, tudíž nebudou k dispozici volné nosiče náboje a dojde zaškrvení kanálu (Obr. 2). Při dalším navýšení U_{DS} dochází k rozšiřování zaškrvené části kanálu, zvýšení napětí se projeví jako úbytek napětí na této oblasti a proud vlivem elektrického pole zůstává konstantní.



Obr. 3 Princip funkce MOSFETu N



Obr. 4 Schématické značky MOSFETů

MOSFETy pracují též režimech, kde základní režimy jsou totožné s JFETy. Hranice saturačního režimu je taktéž definována rovnicí 1.1, přičemž pro popis proudu v režimu saturace platí rovnice 1.3.

$$I_D = I_{Dsat} \left(\frac{U_{GS}}{U_p} - 1 \right)^2. \quad (1.3)$$

Pro nastavení pracovního bodu zesilovačů existuje několik základních zapojení.

- Nastavení pracovního bodu pomocí zdroje napětí – Pomocí velikosti odporu R_D nastavíme U_{DS} a s využitím převodní charakteristiky si pro požadovaný proud I_D odečteme napětí U_{GS} . Toto napětí dosahuje opačné polaroty než U_{DS} , proto je třeba použít další zdroj napětí.
- Nastavení pracovního bodu úbytkem napětí na R_S – Vytvoření úbytku napětí na rezistoru připojeném mezi Source a GND. Jelikož napětí na tomto rezistoru je kladné a napětí na uzemněném hradle R_G je nulové, je rozdíl napětí mezi Sourcem a Drainem záporný, což v důsledku znamená záporné napětí U_{GS} .
- Nastavení pracovního bodu je zapojení s děličem napětí – Zapojení vstupního děliče dokáže eliminovat výrobní toleranci prahového napětí tranzistoru. Z tohoto důvodu je v přípravku využita právě tato stabilizace.

Analogová elektronika 2 (FEKT-BPC-AE2)

Laboratorní úloha číslo X -protokol-verze A

Zesilovače s unipolárními tranzistory

Jméno a příjmení

Datum a čas měření

Skupina

Hodnocení vyučujícího

Zadání

- 1) V rámci domácí přípravy vypočítejte zadané příklady a odpovězte na otázky.
- 2) Naměřte nastavení pracovního bodu u zesilovače s MOSFETem N společný source. Naměřené hodnoty porovnejte s vypočítanými hodnotami z domácí přípravy.
- 3) Zaznamenejte vstupní a výstupní signál u zesilovače s MOSFETem N. Zapište hodnotu maximální úrovně vstupního signálu, při které ještě není výstupní signál zkreslený.
- 4) Změřte a zaznamenejte kmitočtovou charakteristiku zesilovače s MOSFETem N společný Source pro různé hodnoty R_D .
- 5) Změřte vstupní a výstupní odpor zesilovače s MOSFETem N.
- 6) Změřte vlastnosti zesilovače s JFETem typu N v zapojení se společným Drainem
- 7) Změřte V-A charakteristiku JFETu N. Komentujte výsledky.

Vypracování

- 1) Domácí příprava

Kontrolní otázky:

Co představuje písmeno F ve zkratkách MOSFET a JFET?

- a) fiery b) fable c) field d) function

Jaká součástka má v níže uvedeném schématu největší vliv na vstupní odpor zesilovače?

- a) R_{G2} b) R_{G1} c) C_{V1} d) T_1

$$U_{GS} = 1,4 \text{ V}$$

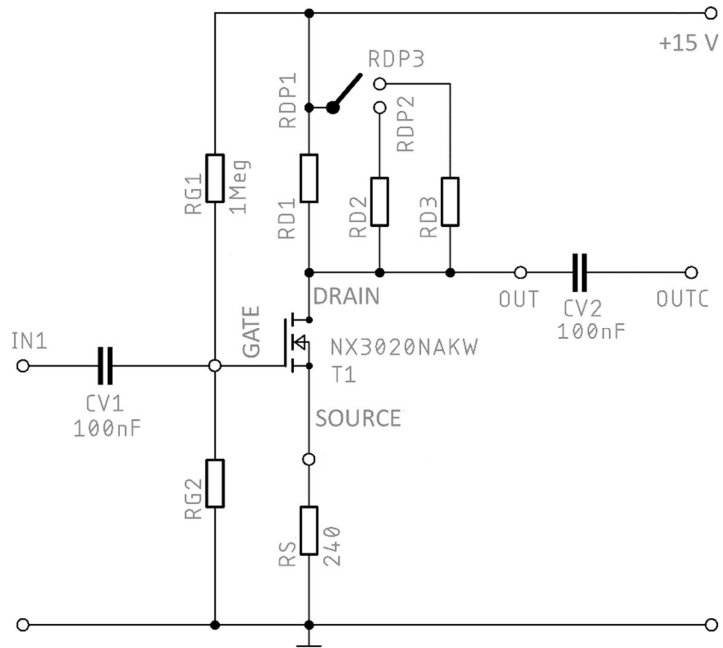
$$U_P = 1,2 \text{ V}$$

$$I_{Dsat} = 180 \text{ mA}$$

$$A_U \approx R_D / R_S = 7,5$$

Uvedené principiální schéma odpovídá měřenému Zesilovači s MOSFETem N v zapojení se společným Sourcem. Vypočítejte níže uvedené veličiny za využití teoretického úvodu, 2. Kirchhoffova zákona a Ohmova zákona.

Uvažujte, že přepínač u U_{RD} je v poloze uvedené na obrázku.



$$I_D =$$

$$R_{D1} =$$

$$U_{DS} =$$

$$U_{G2} =$$

$$R_{G2} =$$

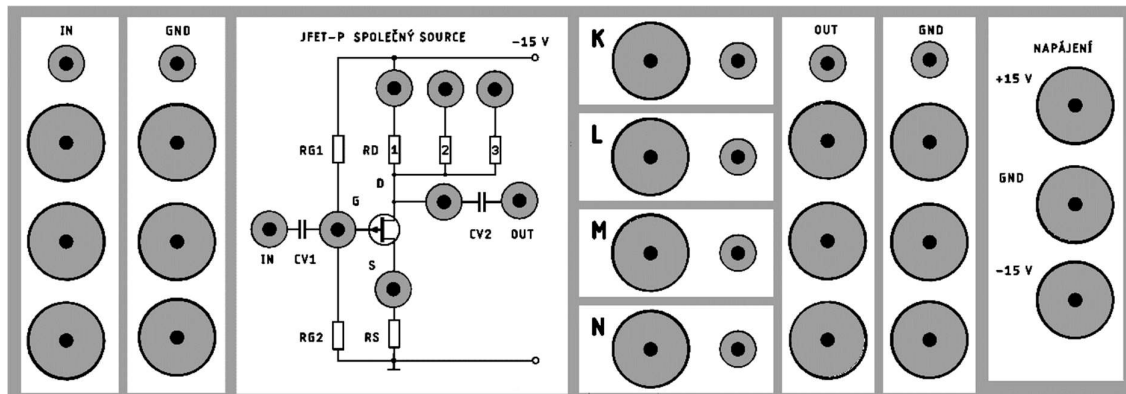
Nyní uvažujte, že dojde k přepínání přepínače, tedy i změně zesílení. Vypočítejte níže uvedené veličiny.

$$R_{D2} \text{ (pro } A_U=5,5\text{)} =$$

$$R_{D3} \text{ (pro } A_U=4,3\text{)} =$$

Popis přípravku

Přípravek je napájen napájecím napětím ± 15 V, které se do obvodu přivádí 4 mm zdírkami (pro přehlednost dále jen velké zdířky) v sekci Napájení. Přípravek je rozdělený do 6 dílčích bloků (obrázek je jen ilustrační), přičemž po připojení napájecího napětí do sekce Napájení jsou u všech bloků nastaveny pracovní body. V každém bloku jsou zdířky u významných bloků: IN, OUT, D (Drain), G (Gate) a S (Source). Pokud budete připojovat signál z generátoru, stačí propojit 1,5 mm zdířku (dále jen malé zdířky) IN vybraného bloku s malou zdířkou sekce IN. Dále je nutné propojit malou zdířku OUT daného bloku s malou zdířkou v sekci OUT. Přípravek je také dále vybaven čtyřmi nezávislými dvojicemi malé a velké zdířky (K, L, M, N).



2)

Připojte voltmetr k nezávislým dvojicím zdířek K,L. Propojovacími kablíky připojte vybrané malé zdířky z bloku zesilovače k malým zdířkám K, L. Z naměřené hodnoty napětí U_{RD} vypočítejte proud I_D . Hodnoty R_1 , R_2 a R_3 Vám sdělí vyučující. Po doměření 2. bodu obvod rozpojte.

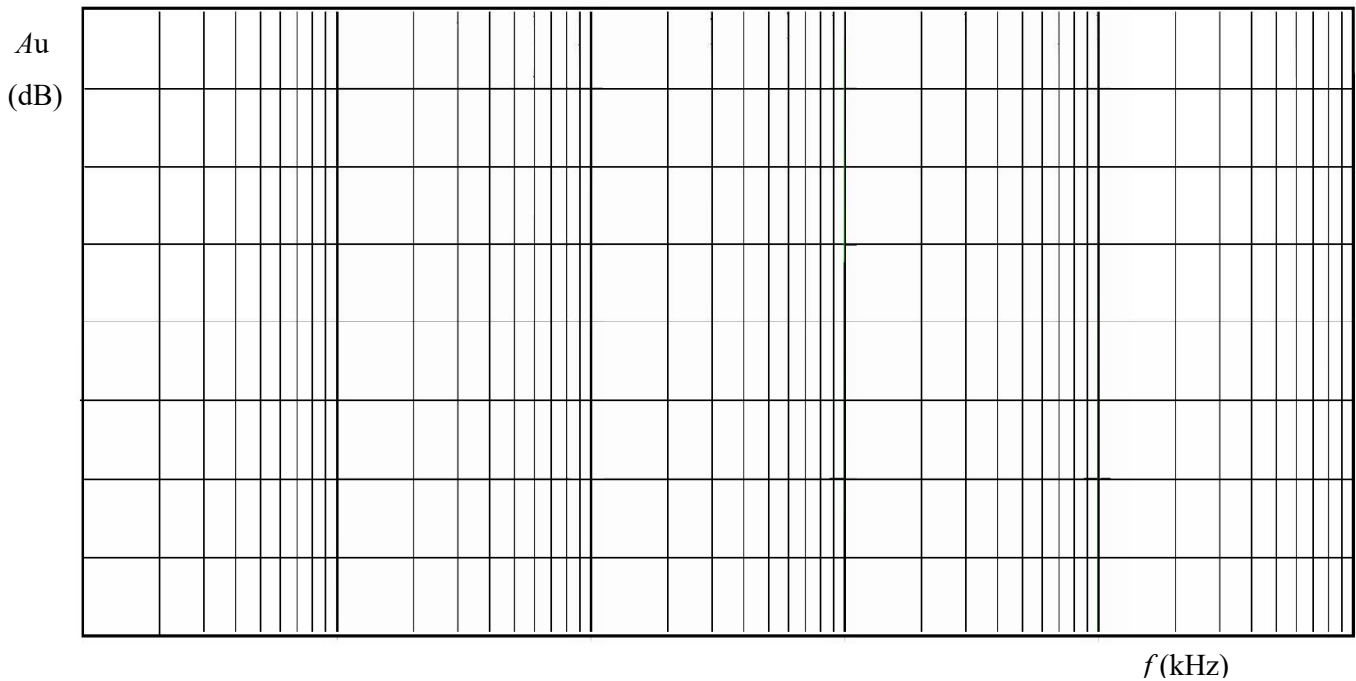
	$R_1 =$	$k\Omega$	$R_2 =$	$k\Omega$	$R_3 =$	$k\Omega$
Rezistor	R_D		I_D		U_{RD}	
		$k\Omega$		mA		V
	R_1					
	$R_1 \parallel R_2$					
	$R_1 \parallel R_3$					

3)

Připojte generátor a 1. kanál osciloskopu do sekce IN, 2. kanál osciloskopu připojte do sekce OUT. Propojovacími kablíky připojte příslušnou malou zdířku z těchto sekcí k příslušné malé zdířce v sekci zesilovače s MOSFETem N společný Source (IN-IN; OUT-OUT). Na generátoru nastavte amplitudu signálu 200 mVpp (hodnotu nastavte podle osciloskopu) a frekvenci 1 kHz. Zaznamenejte průběhy. Zvyšujte hodnotu úrovně vstupního signálu, při které ještě není výstupní signál zkreslený. Zapojení nerozpojte.

$$U_{INmax} =$$

Modulová kmitočtová charakteristika



	A_U (dB)	f_D (Hz)	f_H (kHz)
R_1			
$R_1 \parallel R_2$			
$R_1 \parallel R_3$			

5)

Přepojte výstup generátoru do vstupní zdičky desky s potenciometrem, druhou vyvedenou zdičku na této desce propojte se sekci IN přípravku se zesilovači. Na generátoru nastavte amplitudu signálu 200 mV_{pp} a frekvenci 1 kHz. Na potenciometru nastavte hodnotu odporu 0 Ω, odečtěte výstupní napětí. Pak zvyšujte vložený odpor potenciometru až výstupní napětí klesne na polovinu. Poté na stupnici potenciometru přímo odečtěte velikost reálné části vstupního odporu.

$$R_{VST} = \quad \text{k}\Omega$$

Zapojení nechte totožné, pouze připojte generátor přímo do sekce IN a odpojte desku s potenciometrem z obvodu. Změřte přesně napětí na výstupu (U_{20}).

Zapojte desku s potenciometrem jedním vývodem do sekce OUT a druhým na GND. Na potenciometru nastavte $50\text{ k}\Omega$ (R_P) a změřte přesně napětí na výstupu. Vypočítejte výstupní odpor zesilovače.

$$U_{20} =$$

$$U_2 =$$

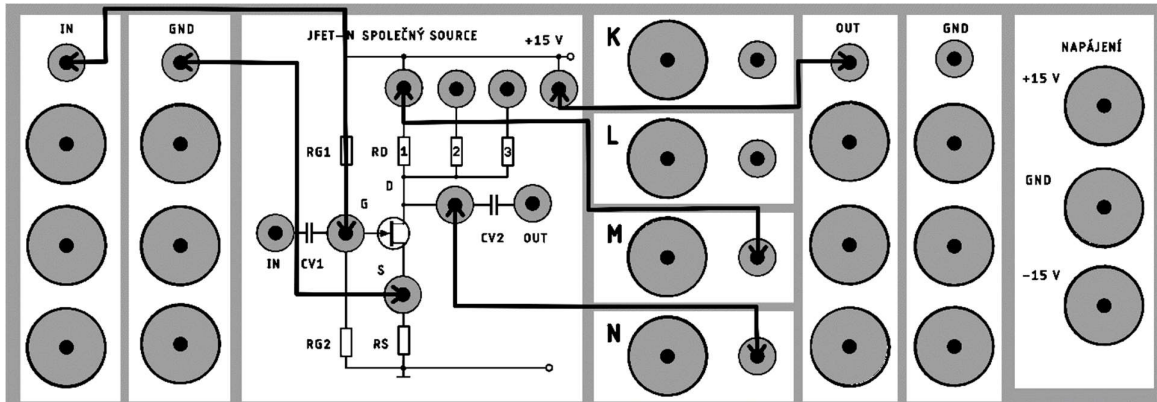
$$R_{VYST} = R_P \cdot \frac{U_{20} - U_2}{U_2} =$$

6) DOBROVOLNÝ ÚKOL

Zapojte obvod jako v bodě 3). Propojovacími kablíky připojte příslušnou malou zdičku ze sekce IN, OUT k příslušné malé zdičce v sekci zesilovače s JFETem N společný Drain. Jaké amplitudy dosahuje výstupní signál v porovnání se vstupním? K čemu se podle Vašeho názoru toto zapojení používá v praxi? Komentujte stručně v závěru.

7) DOBROVOLNÝ ÚKOL

Zapojte obvod podle níže uvedeného obrázku. Mezi svorky M, N zapojte ampérmetr, do sekce IN přiveďte nastavené napětí U_{GS} . Napětí U_{DS} nastavujte v sekci OUT.



U_{GS} (V)	U_{DS} (V)	-1,5	-1	-0,5	0	0,5	1	1,5	2	3	9	15
0	I_D (mA)											
-0,5												
-1												

Závěr

Analogová elektronika 2 (FEKT-BPC-AE2)

Laboratorní úloha číslo X – protokol- verze A

Zesilovače s unipolárními tranzistory

Jméno a příjmení

Datum a čas měření

Skupina

Hodnocení vyučujícího

Zadání

- 1) V rámci domácí přípravy vypočítejte zadané příklady a odpovězte na otázky.
- 2) Naměřte nastavení pracovního bodu u zesilovače s MOSFETem N společný source. Naměřené hodnoty porovnejte s vypočítanými hodnotami z domácí přípravy.
- 3) Zaznamenejte vstupní a výstupní signál u zesilovače s MOSFETem N. Zapište hodnotu maximální úrovně vstupního signálu, při které ještě není výstupní signál zkreslený.
- 4) Změřte a zaznamenejte kmitočtovou charakteristiku zesilovače s MOSFETem N společný Source pro různé hodnoty R_D .
- 5) Změřte vstupní a výstupní odpor
- 6) Změřte vlastnosti zesilovače s JFETem typu N v zapojení se společným Drainem
- 7) Změřte V-A charakteristiku JFETu N. Komentujte výsledky.

Vypracování

- 1) Domácí příprava

Kontrolní otázky:

Co představuje písmeno F ve zkratkách MOSFET a JFET?

- a) fiery b) fable c) field d) function

Jaká součástka má v níže uvedeném schématu největší vliv na vstupní odpor zesilovače?

- a) R_{G2} b) R_{G1} c) C_{V1} d) T_1

$$U_{GS} = 1,4 \text{ V}$$

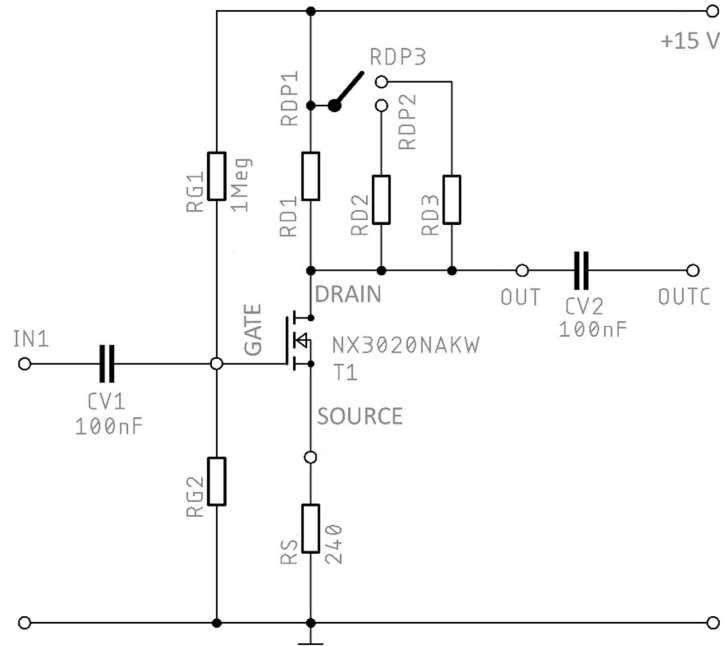
$$U_P = 1,2 \text{ V}$$

$$I_{Dsat} = 180 \text{ mA}$$

$$A_U \approx R_D / R_S = 7,5$$

Uvedené principiální schéma odpovídá měřenému Zesilovači s MOSFETem N v zapojení se společným Sourcem. Vypočítejte níže uvedené veličiny za využití teoretického úvodu, 2. Kirchhoffova zákona a Ohmova zákona.

Uvažujte, že prepínač u U_{RD} je v poloze uvedené na obrázku.



$$I_D = I_{Dsat} \left(\frac{U_{GS}}{U_P} - 1 \right)^2 = 180 \cdot \left(\frac{1,4}{1,2} - 1 \right)^2 = 5 \text{ mA}$$

$$R_{D1} = A_U \cdot R_S = 7,5 \cdot 240 = 1,8 \text{ k}\Omega$$

$$U_{DS} = U_{CC} - (U_{RS} + U_{RD1}) = U_{CC} - [I_D \cdot (R_S + R_{D1})] = 15 - [5 \cdot (0,24 + 1,8)] = 4,8 \text{ V}$$

$$U_{G2} = U_{RS} + U_{GS} = I_D \cdot R_S + U_{GS} = 0,005 \cdot 240 + 1,4 = 2,6 \text{ V}$$

$$R_{G2} = \frac{U_{G2}}{(U_{CC} - U_{G2})} \cdot R_{G1} = \frac{2,6}{(15 - 2,6)} \cdot 10^6 = 210 \text{ k}\Omega$$

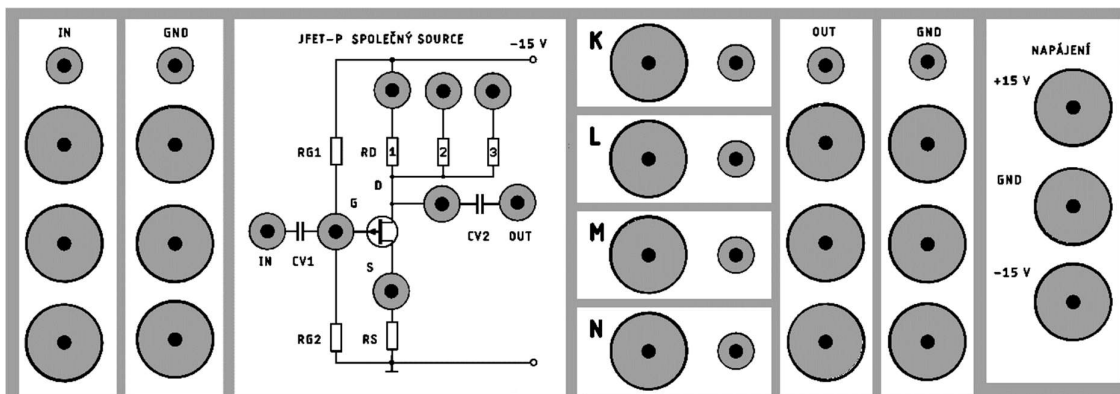
Nyní uvažujte, že dojde k přepínání prepínače, tedy i změně zesílení. Vypočítejte níže uvedené veličiny.

$$R_{D2} \text{ (pro } A_U=5,5) = \frac{1}{\frac{1}{R_{D1}} - \frac{1}{A_U \cdot R_S}} = \frac{1}{\frac{1}{1800} - \frac{1}{5,5 \cdot 240}} = 4,9 \text{ k}\Omega$$

$$R_{D3} \text{ (pro } A_U=4,3) = \frac{1}{\frac{1}{R_{D1}} - \frac{1}{A_U \cdot R_S}} = \frac{1}{\frac{1}{1800} - \frac{1}{4,3 \cdot 240}} = 2,4 \text{ k}\Omega$$

Popis přípravku

Přípravek je napájen napájecím napětím ± 15 V, které se do obvodu přivádí 4 mm zdírkami (pro přehlednost dále jen velké zdířky) v sekci Napájení. Přípravek je rozdělený do 6 dílčích bloků (obrázek je jen ilustrační), přičemž po připojení napájecího napětí do sekce Napájení jsou u všech bloků nastaveny pracovní body. V každém bloku jsou zdířky u významných bloků: IN, OUT, D (Drain), G (Gate) a S (Source). Pokud budete připojovat signál z generátoru, stačí propojit 1,5 mm zdířku (dále jen malé zdířky) IN vybraného bloku s malou zdířkou sekce IN. Dále je nutné propojit malou zdířku OUT daného bloku s malou zdířkou v sekci OUT. Přípravek je také dále vybaven čtyřmi nezávislými dvojicemi malé a velké zdířky (K, L, M, N).



2)

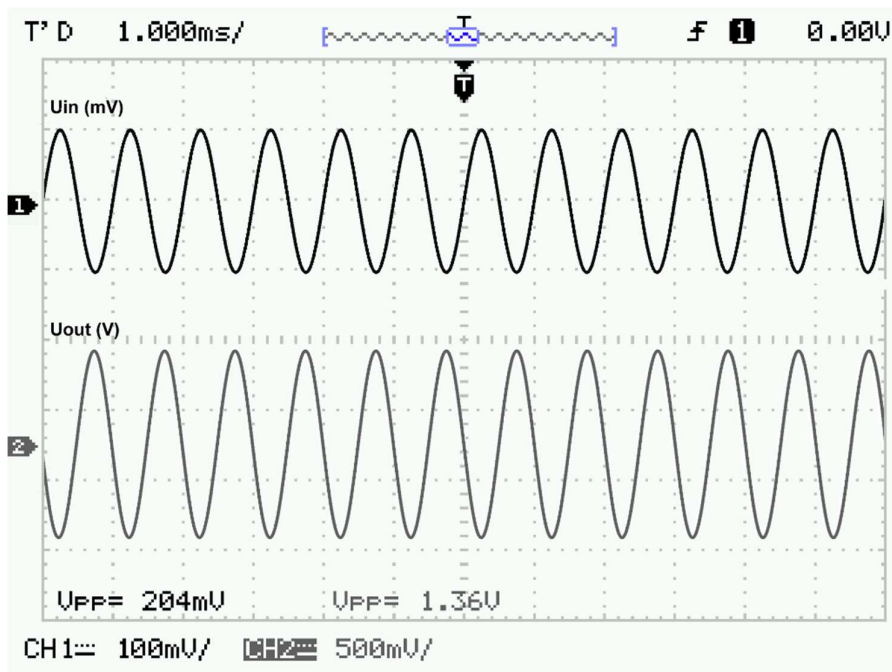
Připojte voltmetr k nezávislým dvojicím zdířek K,L. Propojovacími kablíky připojte vybrané malé zdířky z bloku zesilovače k malým zdířkám K, L. Z naměřené hodnoty napětí U_{RD} vypočítejte proud I_D . Hodnoty R_1 , R_2 a R_3 Vám sdělí vyučující. Po doměření 2. bodu obvod rozpojte.

	$R_1 = 1,8 \text{ k}\Omega$	$R_2 = 5,1 \text{ k}\Omega$	$R_3 = 2,4 \text{ k}\Omega$		
Rezistor	R_D	I_D	U_{RD}	U_{DS}	U_{GS}
	k Ω	mA	V	V	V
R_1	1,8	4,43	7,97	5,47	1,38
$R_1 \parallel R_2$	1,33	4,5	5,98	7,47	1,37
$R_1 \parallel R_3$	1,03	4,51	4,65	8,8	1,36

3)

Připojte generátor a 1. kanál osciloskopu do sekce IN, 2. kanál osciloskopu připojte do sekce OUT. Propojovacími kablíky připojte příslušnou malou zdířku z těchto sekcí k příslušné malé zdířce v sekci zesilovače s MOSFETem N společný Source (IN-IN; OUT-OUT). Na generátoru nastavte amplitudu signálu 200 mVpp (hodnotu nastavte podle osciloskopu) a frekvenci 1 kHz. Zaznamenejte průběhy. Zvyšujte hodnotu úrovně vstupního signálu, při které ještě není výstupní signál zkreslený. Zapojení nerozpojte.

$$U_{INmax} = 800 \text{ mVpp}$$

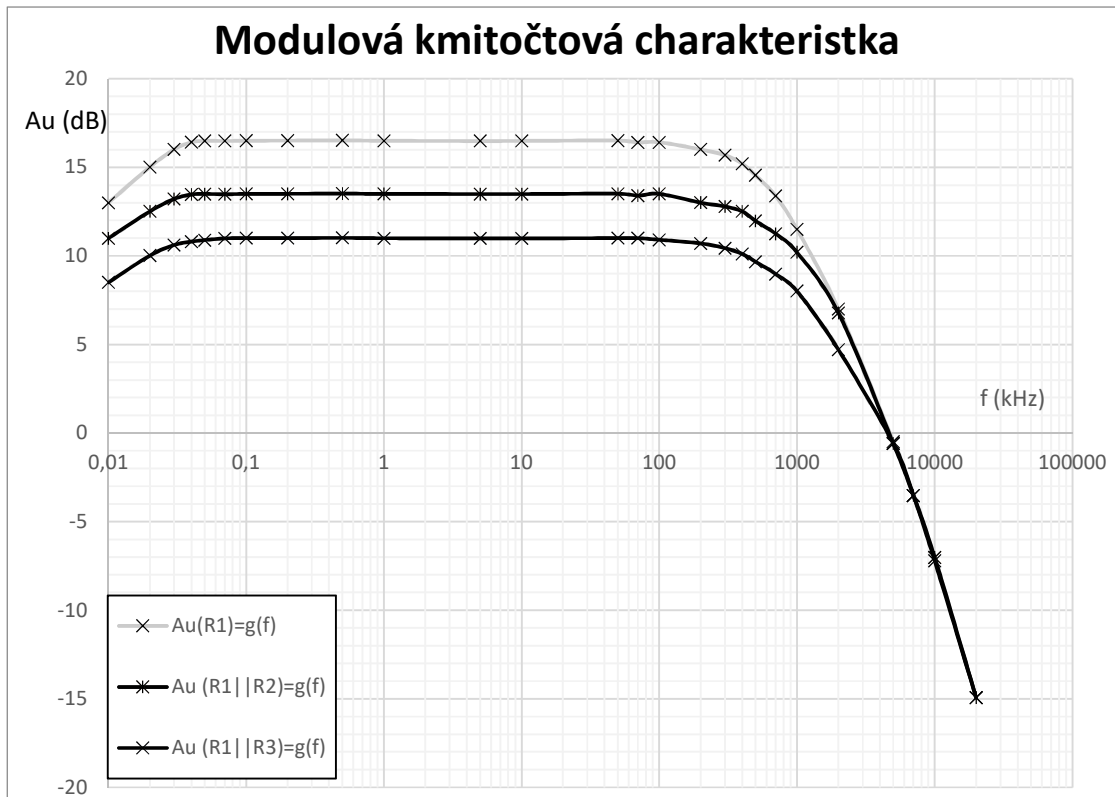


4)

Ponechte totožné zapojení jako ve 3. bodě. Během měření odečítejte vstupní a výstupní napětí při zvolených kmitočtech. Podle pokynu vyučujícího zapojte rezistor(y) v Drainu (pozn. U_{21} je výstupní napětí při $R_D = R_1$, U_{22} je výstupní napětí při $R_D = R_1 \parallel R_2$). V části, kde je křivka konstantní je dostačující měřit pouze několik málo bodů na dekádu, naopak při lomu křivky je nutné měřit po malých krocích. Zakreslete modulovou kmitočtovou charakteristiku. Vyznačte a zaznamenejte mezní kmitočty. Obvod nerozpojujte.

f [Hz]	U_1 [mV]	U_{21} [mV]	A_1 [dB]	U_{22} [mV]	A_2 [dB]	U_{23} [mV]	A_3 [dB]
0,01	201	898	13,00	713	11,00	535	8,50
0,02	201	1132	15,01	849	12,51	637	10,02
0,03	201	1270	16,01	920	13,21	682	10,61
0,04	202	1337	16,42	952	13,47	701	10,81
0,05	202	1349	16,49	955	13,49	708	10,89
0,07	202	1348	16,49	954	13,48	716	10,99
0,1	200	1337	16,50	946	13,50	710	11,00
0,2	200	1338	16,51	947	13,51	710	11,00
0,5	200	1340	16,52	948	13,52	711	11,02
1	201	1343	16,50	951	13,50	713	11,00
5	201	1341	16,48	950	13,49	712	10,99
10	201	1342	16,49	950	13,49	712	10,99
50	198	1325	16,51	938	13,51	703	11,01
70	199	1316	16,41	931	13,40	706	11,00

100	201	1330	16,41	942	13,50	706	10,91
200	200	1263	16,01	894	13,01	686	10,71
300	200	1217	15,69	872	12,79	665	10,44
400	198	1140	15,20	836	12,51	634	10,11
500	200	1059	14,55	794	11,98	609	9,67
700	201	949	13,38	728	11,25	565	8,98
1000	198	789	11,50	641	10,20	498	8,01
2000	202	452	7,00	452	6,78	347	4,70
5000	199	188	-0,49	186	-0,59	186	-0,59
7000	201	134	-3,52	134	-3,52	134	-3,52
10000	202	90	-7,02	90	-7,02	88	-7,22
20000	201	36	-14,94	36	-14,94	36	-14,94



	A_U (dB)	f_D (Hz)	f_H (kHz)
R_1	16,5	12	700
$R_1 R_2$	13,5	<10	930
$R_1 R_3$	11	<10	1000

5)

Přepojte výstup generátoru do vstupní zdičky desky s potenciometrem, druhou vyvedenou zdičku na této desce propojte se sekci IN přípravku se zesilovači. Na generátoru nastavte amplitudu signálu 200 mV_{pp} a frekvenci 1 kHz. Na potenciometru nastavte hodnotu odporu 0 Ω, odečtěte výstupní napětí. Pak zvyšujte vložený odpor potenciometru až výstupní napětí klesne na polovinu. Poté na stupnici potenciometru přímo odečtěte velikost reálné části vstupního odporu.

$$R_{VST} = 190 \quad k\Omega$$

Zapojení nechte totožné, pouze připojte generátor přímo do sekce IN a odpojte desku s potenciometrem z obvodu. Změřte přesně napětí na výstupu (U_{20}). Zapojte desku s potenciometrem jedním vývodem do sekce OUT a druhým na GND. Na potenciometru nastavte 50 kΩ (R_P) a změřte přesně napětí na výstupu. Vypočítejte výstupní odpor zesilovače.

$$U_{20} = 470 \quad mV_{rms} \quad U_2 = 460 \quad mV_{rms}$$

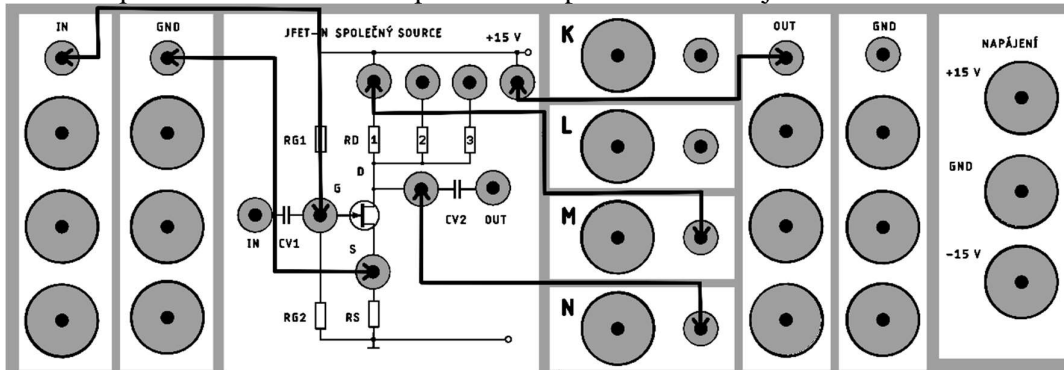
$$R_{VYST} = R_P \cdot \frac{U_{20} - U_2}{U_2} = 50 \cdot \frac{470 - 460}{460} = 1,09 \quad k\Omega$$

6) DOBROVOLNÝ ÚKOL

Zapojte obvod jako v bodě 3). Propojovacími kablíky připojte příslušnou malou zdičku ze sekci IN, OUT k příslušné malé zdičce v sekci zesilovače s JFETem N společný Drain. Jaké amplitudy dosahuje výstupní signál v porovnání se vstupním? K čemu se podle Vašeho názoru toto zapojení používá v praxi?

7)

Zapojte obvod podle níže uvedeného obrázku. Mezi svorky M, N zapojte ampérmetr, do sekce IN přiveďte nastavované napětí U_{GS} . Napětí U_{DS} nastavujte v sekci OUT.



U_{GS} (V)	U_{DS} (V)	-1,5	-1	-0,5	0	0,5	1	1,5	2	3	9	15
0	I_D (mA)	-5,4	-4	-2	0,1	2,1	3,1	3,6	3,6	3,8	4,4	4,7
-0,5		-5,5	-3,6	-1,4	0,2	1,5	1,8	2,1	2,2	1,9	2,5	2,3
-1		-4,5	-2,7	-0,8	0,4	0,9	1	0,7	0,8	0,9	1,2	1

Analogová elektronika 2 (FEKT-BPC-AE2)

Laboratorní úloha číslo X - protokol-verze B

Zesilovače s unipolárními tranzistory

Jméno a příjmení

Datum a čas měření

Skupina

Hodnocení vyučujícího

Zadání

- 1) V rámci domácí přípravy vypočítejte zadané příklady a odpovězte na otázky.
- 2) Naměřte nastavení pracovního bodu u zesilovače s JFETem N společný source. Naměřené hodnoty porovnejte s vypočítanými hodnotami z domácí přípravy.
- 3) Zaznamenejte vstupní a výstupní signál u zesilovače s JFETem N. Zapište hodnotu maximální úrovně vstupního signálu, při které ještě není výstupní signál zkreslený.
- 4) Změřte a zaznamenejte kmitočtovou charakteristiku zesilovače s JFETem N společný Source pro různé hodnoty R_D .
- 5) Změřte vstupní a výstupní odpor zesilovače s JFETem N.
- 6) Změřte vlastnosti zesilovače s MOSFETem typu N v zapojení se společným Drainem
- 7) Změřte V-A charakteristiku MOSFETu N. Komentujte výsledky.

Vypracování

- 1) Domácí příprava

Kontrolní otázky:

Co představuje písmeno F ve zkratkách MOSFET a JFET?

- a) fiery b) fable c) field d) function

Jaká součástka má v níže uvedeném schématu největší vliv na vstupní odpor zesilovače?

- a) R_{G2} b) R_{G1} c) C_{V1} d) T_1

$$U_{GS} = -0,6 \text{ V}$$

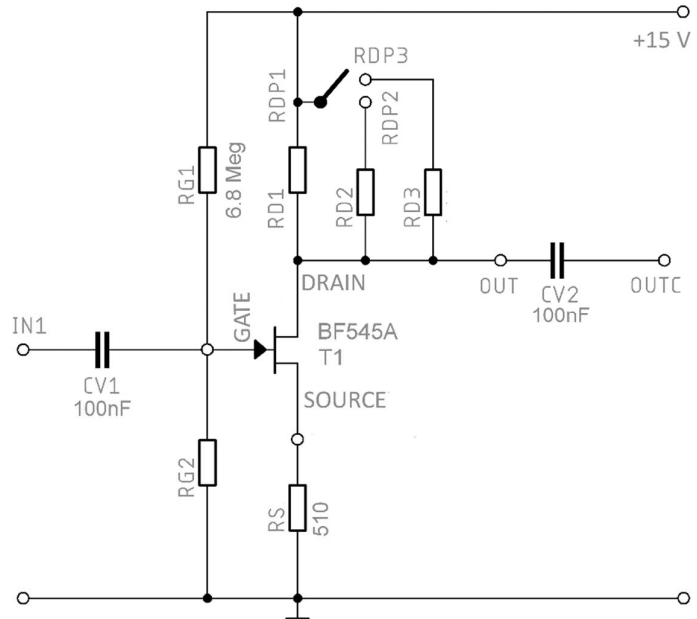
$$U_P = -0,4 \text{ V}$$

$$I_{Dsat} = 6,5 \text{ mA}$$

$$A_U \approx R_D / R_S = 10$$

Uvedené principiální schéma odpovídá měřenému Zesilovači s JFETem N v zapojení se společným Sourcem. Vypočítejte níže uvedené veličiny za využití teoretického úvodu, 2. Kirchhoffova zákona a Ohmova zákona.

Uvažujte, že přepínač u U_{RD} je v poloze uvedené na obrázku.



$$I_D =$$

$$R_{D1} =$$

$$U_{DS} =$$

$$U_{G2} =$$

$$R_{G2} =$$

Nyní uvažujte, že dojde k přepínání přepínače, tedy i změně zesílení. Vypočítejte níže uvedené veličiny.

$$R_{D2} \text{ (pro } A_U=7) =$$

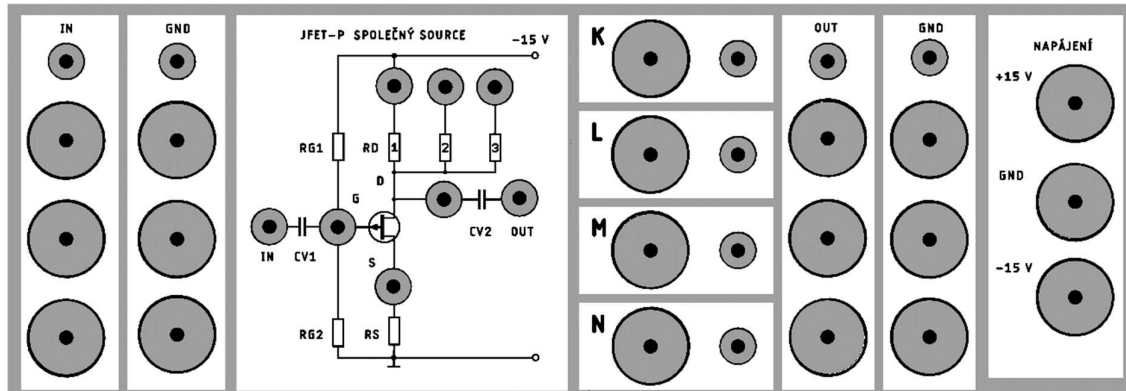
$$R_{D3} \text{ (pro } A_U=4,1) =$$

Ovlivní zesílení obvodu kondenzátor zapojený paralelně s R_S ?

- a) ano b) ne c) záleží na kapacitě kondenzátoru

Popis přípravku

Přípravek je napájen napájecím napětím ± 15 V, které se do obvodu přivádí 4 mm zdírkami (pro přehlednost dále jen velké zdíčky) v sekci Napájení. Přípravek je rozdělený do 6 dílčích bloků (obrázek je jen ilustrační), přičemž po připojení napájecího napětí do sekce Napájení jsou u všech bloků nastaveny pracovní body. V každém bloku jsou zdíčky u významných bloků: IN, OUT, D (Drain), G (Gate) a S (Source). Pokud budete připojovat signál z generátoru, stačí propojit 1,5 mm zdíčku (dále jen malé zdíčky) IN vybraného bloku s malou zdíčkou sekce IN. Dále je nutné propojit malou zdíčku OUT daného bloku s malou zdíčkou v sekci OUT. Přípravek je také dále vybaven čtyřmi nezávislými dvojicemi malé a velké zdíčky (K, L, M, N).



2)

Připojte voltmetr k nezávislým dvojicím zdírek K,L. Propojovacími kablíky připojte vybrané malé zdíčky z bloku zesilovače k malým zdíčkám K, L. Z naměřené hodnoty napětí U_{RD} vypočítejte proud I_D . Hodnoty R_1 , R_2 a R_3 Vám sdělí vyučující. Po doměření 2. bodu obvod rozpojte.

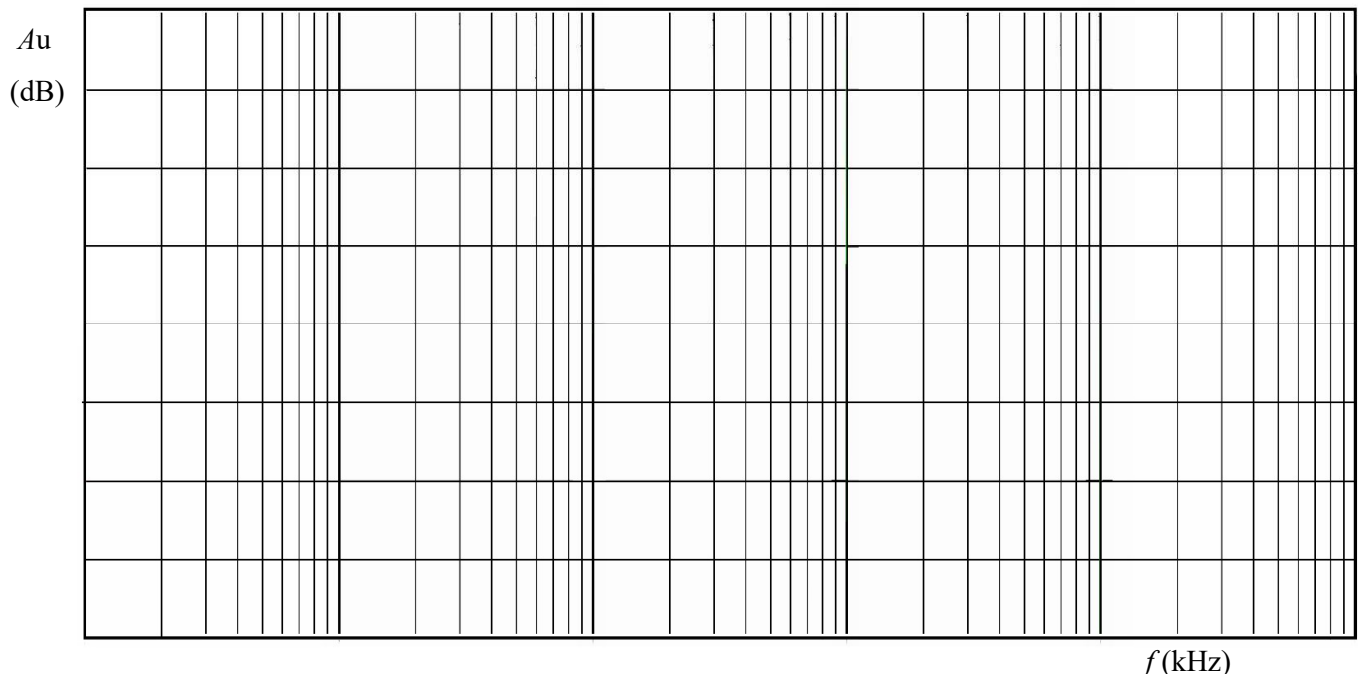
	$R_1 =$	$R_2 =$	$R_3 =$		
	k Ω	k Ω	k Ω		
Rezistor	R_D	I_D	U_{RD}	U_{DS}	U_{GS}
	k Ω	mA	V	V	V
R_1					
$R_1 \parallel R_2$					
$R_1 \parallel R_3$					

3)

Připojte generátor a 1. kanál osciloskopu do sekce IN, 2. kanál osciloskopu připojte do sekce OUT. Propojovacími kablíky připojte příslušnou malou zdíčku z těchto sekcí k příslušné malé zdírce v sekci zesilovače s JFETem N společný Source (IN-IN; OUT-OUT). Na generátoru nastavte amplitudu signálu 200 mVpp (hodnotu nastavte podle osciloskopu) a frekvenci 1 kHz. Zaznamenejte průběhy. Zvyšujte hodnotu úrovně vstupního signálu, při které ještě není výstupní signál zkreslený. Zapojení nerozpojte.

$U_{INmax} =$

Modulová kmitočtová charakteristika



	A_U (dB)	f_D (Hz)	f_H (kHz)
R_1			
$R_1 \parallel R_2$			
$R_1 \parallel R_3$			

5)

Přepojte výstup generátoru do vstupní zdířky desky s potenciometrem, druhou vyvedenou zdířku na této desce propojte se sekci IN přípravku se zesilovači. Na generátoru nastavte amplitudu signálu 200 mVpp a frekvenci 1 kHz. Na potenciometru nastavte hodnotu odporu 0 Ω , odečtěte výstupní napětí. Pak zvyšujte vložený odpor potenciometru až výstupní napětí klesne na polovinu. Poté na stupnici potenciometru přímo odečtěte velikost reálné části vstupního odporu.

$$R_{VST} = \quad \text{k}\Omega$$

Zapojení nechte totožné, pouze připojte generátor přímo do sekce IN a odpojte desku s potenciometrem z obvodu. Změřte přesně napětí na výstupu (U_{20}).

Zapojte desku s potenciometrem jedním vývodem do sekce OUT a druhým na GND. Na potenciometru nastavte 50 k Ω (R_P) a změřte přesně napětí na výstupu. Vypočítejte výstupní odpor zesilovače.

$$U_{20} =$$

$$U_2 =$$

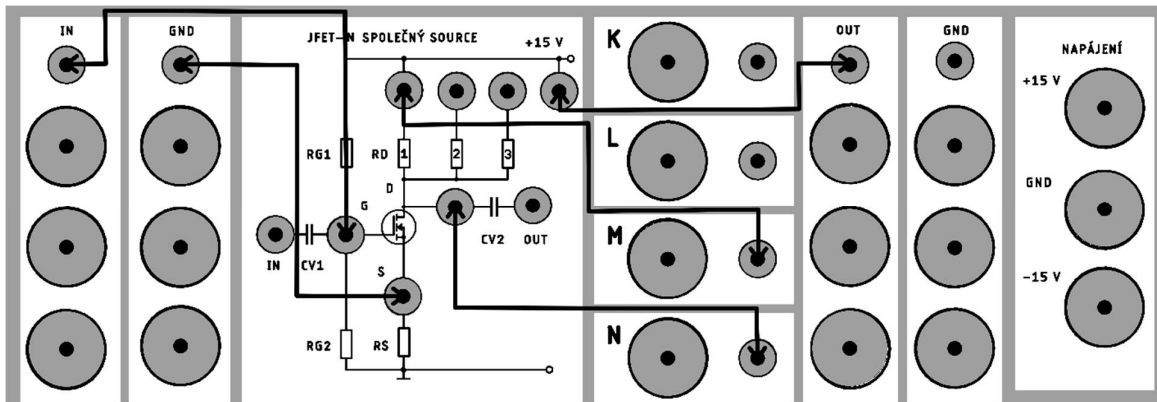
$$R_{VYST} = R_P \cdot \frac{U_{20} - U_2}{U_2} =$$

6) DOBROVOLNÝ ÚKOL

Zapojte obvod jako v bodě 3). Propojovacími kablíky připojte příslušnou malou zdičku ze sekce IN, OUT k příslušné malé zdičce v sekci zesilovače s MOSFETem N společný Drain. Jaké amplitudy dosahuje výstupní signál v porovnání se vstupním? K čemu se podle Vašeho názoru toto zapojení používá v praxi? Komentujte stručně v závěru.

7) DOBROVOLNÝ ÚKOL

Zapojte obvod podle níže uvedeného obrázku. Mezi svorky M, N zapojte ampérmetr, do sekce IN přiveďte nastavené napětí U_{GS} . Napětí U_{DS} nastavujte v sekci OUT.



U_{GS} (V)	U_{DS} (V)	0,1	0,2	0,5	0,6	1,0	1,2	1,5	2,0	3,0	5,0	9,0
1,4	I_D											
1,5	(mA)											

Závěr

Analogová elektronika 2 (FEKT-BPC-AE2)

Laboratorní úloha číslo X -protokol-verze B

Zesilovače s unipolárními tranzistory

Jméno a příjmení

Datum a čas měření

Skupina

Hodnocení vyučujícího

Zadání

- 1) V rámci domácí přípravy vypočítejte zadané příklady a odpovězte na otázky.
- 2) Naměřte nastavení pracovního bodu u zesilovače s JFETem N společný source. Naměřené hodnoty porovnejte s vypočítanými hodnotami z domácí přípravy.
- 3) Zaznamenejte vstupní a výstupní signál u zesilovače s JFETem N. Zapište hodnotu maximální úrovně vstupního signálu, při které ještě není výstupní signál zkreslený.
- 4) Změřte a zaznamenejte kmitočtovou charakteristiku zesilovače s JFETem N společný Source pro různé hodnoty R_D .
- 5) Změřte vstupní a výstupní odpor zesilovače s JFETem N.
- 6) Změřte vlastnosti zesilovače s MOSFETem typu N v zapojení se společným Drainem
- 7) Změřte V-A charakteristiku MOSFETu N. Komentujte výsledky.

Vypracování

- 1) Domácí příprava

Kontrolní otázky:

Co představuje písmeno F ve zkratkách MOSFET a JFET?

- a) fiery b) fable c) field d) function

Jaká součástka má v níže uvedeném schématu největší vliv na vstupní odpor zesilovače?

- a) R_{G2} b) R_{G1} c) C_{V1} d) T_1

$$U_{GS} = -0,6 \text{ V}$$

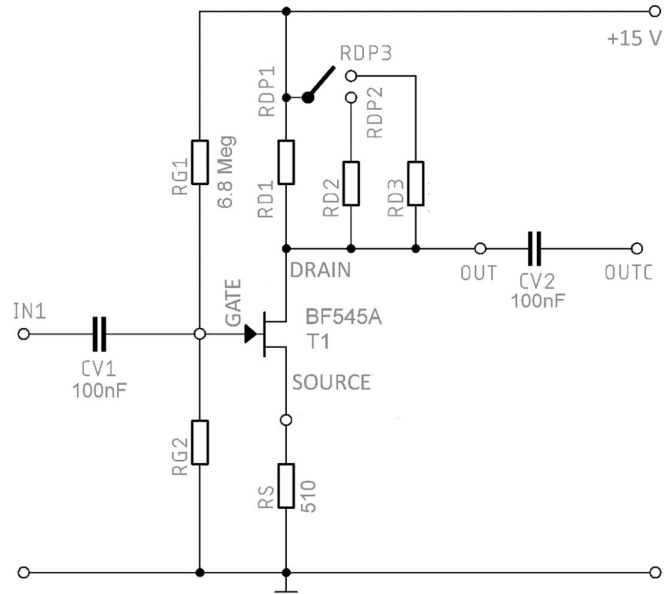
$$U_P = -0,4 \text{ V}$$

$$I_{Dsat} = 6,5 \text{ mA}$$

$$A_U \approx R_D / R_S = 10$$

Uvedené principiální schéma odpovídá měřenému Zesilovači s JFETem N v zapojení se společným Sourcem. Vypočítejte níže uvedené veličiny za využití teoretického úvodu, 2. Kirchhoffova zákona a Ohmova zákona.

Uvažujte, že přepínač u U_{RD} je v poloze uvedené na obrázku.



$$I_D = \left(\frac{I_{DSS}}{U_P^2} \right) (U_P - U_{GS})^2 =$$

$$\left(\frac{0,0065}{(-0,4)^2} \right) (-0,4 + 0,6)^2 = 1,625 \text{ mA}$$

$$R_{D1} = A_U \cdot R_S = 10 \cdot 510 = 5,1 \text{ k}\Omega$$

$$U_{DS} = U_{CC} - (U_{RS} + U_{RD1}) = U_{CC} - [I_D \cdot (R_S + R_{D1})] =$$

$$= 15 - [1,625 \cdot (0,51 + 5,1)] = 5,9 \text{ V}$$

$$U_{G2} = U_{RS} + U_{GS} = I_D \cdot R_S + U_{GS} = 1,625 \cdot 0,51 - 0,6 = 228 \text{ mV}$$

$$R_{G2} = \frac{U_{G2}}{(U_{CC} - U_{G2})} \cdot R_{G1} = \frac{0,228}{(15 - 0,228)} \cdot 6,8 \cdot 10^6 = 105 \text{ k}\Omega$$

Nyní uvažujte, že dojde k přepínání přepínače, tedy i změně zesílení. Vypočítejte níže uvedené veličiny.

$$R_{D2} \text{ (pro } A_U=7) = \frac{1}{\frac{1}{A_U \cdot R_S} - \frac{1}{R_{D1}}} = \frac{1}{\frac{1}{7 \cdot 510} - \frac{1}{5100}} = 11,9 \text{ k}\Omega$$

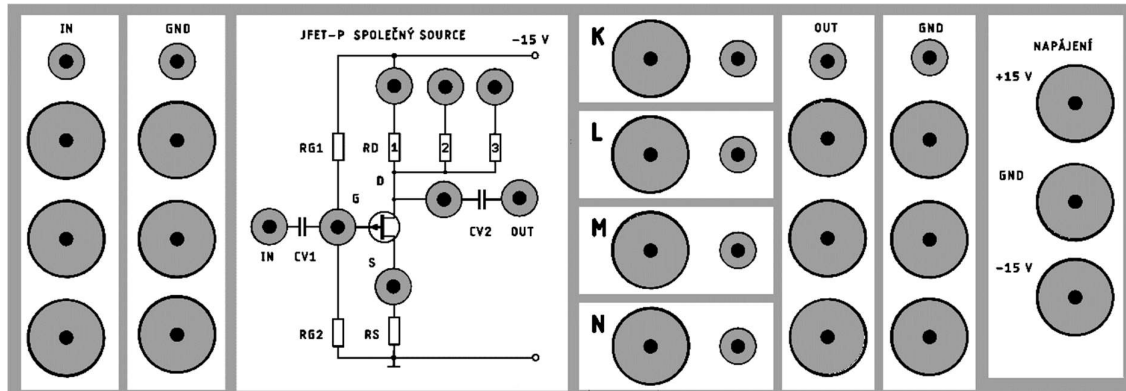
$$R_{D3} \text{ (pro } A_U=4,2) = \frac{1}{\frac{1}{A_U \cdot R_S} - \frac{1}{R_{D1}}} = \frac{1}{\frac{1}{4,2 \cdot 510} - \frac{1}{5100}} = 3,7 \text{ k}\Omega$$

Ovlivní zesílení obvodu kondenzátor zapojený paralelně s R_S ?

- a) ano b) ne c) záleží na kapacitě kondenzátoru

Popis přípravku

Přípravek je napájen napájecím napětím ± 15 V, které se do obvodu přivádí 4 mm zdírkami (pro přehlednost dále jen velké zdíčky) v sekci Napájení. Přípravek je rozdělený do 6 dílčích bloků (obrázek je jen ilustrační), přičemž po připojení napájecího napětí do sekce Napájení jsou u všech bloků nastaveny pracovní body. V každém bloku jsou zdíčky u významných bloků: IN, OUT, D (Drain), G (Gate) a S (Source). Pokud budete připojovat signál z generátoru, stačí propojit 1,5 mm zdíčku (dále jen malé zdíčky) IN vybraného bloku s malou zdíčkou sekce IN. Dále je nutné propojit malou zdíčku OUT daného bloku s malou zdíčkou v sekci OUT. Přípravek je také dále vybaven čtyřmi nezávislými dvojicemi malé a velké zdíčky (K, L, M, N).



2)

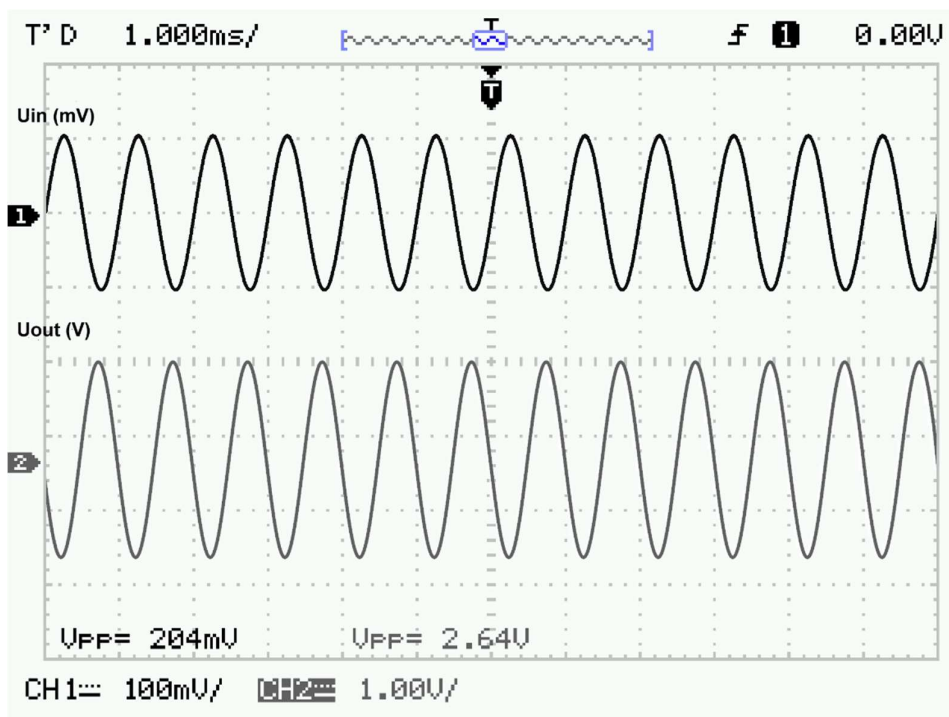
Připojte voltmetr k nezávislým dvojicím zdírek K,L. Propojovacími kablíky připojte vybrané malé zdíčky z bloku zesilovače k malým zdíčkám K, L. Z naměřené hodnoty napětí U_{RD} vypočítejte proud I_D . Hodnoty R_1 , R_2 a R_3 Vám sdělí vyučující. Po doměření 2. bodu obvod rozpojte.

	$R_1 =$	$k\Omega$	$R_2 =$	$k\Omega$	$R_3 =$	$k\Omega$
Rezistor	R_D		I_D		U_{RD}	U_{DS}
		$k\Omega$		mA		V
	R_1	5,1	1,70	8,67	4,99	-0,64
	$R_1 \parallel R_2$	3,6	1,85	6,62	7,44	-0,65
	$R_1 \parallel R_3$	2,1	1,77	3,72	9,92	-0,67

3)

Připojte generátor a 1. kanál osciloskopu do sekce IN, 2. kanál osciloskopu připojte do sekce OUT. Propojovacími kablíky připojte příslušnou malou zdíčku z těchto sekcí k příslušné malé zdírce v sekci zesilovače s JFETem N společný Source (IN-IN; OUT-OUT). Na generátoru nastavte amplitudu signálu 200 mVpp (hodnotu nastavte podle osciloskopu) a frekvenci 1 kHz. Zaznamenejte průběhy. Zvyšujte hodnotu úrovně vstupního signálu, při které ještě není výstupní signál zkreslený. Zapojení nerozpojte.

$$U_{INmax} = 1,4 \text{ Vpp}$$



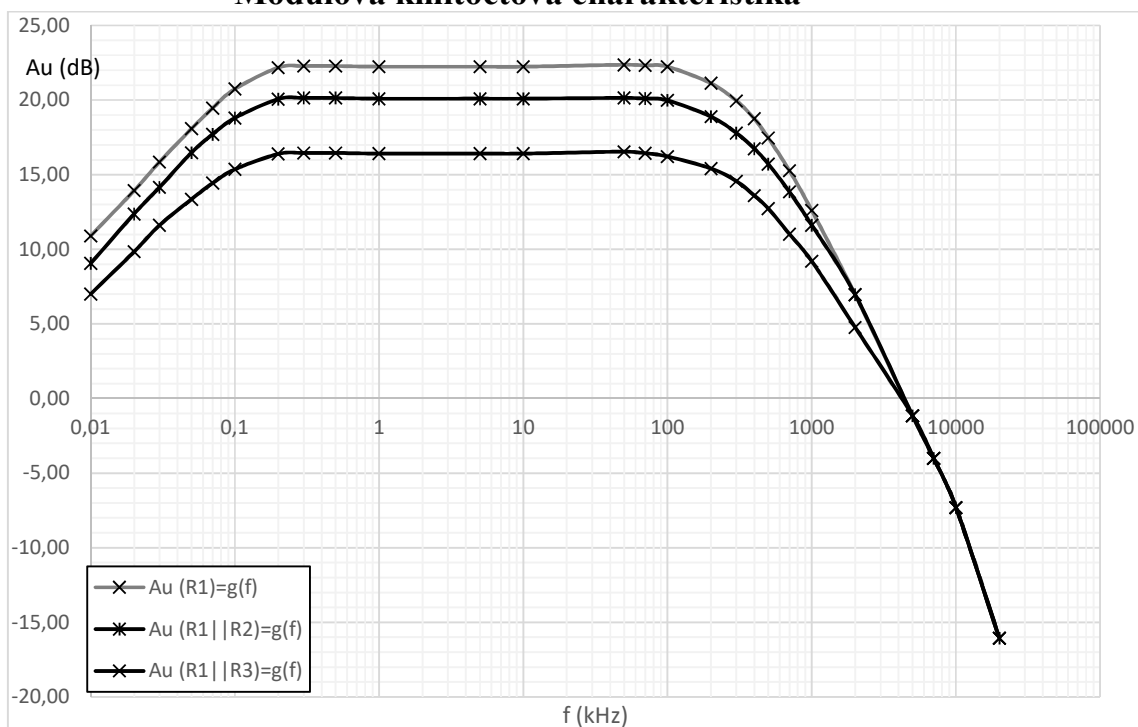
4)

Ponechte totožné zapojení jako ve 3. bodě. Během měření odečítejte vstupní a výstupní napětí při zvolených kmitočtech. V části, kde je křivka konstantní je dostačující měřit pouze několik málo bodů na dekádu, naopak při lomu křivky je nutné měřit po malých krocích. Zakreslete modulovou kmitočtovou charakteristiku. Vyznačte a zaznamenejte mezní kmitočty. Obvod nerozpojujte.

f [Hz]	U_1 [mV]	U_{21} [mV]	A_1 [dB]	U_{22} [mV]	A_2 [dB]	U_{23} [mV]	A_3 [dB]
0,01	201	360	9,06	705	10,90	450	7,00
0,02	201	527	12,37	1000	13,94	624	9,84
0,03	201	647	14,15	1247	15,85	765	11,61
0,05	202	850	16,48	1620	18,08	940	13,36
0,07	202	979	17,71	1900	19,47	1064	14,43
0,1	202	1110	18,80	2200	20,74	1184	15,36
0,2	200	1272	20,07	2570	22,18	1320	16,39
0,3	200	1282	20,14	2600	22,28	1330	16,46
0,5	200	1282	20,14	2600	22,28	1330	16,46
1	201	1282	20,09	2600	22,24	1330	16,41
5	201	1282	20,09	2600	22,24	1330	16,41
10	201	1282	20,09	2600	22,24	1330	16,41
50	198	1270	20,14	2600	22,37	1330	16,54
70	199	1270	20,10	2600	22,32	1320	16,43
100	201	1265	19,98	2600	22,24	1300	16,21
200	200	1110	18,89	2276	21,12	1180	15,42
300	200	979	17,80	1989	19,95	1070	14,57
400	198	859	16,75	1714	18,75	947	13,59

500	200	770	15,71	1493	17,46	866	12,73
700	201	625	13,85	1166	15,27	715	11,02
1000	198	476	11,62	845	12,60	571	9,20
2000	202	284	6,96	452	6,96	350	4,77
5000	199	110	-1,15	176	-1,15	186	-1,15
7000	201	80	-4,00	124	-4,00	134	-4,00
10000	202	55	-7,30	87	-7,30	88	-7,30
20000	201	20	-16,04	32	-16,04	36	-16,04

Modulová kmitočtová charakteristika



	A_U (dB)	f_D (Hz)	f_H (kHz)
R_1	22,24	50	340
$R_1 \parallel R_2$	20,17	60	360
$R_1 \parallel R_3$	16,18	65	410

5)

Přepojte výstup generátoru do vstupní zdiřky desky s potenciometrem, druhou vyvedenou zdiřku na této desce propojte se sekci IN přípravku se zesilovači. Na generátoru nastavte amplitudu signálu 200 mVpp a frekvenci 1 kHz. Na potenciometru nastavte hodnotu odporu 0 Ω , odečtěte výstupní napětí. Pak zvyšujte vložený odpor potenciometru až výstupní napětí klesne na polovinu. Poté na stupnici potenciometru přímo odečtěte velikost reálné části vstupního odporu.

$$R_{VST} = 100 \text{ k}\Omega$$

Zapojení nechte totožné, pouze připojte generátor přímo do sekce IN a odpojte desku s potenciometrem z obvodu. Změřte přesně napětí na výstupu (U_{20}).

Zapojte desku s potenciometrem jedním vývodem do sekce OUT a druhým na GND. Na potenciometru nastavte 50 k Ω (R_P) a změřte přesně napětí na výstupu. Vypočítejte výstupní odpor zesilovače.

$$U_{20}=900 \text{ mVrms}$$

$$U_2= 825 \text{ mVrms}$$

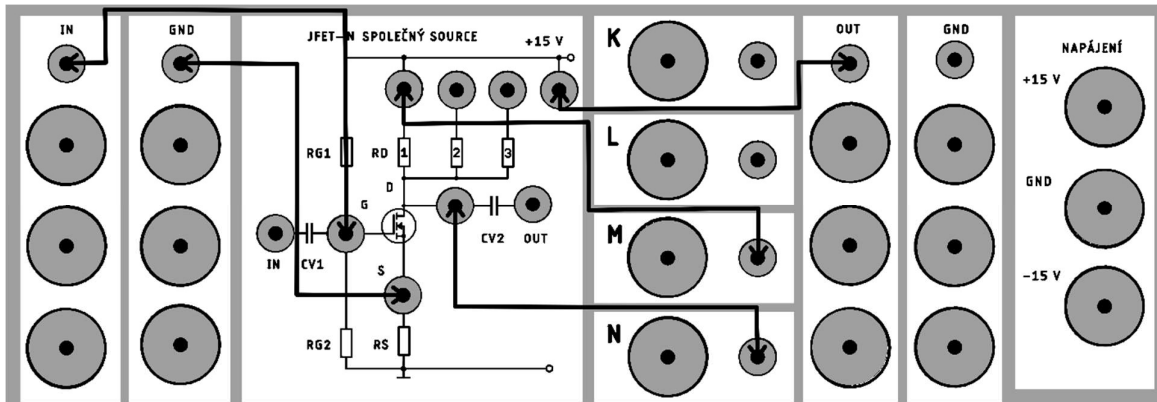
$$R_{VYST} = R_P \cdot \frac{U_{20}-U_2}{U_2} = 50 \cdot \frac{900-8}{825} = 4,5 \text{ k}\Omega$$

6) DOBROVOLNÝ ÚKOL

Zapojte obvod jako v bodě 3). Propojovacími kablíky připojte příslušnou malou zdiřku ze sekcí IN, OUT k příslušné malé zdiřce v sekci zesilovače s MOSFETem N společný Drain. Jaké amplitudy dosahuje výstupní signál v porovnání se vstupním? K čemu se podle Vašeho názoru toto zapojení používá v praxi? Komentujte stručně v závěru.

7) DOBROVOLNÝ ÚKOL

Zapojte obvod podle níže uvedeného obrázku. Mezi svorky M, N zapojte ampérmetr, do sekce IN přiveďte nastavené napětí U_{GS} . Napětí U_{DS} nastavujte v sekci OUT.



U_{GS} (V)	U_{DS} (V)	0,1	0,2	0,5	0,6	1,0	1,2	1,5	2,0	3,0	5,0	9,0
1,4	I_D	1,21	1,38	1,45	1,52	1,59	1,61	1,65	1,79	2,11	3,09	5,44
1,5	(mA)	5,17	5,92	6,28	6,31	6,69	6,91	7,28	7,72	8,79	11,2	16,6