

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA INFORMAČNÍCH TECHNOLOGIÍ
ÚSTAV POČÍTAČOVÝCH SYSTÉMŮ

FACULTY OF INFORMATION TECHNOLOGY
DEPARTMENT OF COMPUTER SYSTEMS

BEZDRÁTOVÝ HERNÍ OVLADAČ PRO PLATFORMU FITKIT

BAKALÁŘSKÁ PRÁCE

BACHELOR'S THESIS

AUTOR PRÁCE

AUTHOR

ALEŠ DUJÍČEK

BRNO 2013



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA INFORMAČNÍCH TECHNOLOGIÍ
ÚSTAV POČÍTAČOVÝCH SYSTÉMŮ

FACULTY OF INFORMATION TECHNOLOGY
DEPARTMENT OF COMPUTER SYSTEMS

BEZDRÁTOVÝ HERNÍ OVLADAČ PRO PLATFORMU FITKIT

WIRELESS GAME CONTROLLER FOR FITKIT PLATFORM

BAKALÁŘSKÁ PRÁCE

BACHELOR'S THESIS

AUTOR PRÁCE

AUTHOR

ALEŠ DUJÍČEK

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. VÁCLAV ŠIMEK

BRNO 2013

Abstrakt

Cílem této práce je návrh a realizace bezdrátového herního ovladače, který komunikuje v ISM pásmu 2,4 GHz, pro platformu FITkit. V práci jsou popsány možnosti komunikace v tomto pásmu, návrh hardware ovladače a rozšiřujícího modulu pro FITkit a implementace firmware ovladače.

Abstract

The aim of this work is design and creation of wireless game controller for FITkit platform, which communicates in ISM band 2.4 GHz. In this work are described design of controller and module for FITkit and implementation of firmware.

Klíčová slova

herní ovladač, bezdrátový, FITkit, IEEE 802.15.4

Keywords

game controller, wireless, FITkit, IEEE 802.15.4

Citace

Aleš Dujiček: Bezdrátový herní ovladač pro platformu FITkit, bakalářská práce, Brno, FIT VUT v Brně, 2013

Bezdrátový herní ovladač pro platformu FITkit

Prohlášení

Prohlašuji, že jsem tuto bakalářskou práci vypracoval samostatně pod vedením pana Ing. Václava Šimka. Uvedl jsem všechny literární prameny a publikace, ze kterých jsem čerpal.

.....

Aleš Dujíček
21. května 2013

Poděkování

Tímto bych chtěl poděkovat mému vedoucímu práce, Ing. Václavu Šimkovi, za jeho velmi ochotnou pomoc při řešení práce.

© Aleš Dujíček, 2013.

Tato práce vznikla jako školní dílo na Vysokém učení technickém v Brně, Fakultě informačních technologií. Práce je chráněna autorským zákonem a její užití bez udělení oprávnění autorem je nezákonné, s výjimkou zákonem definovaných případů.

Obsah

1 Úvod	2
2 Platforma FITkit	3
2.1 Hardwarové vybavení FITkitu	3
2.2 Možnosti připojení periférií k FITkitu	4
3 Bezdrátová komunikace v pásmu 2,4 GHz	5
3.1 Standard IEEE 802.15.4	5
4 Návrh herního ovladače	9
4.1 Periferie ovladače	9
4.2 Rozmístění periférií na ovladači	10
4.3 Připojení přijímače k FITkitu	10
5 Návrh hardware ovladače	11
5.1 Napájecí obvod ovladače	11
5.2 Mikrokontrolér MC9S08QE8	12
5.3 Rádiový modul MC13202	13
5.4 Akcelerometr MMA7660	15
5.5 Kapacitní tlačítka	17
5.6 Mechanická tlačítka a joystick	18
5.7 Rozšiřující modul FITkitu	19
6 Popis řešení	20
6.1 Návrh desky plošných spojů	20
6.2 Výroba a osazení DPS	20
6.3 Implementace firmware ovladače	21
6.4 Demonstrační aplikace na FITkitu	22
7 Závěr	24
A Schémata ovladače	27
B Schéma modulu pro FITkit	31
C Fotografie ovladače	32
D Fotografie modulu pro FITkit	33

Kapitola 1

Úvod

Bezdrátová periferní zařízení jsou trendem nejen u herních konzolí, všechny nejznámější herní konzole dnes už mají ovladače bezdrátové, ale i v oblasti periférií osobních počítačů, na trhu jsou běžně dostupné např. bezdrátové myši, klávesnice a tiskárny.

Použití bezdrátového připojení ovladače umožňuje jeho pohodlnější používání, protože uživatele nijak neomezuje kabel, kterým by byl ovladač připojen. Nevýhodou ale je, že ovladač nemůže být napájen ze zařízení, ke kterému je připojen, ale musí mít vlastní napájení.

FITkit je platforma vyvinutá pro podporu výuky v oblasti vestavěných systémů. Herní ovladač by mu přinesl nové možnosti jeho využití při tvorbě aplikací, zejména her. To by mohlo přispět k jeho vyšší popularitě při tvorbě projektů ve výuce.

K bezdrátové komunikaci je využito bezlicenční pásmo 2,4 GHz, konkrétně technologie založená na standardu IEEE 802.15.4, která je určena pro komunikaci na krátkou vzdálenost zařízeními s nízkou spotřebou.

Cílem práce je navrhnout a sestavit bezdrátový herní ovladač pro FITkit. Druhá kapitola stručně charakterizuje platformu FITkit. Ve třetí kapitole jsou diskutovány možnosti bezdrátové komunikace v ISM pásmu 2,4 GHz a je zde podrobněji popsán komunikační standard IEEE 802.15.4, který byl pro bezdrátovou komunikaci FITkitu s ovladačem vybrán. Čtvrtá kapitola se věnuje výběru vhodných ovládacích prvků pro ovladač a návrhu jejich rozmístění na ovladači, aby jeho používání bylo snadné a pohodlné. V páté kapitole jsou popsány konkrétní vybrané součástky pro ovladač, jejich zapojení a způsob komunikace mezi nimi. Šestá kapitola je věnována popisu návrhu desky plošných spojů, její výroby a osazení, implementace firmware ovladače a demonstrační aplikace pro FITkit.

Kapitola 2

Platforma FITkit

FITkit je platforma zaměřená na podporu výuky v oblasti vestavěných systémů na Fakultě informačních technologií Vysokého učení technického v Brně, kde byla také vyvinuta. Jedná se vlastně o samostatnou vývojovou desku, kterou mají studenti k dispozici při řešení projektů. Již bylo vyvinuto několik verzí FITkitu, tato kapitola je zaměřena na, v současné době nejnovější, verzi 2.0. [12]



Obrázek 2.1: FITkit [12]

2.1 Hardwarové vybavení FITkitu

Pro návrh vestavěných systémů poskytuje FITkit mikroprocesor rodiny MSP430 od firmy Texas Instruments a FPGA řady Spartan 3 od firmy Xilinx. Vestavěné systémy jsou zařízení, která v sobě mají zabudovaný počítač a zpravidla nějaký specializovaný hardware. Příkladem vestavěných systémů jsou domácí spotřebiče, mobilní telefony nebo hudební přehrávače. K jejich návrhu je dále možné využít mnoho periférií, které FITkit obsahuje:

- dvouřádkový 16znakový LCD displej

- klávesnice s 16 tlačítky uspořádanými do matice 4x4
- PS/2 rozhraní pro připojení klávesnice a myši
- audio vstup a výstup
- VGA výstup
- RS-232
- 8 MB paměti SDRAM
- 512 kB paměti flash

16bitový mikrokontrolér MSP430 obsahuje 92 kB paměti flash pro program a data, 8 kB paměti RAM, 16bitové časovače, analogový komparátor, AD a DA převodníky, sériové rozhraní UART a USART, teploměr. Všechny tyto periferie poskytují dostatek prostředků pro realizaci široké škály hardwarových projektů.

Programovatelné hradlové pole FPGA (field programmable gate array) je integrovaný obvod, který obsahuje konfigurovatelné logické bloky, kterým se definuje jejich funkce a vzájemné propojení. Je tak vlastně naprogramován hardwarový obvod na úrovni logických hradel. FPGA na FITkitu disponuje také celkem čtyřmi blokovými pamětmi (BRAM), každá má velikost 16384 bitů. Tyto paměti mohou být použity s datovou šířkou 1, 2, 4, 9, 18 nebo 36 bitů.

K FPGA jsou také připojeny všechny periferie FITkitu, pro práci s nimi je tedy nutné implementovat v FPGA řadič pro tyto periferie, které jsou dostupné v knihovně aplikací, je tedy možné je přímo použít. Využití těchto periférií je možné také aplikacemi z mikrokontroléru díky jeho propojení s FPGA pomocí rozhraní SPI.

Pro programování hradlového pole FPGA se využívá jazyk VHDL, ve kterém je obvod popisován pomocí entit a architektur. Entita definuje rozhraní komponenty, její vstupní a výstupní signály. Prostřednictvím architektur je pak popisována funkce komponenty.

2.2 Možnosti připojení periférií k FITkitu

Pro připojení periférií k FITkitu je možné využít standardní rozhraní VGA, PS/2 a sériový port RS232, která jsou již zmíněna v předchozí kapitole.

Další možností je použití kolíkové lišty JP9, kam jsou vyvedeny piny mikrokontroléru. To umožňuje využít například časovače, PWM výstup, AD a DA převodníky, sériová rozhraní mikrokontroléru v připojených obvodech.

Nejvíce flexibilní rozhraní poskytuje kolíková lišta JP10, ke které jsou připojeny vývody FPGA. Tím je poskytnuto velmi univerzální rozhraní pro připojení přídavných modulů k FITkitu řízených řadičem implementovaným v FPGA.

Kapitola 3

Bezdrátová komunikace v pásmu 2,4 GHz

Pásmo 2,4 GHz patří mezi tzv. ISM (Industrial, Scientific and Medical) pásma a je možné jej využívat bez licence telekomunikačního úřadu, proto je jeho použití rozšířeno v mnoha bezdrátových technologiích. [13]

Wi-Fi, Bluetooth a ZigBee jsou příklady komunikačních standardů, které využívají pásmo 2,4 GHz. Každá z těchto technologií má jiné vlastnosti a nachází tak uplatnění v různých oblastech.

Wi-Fi (nebo také WLAN) je množina komunikačních technologií, které jsou definovány standardem IEEE 802.11. Existuje však několik verzí tohoto standardu, např. 802.11b/g/n. Wi-Fi má nejširší uplatnění v oblasti lokálních počítačových sítí (LAN). Díky vysoké přenosové rychlosti (až 54 Mbit/s) nachází využití především k připojení mobilních telefonů, notebooků a tabletů do lokálních sítí a k internetu. [11]

Standard IEEE 802.15.1 definuje bezdrátovou technologii označovanou jako Bluetooth, která je navržena pro malá zařízení s nízkou spotřebou pro přenos dat na krátké vzdálenosti. Nahrazuje tak připojení takových zařízení kabelem. Bluetooth je využíváno zejména k připojování periférií, např. myši a klávesnic, k osobním počítačům, ale také třeba k přenosu dat mezi mobilními telefony a tablety. [11]

ZigBee je jednoduchý bezdrátový komunikační standard s nízkými požadavky na hardware podobně jako Bluetooth. Využití nachází v oblasti řízení budov, spotřební elektroniky a automatizace. Tato technologie je postavena na standardu IEEE 802.15.4, který definuje fyzickou a spojovou vrstvu. Nad nimi je definována síťová vrstva, která zabezpečuje připojování k síti a odpojování od ní, zabezpečení a směrování paketů. [8]

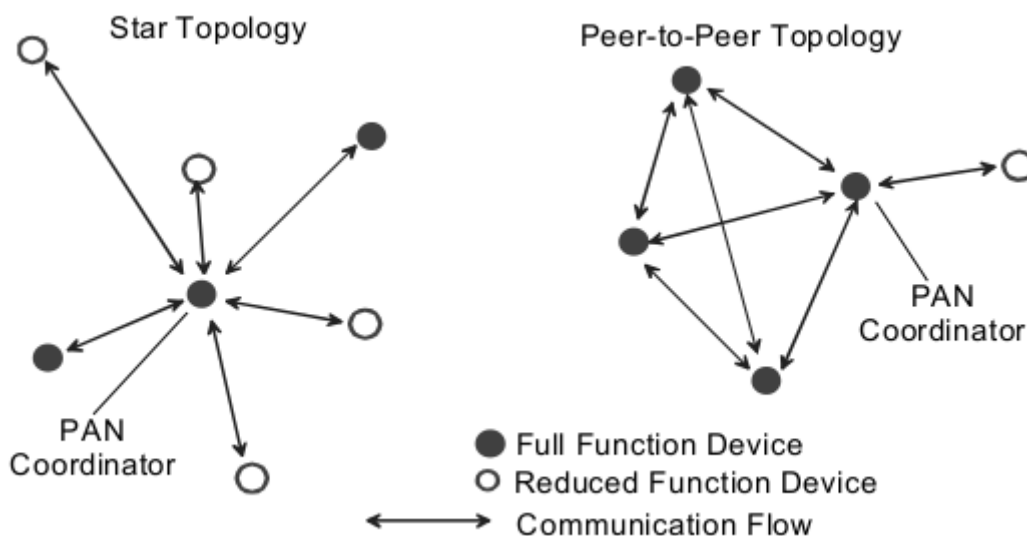
Pro bezdrátovou komunikaci ovladače jsem zvolil samotný standard IEEE 802.15.4, který se mi vzhledem k jeho vlastnostem zdál velmi vhodný. Tento standard bude podrobněji popsán v následující podkapitole. ZigBee není použito kvůli jednoduchosti. Ovladač s přijímačem vytváří velice jednoduchou topologii sítě a nebylo tak potřeba použít složitější protokol.

3.1 Standard IEEE 802.15.4

Standard IEEE 802.15.4 definuje fyzickou vrstvu (PHY) a spojovou (MAC) vrstvu pro osobní bezdrátové sítě s nízkou přenosovou rychlostí (LR-WPAN). Informace uvedené v této kapitole jsou čerpány přímo ze standardu [9].

V síti dle standardu vystupují dva typy zařízení. Jeden je označován jako FFD (full-function device), jde o zařízení, které musí podporovat všechny funkce definované standardem. Takové zařízení potom může vystupovat jako koordinátor sítě, který síť řídí. Druhý typ zařízení se označuje RFD (reduced-function device). Taková zařízení implementují standard jen částečně, díky tomu jim stačí méně paměti a výpočetního výkonu a mohou tak mít menší spotřebu energie a být levnější.

Standard také definuje dvě topologie sítě, které mohou zařízení vytvořit. Obě jsou znázorněny na obrázku 3.1. Topologie hvězda je tvořena z koordinátora sítě, který síť řídí. Ostatní zařízení v síti pak přímo komunikují pouze s ním. Druhým typem je topologie peer to peer, kde také vystupuje koordinátor sítě, ale zařízení mohou komunikovat i přímo mezi sebou, pokud jsou vzájemně v dosahu.



Obrázek 3.1: Topologie sítě [9]

3.1.1 Fyzická vrstva standardu IEEE 802.15.4

Fyzická vrstva standardu definuje tři frekvenční pásma pro přenos dat:

- 868–868.6 MHz (1 kanál)
- 902–928 MHz (10 kanálů)
- 2400–2483.5 MHz (16 kanálů)

Pro každé pásmo definuje také způsob kódování a modulace dat, maximální přenosovou rychlost a další parametry přenosu.

Dále definuje fyzická vrstva také formát rámce, který je znázorněn na obrázku 3.2. Rámec je tvořen třemi částmi: synchronizační hlavičkou (SHR, synchronization header), hlavičkou fyzické vrstvy (PHR, PHY header) a datovou částí (PHY payload). Pole preamble, kterým hlavička začíná, slouží příjemci rámce k synchronizaci a je standardem definováno jako čtyři bajty s hodnotou nula. Za ním následuje pole SFD (start frame delimiter), které indikuje konec synchronizace. Standard definuje jeho binární hodnotu 1110 0101.

V 8bitovém poli frame length je uložena 7bitová hodnota udávající délku datové části rámce, která může být nejvýše 127, zbývající bit je rezervován.

Octets: 4	1	1		variable
Preamble	SFD	Frame length (7 bits)	Reserved (1 bit)	PSDU
SHR		PHR		PHY payload

Obrázek 3.2: Formát rámce fyzické vrstvy [9]

3.1.2 Spojová vrstva standardu IEEE 802.15.4

Spojová vrstva definuje pro samotnou komunikaci mezi zařízeními čtyři typů rámců:

- signální rámeček (beacon frame)
- datový rámeček (data frame)
- potvrzovací rámeček (ACK frame)
- řídicí rámeček (MAC command frame)

Beacon frame slouží k synchronizaci zařízení v síti a definuje strukturu tzv. superrámce. Superrámeček je právě tvořen všemi přenosy mezi dvěma následujícími rámcí beacon.

Superrámeček je rozdělen na dvě části. V první mohou vysílat libovolná zařízení v síti, řídí se přitom mechanismem CSMA/CA. V druhé části jsou garantované časové sloty, které jsou přidělovány koordinátorem sítě. V těchto slotech smí vysílat jen zařízení, kterým byl slot přidělen.

Síť ale může být provozována také v režimu bez beacon rámců. Komunikace potom probíhá asynchronně a vysílání je řízeno přístupovou metodou CSMA/CA. Výhodou tohoto režimu je, že zařízení nemusí být probouzena pro příjem beacon rámců, to umožňuje dosáhnout nižší spotřeby zařízení.

Rámeček na úrovni spojové vrstvy zobrazený na obrázku 3.3 se skládá z hlavičky (MHR, MAC header), datové části (MAC payload) a kontrolního součtu (FCS, frame check sum). V hlavičce se nachází pole frame control, sekvenční číslo a adresy.

Pole frame control obsahuje příznaky, které definují, o který typ rámce se jedná, použitý formát adres v adresové části rámce, zda je použito zabezpečení, vyžadováno potvrzení rámce a některé další. Sekvenční číslo slouží k přiřazení potvrzovacích rámců k datovým rámcům, mělo by být zvoleno náhodně a po každém odeslaném rámcí inkrementováno o jedna. Adresová část hlavičky může obsahovat zdrojovou a cílovou adresu sítě a zařízení v závislosti na nastavení příznaků v poli frame control. Adresy zařízení mohou být 8bajtové nebo zkrácené 2bajtové.

Bezchybnost doručení rámce je zabezpečena 16bitovým kontrolním součtem. Jedná se o cyklický redundantní součet (CRC), který je vypočítán pomocí polynomu, který definuje standard.

Octets: 2	1	0/2	0/2/8	0/2	0/2/8	variable	2
Frame control	Sequence number	Destination PAN identifier	Destination address	Source PAN identifier	Source address	Frame payload	FCS
		Addressing fields					
MHR						MAC payload	MFR

Obrázek 3.3: Formát rámce spojové vrstvy [9]

CSMA/CA

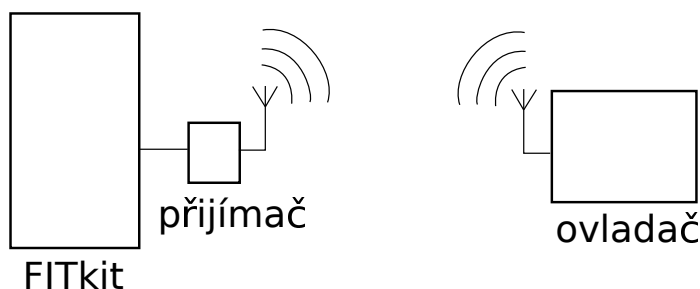
Standard na úrovni spojové vrstvy definuje také přístupovou metodu ke sdílenému přenosovému médiu, která má zabránit kolizím při vysílání. Jedná se o metodu CSMA/CA (carrier sense multiple access with collision avoidance). Využití této metody pro zařízení znamená, že pokud se chystá vysílat, tak nejdříve náhodnou dobu čeká a naslouchá na kanálu. Pokud po tuto dobu žádné jiné zařízení nevysílá, je frekvence považována za volnou a zařízení může začít vysílat. Pokud kanál volný není, pak zařízení prodlouží interval, ze kterého je vybírána náhodná doba čekání, a čeká znovu.

Tímto mechanismem je předcházeno vzniku kolizí, nemůže však být vyloučen vznik kolize, pokud by dvě zařízení začala vysílat ve stejný okamžik.

Kapitola 4

Návrh herního ovladače

Tato kapitola popisuje návrh bezdrátového ovladače. V jednotlivých podkapitolách je popsáno, jaké periferie bude ovladač obsahovat, rozmístění ovládacích prvků a způsob připojení ovladače k FITkitu. Schematicky je připojení ovladače k FITkitu znázorněno na obrázku 4.1.



Obrázek 4.1: Schéma FITkitu a ovladače

4.1 Periferie ovladače

Pro ovládání aplikací bude ovladač poskytovat FITkitu vstupy z jeho periférií, kterými jsou tlačítka, joystick a akcelerometr. Tyto periferie by měly poskytovat pohodlné a dostatečné možnosti ovládání aplikací.

Protože uživatel potřebuje ve hrách ovládat pohyb postav nebo jiných objektů, obsahuje navrhovaný ovladač čtyři směrová tlačítka. Ze stejného důvodu je na ovladači joystick, který umožňuje jemně ovládat intenzitu pohybu ve zvoleném směru. Joystick navíc umožňuje vychýlení v libovolném směru, není tedy omezen jen na osm základních směrů, které umožňují zvolit tlačítka. Použití joysticku by tak mělo být mnohem flexibilnější a pohodlnější.

Dále hráč potřebuje mít možnost vyvolávat různé akce, např. střelbu v akčních hrách. K těmto účelům jsou přidána další dvě tlačítka. Navíc jsou přidána ještě dvě kapacitní tlačítka, která mohou být využita například pro potvrzení volby v nabídce. Konkrétní využití tlačítek ale záleží na dané aplikaci.

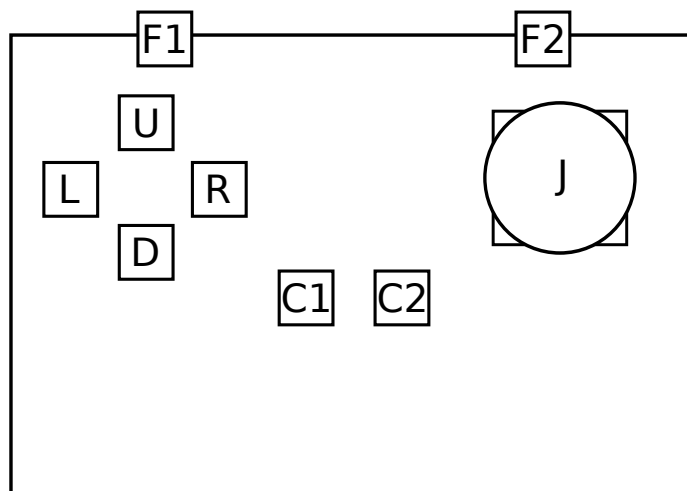
Akcelerometr je zařízení, které měří změnu rychlosti svého pohybu. To umožňuje snímat pohyb ovladače uživatelem a zapojit jej tak více do děje hry. Akcelerometry můžeme dnes

běžně najít v ovladačích komerčně prodávaných herních konzolích nebo například v mobilních telefonech a tabletech.

4.2 Rozmístění periférií na ovladači

Používání ovladače by mělo být pro uživatele pohodlné, proto jsem se snažil všechny ovládací prvky umístit na ovladači tak, aby byly snadno dostupné a jednoduše použitelné při jeho držení v ruce.

Umístění tlačítek na navrženém ovladači je znázorněno na obrázku 4.2. Tlačítka L, R, U, D jsou směrová tlačítka, C1 a C2 kapacitní tlačítka. Tlačítka F1 a F2 se nachází na hraně ovladače a jsou určena pro stisk z přední strany. To umožňuje jejich pohodlné používání při držení ovladače v ruce. Joystick je označen J.



Obrázek 4.2: Schéma rozmístění ovládacích prvků ovladače

4.3 Připojení přijímače k FITkitu

Navrhovaný ovladač je bezdrátový. Protože FITkit neobsahuje žádné bezdrátové rozhraní, bylo potřeba vytvořit k FITkitu rozšiřující modul, který umožní FITkitu přijímat data z ovladače.

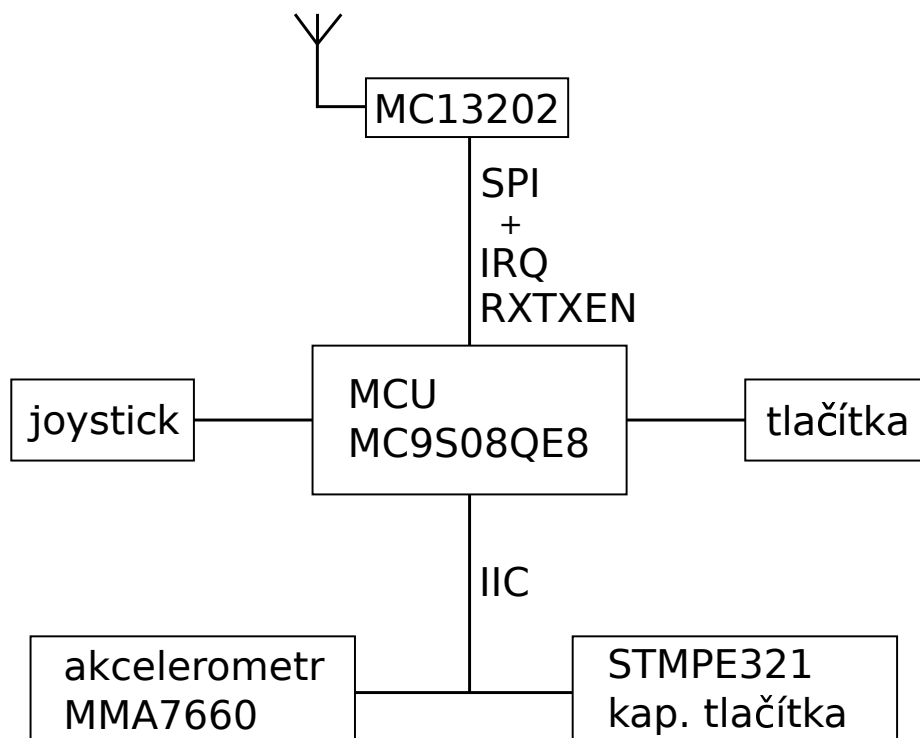
Připojení tohoto modulu je realizováno na kolíkové liště JP9 na FITkitu, na kterou je vyvedeno napájení a piny mikrokontroléru, kde je také přístupné sériové SPI rozhraní pro komunikaci s rádiovým modulem. Ten je použit stejný jako na samotném ovladači a je podrobněji popsán v kapitole 5.3.

Kapitola 5

Návrh hardware ovladače

Tato kapitola popisuje, jaké součástky byly pro bezdrátový ovladač vybrány, jak jsou vzájemně propojeny a jak spolu komunikují.

Blokové schéma na obrázku 5.1 zobrazuje, jak jsou jednotlivé komponenty ovladače propojeny. Činnost ovladače je řízena mikrokontrolérem MC9S08QE8, ke kterému jsou prostřednictvím vstupů a výstupů pro obecné použití a sběrnic IIC a SPI připojeny všechny ostatní komponenty.

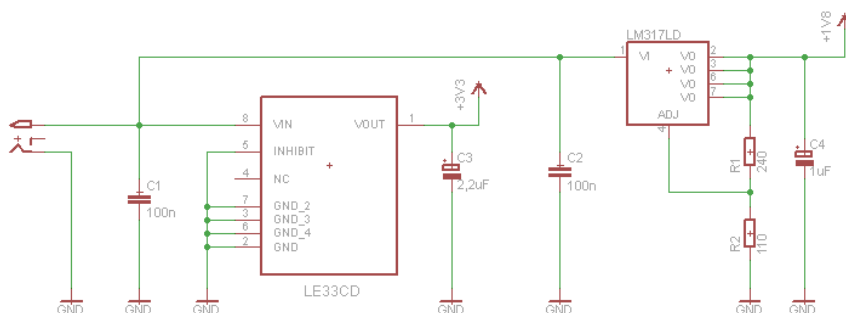


Obrázek 5.1: Schéma zapojení ovladače

5.1 Napájecí obvod ovladače

Důležitou částí obvodu ovladače je napájení. Pro napájení integrovaných obvodů na ovladači jsou potřeba dvě úrovně napětí: 3,3 V a 1,8 V. Na desce jsou proto zapojeny dva stabilizátory

napětí, kde každý poskytuje jednu z potřebných úrovní napětí. Zapojení napájecího obvodu je na schématu 5.2.



Obrázek 5.2: Schéma napájecího obvodu ovladače

Prvním je lineární stabilizátor napětí LE33CD, který má na výstupu právě 3,3 V. Díky nízkému úbytku napětí 0,2 V je možné mu na vstup připojit napětí od 3,5 V, což umožní napájet ovladač třemi standardními 1,5 V tužkovými bateriemi nebo akumulátory. Nejvyšší přípustné napětí je 20 V.

Protože nebyl dostupný stabilizátor s potřebným výstupním napětím 1,8 V, byl jako druhý vybrán nastavitelný lineární stabilizátor LM317LD. Jeho výstupní rozsah je 1,2 V až 37 V. Nastavení jeho výstupního napětí je provedeno zapojením odporového děliče. Podle dokumentace stabilizátoru je hodnota výstupního napětí dána vzorcem $V_O = 1,25 \cdot (1 + \frac{R_2}{R_1})$. V doporučeném zapojení je $R_1 = 240 \Omega$, je tedy jen potřeba zvolit vhodnou hodnotu rezistoru R_2 , která byla dle výše zmíněného vzorce vypočtena na 110Ω .

5.2 Mikrokontrolér MC9S08QE8

MC9S08QE8 je 8bitový mikrokontrolér se zásobníkovou architekturou od firmy Freescale s jádrem HCS08. Vybral jsem jej, protože s tímto typem mikrokontrolérů jsem získal předchozí zkušenosti ve výuce. Konkrétní model byl vybrán, protože poskytuje dostatečné množství vstupně výstupních pinů a všechny potřebné periferní moduly.

Mikrokontrolér MC9S08QE8 obsahuje 8192 B paměti flash a 512 B RAM, programování mikrokontroléru je prováděno pomocí BDM rozhraní, které umožňuje také ladění běžící aplikace. Dále mikrokontrolér obsahuje následující periferní moduly: [5]

- 10 kanálový AD převodník (8, 10 nebo 12 bitů)
- analogový komparátor
- SCI, SPI, IIC rozhraní
- dva tříkanálové časovače
- RTC modul

Úkolem mikrokontroléru na ovladači je řízení periférií, vyhodnocování jejich vstupů, sestavování datových rámců a řízení jejich přenosu prostřednictvím rádiového modulu.

5.3 Rádiový modul MC13202

Pro realizaci rádiového přenosu jsem vybral rádiový modul MC13202 od firmy Freescale. Jedná se o transceiver s nízkým příkonem, který vysílá v ISM pásmu 2,4 GHz a implementuje fyzickou vrstvu standardu IEEE 802.15.4. [4]

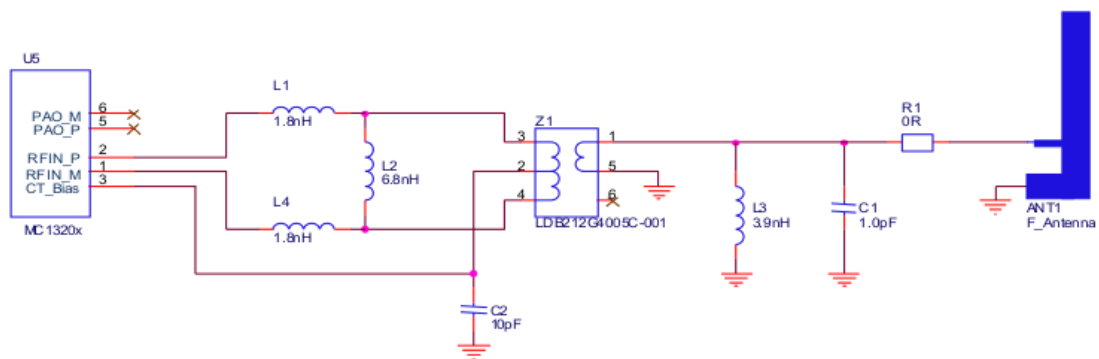
Rozhraním pro komunikaci s mikrokontrolérem je SPI, které je podrobněji popsáno v kapitole 5.3.3. Toto rozhraní je ještě doplněno signálem žádosti o přerušení a signálem RXTXEN, který povoluje rádiové přenosy. Zapojení rádiového modulu k mikrokontroléru je popsáno tabulkou 5.1.

pin mikrokontroléru	pin transceiveru	funkce
12	18	MISO
17	17	MOSI
18	16	CLK
11	19	SS
19	13	RXTXEN
25	20	IRQ

Tabulka 5.1: Rozhraní mezi MC13202 a MC9S08QE8

5.3.1 Anténa

Důležitou součástí pro rádiové přenosy je anténa. Na ovladači i modulu pro FITkit je použita tzv. F-anténa, které je tvořena plochou mědi přímo na desce plošných spojů. Název je odvozen od jejího tvaru, který připomíná písmeno F. Její rozměry jsou odvozeny od vlnové délky signálu, který má anténa vysílat nebo přijímat, toto téma je ale nad rámec této práce. Podrobnosti je možné nalézt v manuálu [7], odkud je také design antény převzat. Zapojení antény je provedeno podle doporučení v dokumentaci, jak znázorňuje obrázek 5.3.



Obrázek 5.3: Schéma zapojení antény k MC13202 [4]

5.3.2 Vysílání a příjem dat

Transceiver MC13202 umožňuje vysílat a přijímat data ve dvou režimech. Jsou to paketový režim (packet mode) a proudový režim (streaming mode).

Při použití paketového režimu je vždy celý rámec určený k vysílání nahrán do interní paměti RAM v transceiveru. Poté je možné rámec odvysílat samostatně bez přímé účasti mikrokontroléru. Obdobně to platí pro přijatý rámec, ten je nejdříve uložen v transceiveru, následně může být celý najednou nakopírován do mikrokontroléru.

V proudovém režimu jsou data vysílaného rámce průběžně posílána do transceiveru a současně vysílána, obdobně jsou přijímaná data v průběhu přenosu přenášena do mikrokontroléru. Tento umožňuje přenášena data začít zpracovávat s menší prodlevou, při příjmu dat není potřeba se zpracováním čekat na celý rámec, ale je možné ho zahájit již během přenosu. Nevýhodou tohoto režimu je, že mikrokontrolér je po celou dobu přenosu tímto přenosem zaneprázdněn. Ovladač využívá paketový režim.

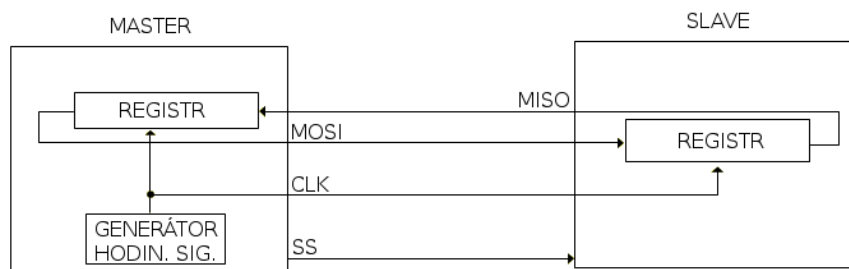
Samotný příjem a vysílání rámců je řízeno signálem RXTXEN, které přechodem do aktivní napěťové úrovně zahájí rádiový přenos. Dokončení operace je mikrokontroléru oznámeno žádostí o přerušování prostřednictvím signálu IRQ.

5.3.3 Komunikace přes rozhraní SPI

Sběrnice SPI je určena pro komunikaci mezi integrovanými obvody. Poskytuje plně duplexní synchronní sériové rozhraní. Je tvořena signály MISO, MOSI, CLK a SS. Na sběrnici je vždy jedno zařízení, které komunikaci řídí (označuje se jako master), ostatní zařízení jsou označena jako slave.

Signál SS (slave select) je aktivní v nízké úrovni napětí a povoluje zařízení slave komunikovat, slouží tedy k adresování. Pokud je na sběrnici připojeno více zařízení slave, pak ke každému vede jeden samostatný signál SS. MISO, MOSI a CLK sdílí všechna zařízení.

Přenos dat je synchronizován hodinovým signálem CLK. Každou periodu signálu je přenesen jeden bit. Hodinový signál je generován zařízením master. Samotný přenos dat je uskutečňován pomocí signálů MOSI (master out, slave in) pro přenos dat z master do slave a MISO (master in, slave out) pro opačný směr. [3] Propojení zařízení je znázorněno na obrázku 5.4.



Obrázek 5.4: Schéma propojení dvou zařízení na sběrnici SPI [4]

Samotná komunikace probíhá tak, že zařízení master aktivuje slave nastavením signálu SS do aktivní úrovně. Poté začne generovat hodinový signál CLK a s každou jeho periodou vyšlou obě komunikující zařízení jeden bit na vodiče MISO a MOSI, které mají připojeny k posuvným registrům, jejichž obsah si postupně vymění. Ukončení přenosu je docíleno nastavením neaktivní úrovně na SS.

Komunikace s mikrokontrolérem, který vystupuje jako master, probíhá v dávkách po třech bajtech. První bajt obsahuje adresu registru rádiového modulu a příznak, zda se

jedná o zápis nebo čtení. Následující dva bajty jsou data, protože modul MC13202 obsahuje 16bitové registry.

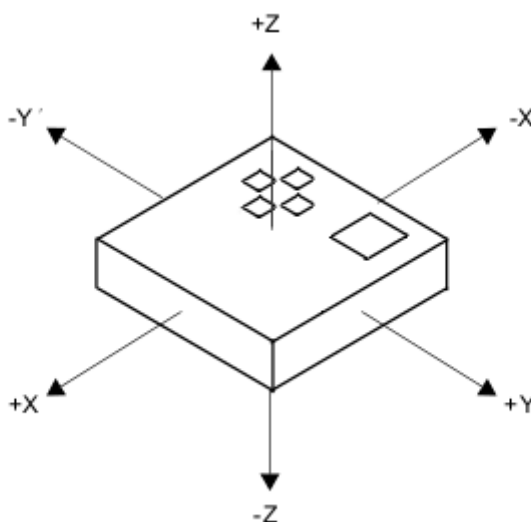
Pokud dávka obsahuje více datových bajtů, kterých ale musí být vždy sudý počet, je v MC13202 automaticky inkrementována adresa registru a je tak možné přistoupit k následujícímu registru bez opakovaného adresování.

5.4 Akcelerometr MMA7660

Akcelerometr v herním ovladači umožní snímání jeho pohybu a tím přinese více interaktivní způsob ovládání aplikací. Konkrétní použitou součástí je akcelerometr MMA7660 od firmy Freescale. Tento akcelerometr je tříosý, rozsah zrychlení, které je schopen změřit je $\pm 1,5$ g.

Pro komunikaci s mikrokontrolérem je k dispozici rozhraní IIC. Akcelerometr MMA7660 umožňuje nastavit frekvenci měření zrychlení a automatický přechod do režimu spánku, kdy je právě frekvence vzorkování ještě více snížena, což umožňuje snížit spotřebu. Automatický přechod zpět do běžného režimu je také možný.

Orientace os akcelerometru vzhledem k jeho umístění na ovladači znázorňuje obrázek 5.5.



Obrázek 5.5: Orientace os akcelerometru [6]

5.4.1 Komunikace přes rozhraní IIC

Rozhraní IIC (Inter-Integrated Circuit), někdy také I²C nebo I²C, je sériové rozhraní, které se využívá ke komunikaci mikrokontroléru s periferiemi, např. pamětmi. [10]

Sběrnice IIC je tvořena dvěma signály, kterými jsou SDA (Serial Data) a SCL (Serial Clock). Vodiče obou signálů jsou připojeny pull-up rezistorem k napájecímu napětí, aby byla definována napěťová úroveň na sběrnici i v době, kdy jsou všechna zařízení odpojena.

Zařízení, které zahajuje komunikaci a celou ji pak i řídí se označuje jako master, ostatní zařízení potom jako slave. Všechna zařízení připojená na sběrnici IIC mohou začít vystu-

povat jako master, ale v jeden okamžik pouze jedno z nich. Sběrnice neumožňuje duplexní přenos, v jeden okamžik může vysílat pouze jedno zařízení.

K adresování se používá 7bitová adresa, je tak teoreticky možné připojit na sběrnici až 128 zařízení. Jak probíhá komunikace je podrobněji popsáno v následujících podkapitolách.

Operace zápis na sběrnici IIC

Pokud některé zařízení na sběrnici potřebuje zapsat data do registru jiného zařízení, zahájí přenos na sběrnici, kde postupně pošle adresu zařízení, adresu jeho registru a data. Celý proces operace je popsán v této podkapitole.

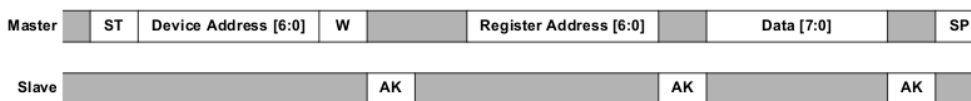
V klidovém stavu je na obou vodičích vysoká napěťová úroveň. Přenos zahájí zařízení master tak, že na vodiči SCL ponechá vysokou úroveň napětí a vodič SDA připojí k nízké úrovni, toto bývá označováno jako tzv. start condition. [2]

Poté slouží vodič SCL jako hodinový signál, který vzorkuje data na vodiči SDA. Napěťová úroveň na SDA se smí měnit pouze tehdy, když je SCL na nízké úrovni. Pokud je SCL ve vysoké úrovni, pak se data na SDA měnit nesmí, protože jsou v tom okamžiku čtena. Toto je znázorněno na obrázku 5.6.



Obrázek 5.6: Přenos dat na IIC [6]

Tímto způsobem pošle master na sběrnici 7bitovou adresu zařízení, se kterým chce komunikovat, následovanou ještě jedním bitem s hodnotou nula. Tento bit určuje, že půjde o operaci zápis. Rozpoznání své adresy potvrdí slave tzv. ACK bitem. Potom pošle master 8bitovou adresu registru, do kterého chce zapsat, a nakonec 8bitovou hodnotu. Oba tyto přenosy jsou opět potvrzeny zařízením slave. Komunikaci ukončuje master tak, že změní napětí na SDA z nízké úrovně na vysokou, zatímco SCL je ve vysoké úrovni, toto se označuje jako stop condition. Celá operace zápisu je znázorněna na obrázku 5.7.



Obrázek 5.7: Operace zápis na IIC [6]

Operace čtení na sběrnici IIC

Pokud zařízení potřebuje přečíst data z registru jiného zařízení připojeného na sběrnici, zahájí operaci čtení. V tomto případě je obdobně jako při zápisu adresováno zařízení a registr, data už ale posílá na sběrnici adresované zařízení.

Čtení probíhá obdobně jako zápis popsaný v kapitole 5.4.1. Master zahajuje komunikaci start condition, poté adresuje zařízení slave jeho 7bitovou adresou následovanou bitem s hodnotou nula. Zařízení slave potvrdí rozpoznání své adresy a master dále adresuje registr.

Od tohoto okamžiku se čtení liší od zápisu, zařízení master totiž zopakuje tzv. start condition, před kterou se ale neobjeví ukončení komunikace. Poté znovu adresuje zařízení slave 7bitovou adresou, ale doplní ji bitem s hodnotou jedna, aby určil, že půjde o čtení.

Celá operace opět končí tzv. stop condition, celý sled událostí při čtení je znázorněn na obrázku 5.8.



Obrázek 5.8: Operace čtení na IIC [6]

5.5 Kapacitní tlačítka

Kapacitní tlačítko je alternativou ke klasickým mechanickým tlačítkům. K jejich stisknutí není potřeba vyvinout žádnou sílu, ale stačí pouhý dotyk. Nevýhodou kapacitních tlačítek může být to, že při stisku neposkytují žádnou zpětnou vazbu, což může působit uživateli dojem nejistoty, zda opravdu došlo k jeho stisknutí.

Stisk kapacitního tlačítka je rozpoznán speciálním integrovaným obvodem. Na ovladači je použit senzor STMPE321 od firmy STMicroelectronics. Jsou ale dostupné senzory i jiných výrobců, např. QTouch od firmy Atmel nebo senzory MPR od firmy Freescale.

Vybraný senzor STMPE321 obsahuje tři vstupy pro připojení kapacitních tlačítek, které je také možné nakonfigurovat jako vstup nebo výstup pro obecné použití. Z těchto vstupů jsou dva využity pro kapacitní tlačítka a třetí ponechán nepřipojen. Pro komunikaci s mikrokontrolérem je vybaven rozhraním IIC, přes které jsou přístupné registry senzoru, které umožňují jeho konfiguraci a je v nich uložen aktuální stav tlačítek.

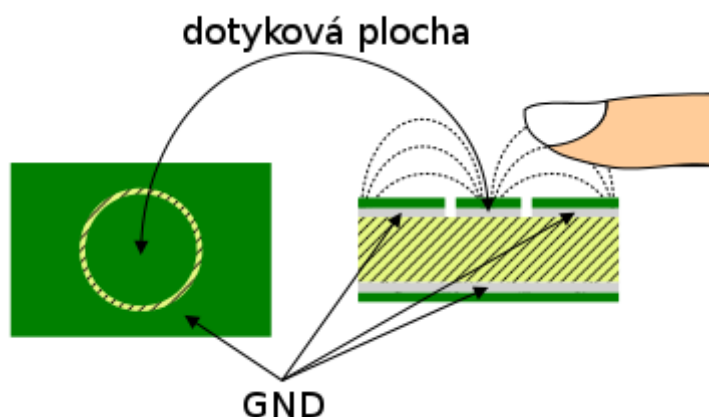
Pokud senzor nedetekuje žádný stisk, přechází automaticky do spánkového režimu, ve kterém je snížena frekvence snímání, tím dochází ke snížení spotřeby obvodu.

5.5.1 Princip detekce stisku kapacitního tlačítka

Kapacitní tlačítko je tvořeno otevřeným kondenzátorem, takže jeho elektrické pole může být ovlivňováno vnějšími objekty, v tomto případě dotykem prstu. Na desce plošných spojů je takový kondenzátor tvořen dotykovou ploškou a zemí (GND), jak je znázorněno na obrázku 5.9.

Pokud se vodivý materiál přiblíží k tomuto otevřenému kondenzátoru, je ovlivněno jeho okolní elektrické pole, což vede ke změně kapacity kondenzátoru. Senzor stisku tlačítka tak musí tuto změnu kapacity kondenzátoru detekovat.

Změna kapacity je detekována neustálým nabíjením a vybíjením náboje z kondenzátoru, změna jeho kapacity vede také ke změně frekvence nabíjení a vybíjení, což právě detekuje senzor. [1].



Obrázek 5.9: Kapacitní tlačítko [1]

5.6 Mechanická tlačítka a joystick

Tlačítka jsou na ovladači zapojena k jeho digitálním vstupním pinům pro obecné použití. V zapojení tlačítek jsou použity pull-up rezistory, díky kterým je na vstupním pinu mikrokontroléru vysoká napěťová úroveň, když není tlačítko sepnuto. Bez zapojení rezistoru by na vstupu byl čten šum z okolí a stisk tlačítka by nebyl spolehlivě rozpoznán. V případě sepnutí tlačítka je vstupní pin mikrokontroléru uzemněn a rezistor brání zkratu.

Použitý joystick je tvořen dvěma otočnými potenciometry a páčkou. Krajní vývody potenciometrů jsou připojeny jeden k napájecímu napětí a druhý k zemi. Páčka je připojena k jezdcům potenciometrů tak, že vychýlením páčky ve směru zleva doprava je ovlivněn jen jeden z nich a v kolmém směru druhý. Vychýlením páčky je pak změněn dělicí poměr potenciometrů a tím i napětí na prostředním vývodu.

Takto získané analogové napětí na prostředním vývodu potenciometru je potom AD převodníkem mikrokontroléru převedeno na digitální 8bitovou hodnotu, která udává směr a míru vychýlení páčky joysticku.

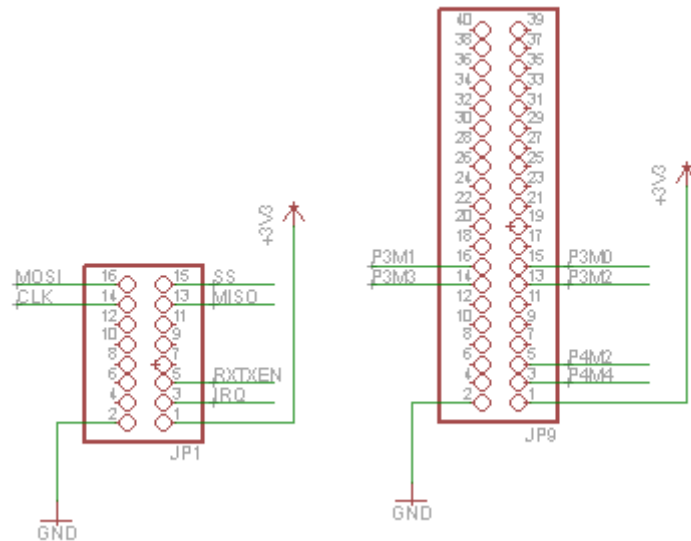
Celkem je na ovladači šest tlačítek a jeden joystick. Jejich zapojení k mikrokontroléru je popsáno v tabulce 5.2.

pin MCU	pojenování	periferie
16	PTC0	tlačítko L (vlevo)
13	PTC3	tlačítko R (vpravo)
28	PTC6	tlačítko U (nahoru)
15	PTC1	tlačítko D (dolů)
14	PTC2	tlačítko F1 (přední vlevo)
27	PTC7	tlačítko F2 (přední vpravo)
21	PTA7/ADP9	joystick osa x
22	PTA6/ADP8	joystick osa y

Tabulka 5.2: Zapojení tlačítek a joysticku k MCU

5.7 Rozšiřující modul FITkitu

Součástí ovladače je také rozšiřující modul pro FITkit, který mu umožní přijímání dat z ovladače. K připojení modulu k FITkitu je na něm umístěna dutinková lišta, díky které lze modul přímo nasadit na port JP9 FITkitu. Není tak k jeho připojení potřeba žádný kabel. Na tomto modulu je použit stejný rádiový transceiver jako na ovladači. Připojení modulu k portu FITkitu je zobrazeno na schématu 5.10.



Obrázek 5.10: Připojení signálů transceiveru k FITkitu

Kapitola 6

Popis řešení

Kompletní realizace ovladače se skládá z několika úkolů. Nejdříve bylo potřeba vybrat vhodné součástky, tímto se zabývá kapitola 5. Potom jsem musel vytvořit schéma zapojení a navrhnout desku plošných spojů. Dále bylo potřeba nechat desku vyrobit a osadit ji součástkami. Nakonec jsem musel implementovat obslužný software pro mikrokontrolér ovladače a také pro FITkit, aby bylo možné funkčnost ovladače vyzkoušet a demonstrovat. Tyto kroky řešení práce jsou popsány v následujících podkapitolách.

6.1 Návrh desky plošných spojů

K návrhu desky plošných spojů jsem použil návrhový systém Eagle, který je ve verzi s některými omezeními, jako jsou maximální rozměry desky, volně dostupný. Eagle umožňuje nejen vytvoření schémat zapojení, ale také následný návrh desky plošných spojů. Oba tyto procesy jsou provázány, takže změna zapojení ve schématu se ihned projeví také v návrhu desky. Eagle také umožňuje vyexportovat potřebné soubory pro výrobu desky plošných spojů.

Eagle obsahuje obsáhlou knihovnu součástek, které je možné ihned při návrhu použít. Jedná se zejména o rezistory, kondenzátory, stabilizátory napětí a jiné velmi často používané součástky. Některé použité součástky ovšem v knihovně chyběly a musel jsem je vytvořit sám.

Přidání součástky do knihovny se skládá z několika kroků. Prvním je vytvoření schematické značky součástky. Dále je potřeba dle typu pouzdra součástky rozmístit pájecí plošky, případně vrtané otvory pro nožičky součástky. Nakonec se propojí pájecí plošky s vývodem součástky ve schematické značce a součástku je možné použít.

6.2 Výroba a osazení DPS

Výroba desky plošných spojů byla zadána odborné firmě, protože jsou na desce použity SMD součástky s velmi malými pájecími ploškami a vzdálenostmi mezi nimi. Výroba takové desky by byla ve školní laboratoři velmi náročná.

SMD součástky v QFN pouzdře, které má vývody pouze pod pouzdrem byly osazeny pomocí vakuové pinzety. Na pájecí plošky na desce se nejdříve nanese pájecí pasta, do ní je potom součástka usazena a nakonec je deska umístěna do horkovzdušné pece, kde dojde k přetavení pasty a tím k připájení součástky na desku.

velikost [B]	1									1	1	1	1	1
obsah	tlačítka									joystick		akcelerometr		
	F2	U	C1	C2	R	F1	B	L	osa X	osa Y	osa X	osa Y	osa Z	

Tabulka 6.1: Formát datové části rámce

Ostatní SMD součástky byly ručně usazeny do pasty nanesené na pájecí plošky desky. Pájecí pasta potom byla přetavena ruční hrotovou pájkou.

6.3 Implementace firmware ovladače

Činnost ovladače je řízena mikrokontrolérem. Jeho úkolem komunikovat s periferiemi, řídit jejich činnost, zjišťovat jejich stav a sestavovat datové rámce k rádiovému přenosu.

Po resetu mikrokontroléru je nejprve provedena inicializace jeho periferních modulů, které jsou potřebné pro činnost ovladače. Jedná se o inicializaci AD převodníku, SPI a IIC rozhraní, povolení přerušování a nastavení vstupně-výstupních pinů. Poté jsou přes SPI a IIC rozhraní nakonfigurovány periferie ovladače a je zahájena jejich činnost. V nekonečné smyčce potom mikrokontrolér pouze získává data z periferií, sestavuje z nich datové rámce a prostřednictvím rádiového modulu je vysílá FITkitu.

Vysílání rámců bylo možné řešit dvěma různými přístupy. Prvním je, že by se vysílaly pouze informace o změně stavu některé periferie, např. při stisku tlačítka nebo při jeho uvolnění. Tento způsob má ale řadu nevýhod. Bylo by nutné zabezpečit doručení zprávy potvrzováním přijetí a případně opakovaným odesláním zprávy. Problém také nastává s použitým analogovým joystickem, jehož stav se může měnit velice rychle. Stejný problém přináší také akcelerometr.

Rozhodl jsme se proto, že ovladač bude periodicky odesílat aktuální stav všech periferií najednou. A to i pokud se jejich stav nezmění. Tohle řešení sice může teoreticky znamenat vyšší spotřebu ovladače, ale zase řeší výše zmíněné problémy prvního přístupu.

6.3.1 Komunikační protokol

Komunikace je asynchronní, nejsou využívány beacon rámce. Datové rámce vysílá ovladač FITkitu, jejich přijetí není potvrzováno, protože v případě nedoručení rámce by muselo dojít k jeho odeslání znovu, ale než by vypršel čas na potvrzení, byla by k dispozici data nová, která nedoručený rámec nahradí. Pro ovladač není tolik klíčové, aby byla data doručena beze ztrát, ale aby byla doručena co možná nejrychleji, aby byla možná rychlá odezva aplikace. Opakovaný pokus o doručení tak ani není žádoucí, mohlo by docházet ke zpoždění.

Synchronizační hlavičku a hlavičku fyzické vrstvy vytváří použitý rádiový modul MC13202 při odeslání datového rámce samostatně. Automaticky také spočítá a připojí k rámci kontrolní součet. Do sestavovaných rámců tak zbývá doplnit pouze hlavičku spojové vrstvy a samotná data.

Hlavička spojové vrstvy obsahuje dvoubajtové pole frame control, sekvenční číslo a adresy. Frame control obsahuje hexadecimální hodnotu `0x8041`, která udává, že se jedná o datový rámec, není vyžadováno potvrzení a adresní pole obsahuje krátkou zdrojovou adresu.

Formát uložení dat je popsán tabulkou 6.1. Datová část rámce obsahuje celkem 6 B, ve kterých jsou uloženy stavy tlačítek, joysticku a akcelerometru.

Každé tlačítko má vyhrazen jeden bit. Hodnota 1 značí stisknuto, 0 nestisknuto. Značení tlačítek odpovídá jejich označení v kapitole 4.2.

Stav joysticku je dán 8bitovým beznaménkovým číslem pro každou osu, kde hexadecimální hodnota 0x80 znamená, že v dané ose není joystick vychýlen, vyšší hodnota pak znamená vychýlení doprava v ose X nebo nahoru v ose Y. Hodnoty jsou v celém rozsahu 0x00 až 0xFF.

Zrychlení změřené akcelerometrem je uloženo jako 6bitové číslo v doplňkovém kódu pro každou osu, horní dva bity bajtu jsou nevyužity. Orientace os je popsána v kapitole 5.4.

6.4 Demonstrační aplikace na FITkitu

Pro demonstraci funkčnosti ovladače byla také vytvořena aplikace pro FITkit, na které by mohlo být ukázáno využití ovladače při hraní her. Aplikace samotná je naprogramována pro mikrokontrolér FITkitu v jazyce C. FPGA čip FITkitu je využit jako řadič VGA a jeho blokové paměti jako video paměť.

Na mikrokontroléru může běžet libovolná aplikace, jedinou podmínkou je implementace obsluhy přerušeni vyvolaného rozšiřujícím modulem při přijetí datového rámce. Aktualizace stavu tak probíhá asynchronně od samotné aplikace.

Pokud rádiový modul přijme datový rámec, vyvolá v mikrokontroléru přerušeni. Ten jej zpracuje tak, že nejdříve z modulu přes rozhraní SPI přečte stavový registr, ve kterém je indikován zdroj přerušeni. Pokud je důvodem přerušeni přijatý datový rámec, přečte z registru modulu délku přijatého rámce a rekurzivním SPI přenosem nakopíruje rámec do své paměti. Přijatý rámec je následně dekodován a je z něj získán stav periférií ovladače. Nakonec zahájí v modulu další příjem dat a ukončí obsluhu přerušeni.

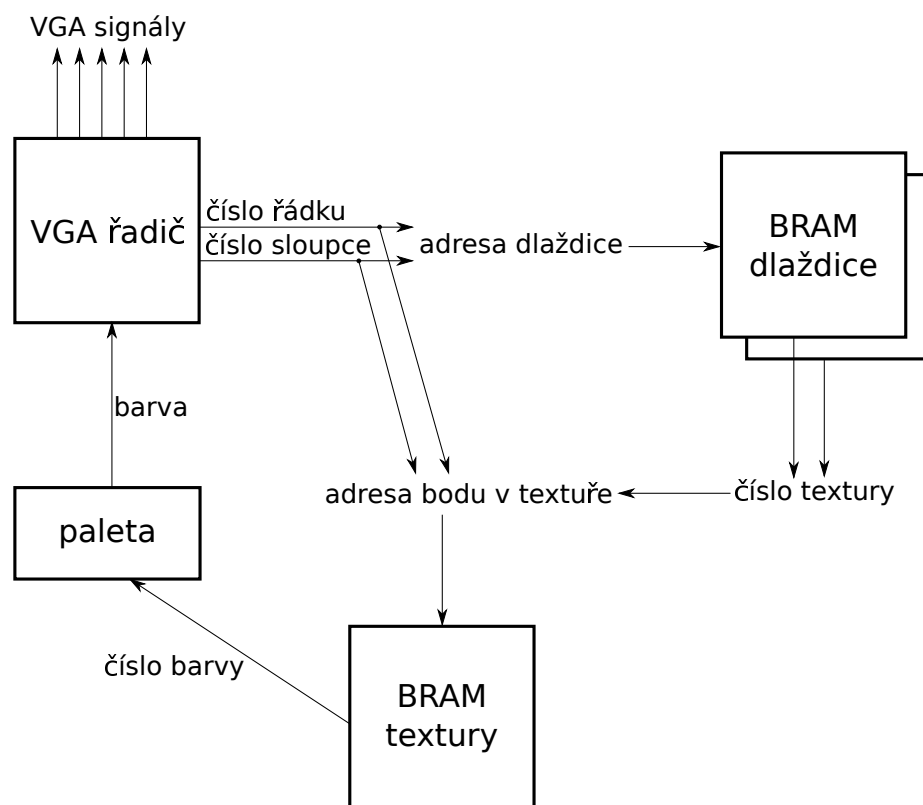
6.4.1 Video výstup

Video výstup aplikace zajišťuje v FPGA čipu naprogramovaný VGA řadič, ten je součástí knihovny v repozitáři FITkitu. Úkolem řadiče je generování signálů rozhraní VGA, kterými jsou horizontální a vertikální synchronizace a analogový RGB výstup. FPGA ale generuje digitální signál, který je potom ještě digitálně analogovým převodníkem převeden na potřebný analogový signál.

VGA řadič potřebuje z video paměti získat obrazová data. Generuje proto souřadnice zobrazovaných bodů, které jsou využity pro adresování ve video paměti, kde jsou obrazové informace uloženy.

VGA výstup má rozlišení 640x480 obrazových bodů. Ukládat informaci o barvě každého z 307200 bodů zvlášť by bylo paměťově velmi náročné, proto jsem obraz rozdělil na dlaždice o rozměrech 8x8 bodů. Každá dlaždice bude vykreslena jako textura, takže v paměti bude stačit ukládat pro každou dlaždici index do paměti textur a textury samotné.

Dolní tři bity čísla řádku a sloupce, které generuje VGA řadič, jsou využity k adresování konkrétního bodu uvnitř textury, horní bity slouží k adresování dlaždic. Z paměti textur je získán index barvy v paletě, která již obsahuje RGB hodnotu pro VGA řadič, který ji pak zobrazí. Blokové schéma zapojení VGA řadiče a video paměti je znázorněno na obrázku 6.1.



Obrázek 6.1: Schéma zapojení VGA řadiče v FPGA

Video paměť

Jedna bloková paměť FPGA je využita jako paměť textur. Každá textura má rozměry 8x8 bodů, barva bodu je uložena ve čtyřech bitech. Jedna textura tak v paměti zabírá 256 bitů a v paměti může být uloženo až 64 textur, což je dostatečný počet pro jednoduché grafické aplikace.

Pro indexování 64 textur je potřeba pro každou dlaždici obrazu uložit šest bitů. Taková datová šířka blokové paměti ale není k dispozici, rozhodl jsem se proto ukládat data dlaždic do dvou blokových pamětí s čtyřbitovou datovou šířkou. V jedné paměti jsou uloženy dolní čtyři bity indexu, v druhé hodní dva bity indexu a dva bity jsou nevyužity.

Obraz je ale tvořen 80x60 dlaždicemi, což je celkem 4800 dlaždic. Jedna bloková paměť FPGA má kapacitu 16384 bitů, ale pro uložení čtyř bitů pro každou dlaždici by bylo potřeba 19200 bitů. Do takto navržené video paměti by se informace o dlaždicích nevešly. Proto jsem zmenšil aktivní část obrazovky jen na 64x60 dlaždic, což je stále dostatečná plocha pro grafický výstup a ušetřená paměť může být využita k jiným účelům.

Poslední volná bloková paměť by mohla být využita např. pro zvýšení počtu textur až na 128. Nebo pro zvýšení počtu barev v paletě, případně využití jiného barevného modelu. Uplatnit by se mohl například 8bitový barevný model RGB 3-3-2, kde je intenzita červené a zelené barvy reprezentována třemi bity a intenzita modré barvy dvěma bity.

Kapitola 7

Závěr

V rámci práce byl navržen bezdrátový herní ovladač a rozšiřující modul pro FITkit pro příjem dat z ovladače. Byly vyrobeny a osazeny desky plošných spojů a implementován potřebný firmware pro obsluhu ovladače a demonstrační aplikace pro FITkit.

Bohužel se mi ale nepodařilo oživit část hardware ovladače. Bezdrátový transceiver MC13202 na ovladači neodpovídá na SPI komunikaci. Po přeměření napěťových úrovní na napájecích pinech čipu se nepodařilo zjistit žádnou závadu. Možnou příčinou toho problému by mohlo být, že se nepodařilo čip MC13202 v QFN pouzdře správně připájet. Také se mohlo jednat o vadný kus čipu, ale bohužel jsem neměl k dispozici další náhradní kus. Ani nebylo možné QNF pouzdro čipu z desky odpájet.

Herní ovladač je zatím tvořen pouze samotnou deskou plošných spojů, pro reálné použití by bylo praktické jeho umístění do vhodného plastového boxu, což by mohlo být předmětem dalšího vývoje ovladače. Při výrobě boxu by se mohl uplatnit například 3D tisk.

Dále by bylo vhodné ovladač doplnit o nabíjecí obvod, ovladač by tak mohl být vybaven akumulátorem. Současný prototyp ovladače má k napájení pouze standardní 2,1 mm napájecí konektor, nicméně připojení baterie je možné, ale protože ovladač nemá box, není baterii kam umístit.

Zajímavým rozšířením ovladače by také mohl být tzv. force feedback, tedy že by ovladač mohl hráči poskytovat zpětnou vazbu prostřednictvím vibrací.

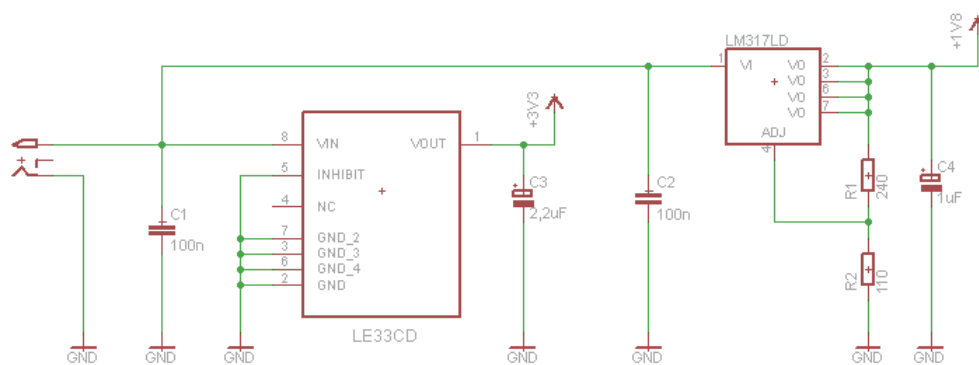
Literatura

- [1] Albus, Z.: PCB-Based Capacitive Touch Sensing With MSP430. application report, 2007.
Dostupné na <http://www.ti.com/general/docs/litabsmultiplefilelist.tsp?literatureNumber=slaa363a>
- [2] Arendarik, S.: How to Use IIC Module on M68HC08, HCS08, and HCS12 MCUs. 2007.
Dostupné na http://www.freescale.com/files/microcontrollers/doc/app_note/AN3291.pdf
- [3] Freescale Semiconductor: Using the Serial Peripheral Interface to Communicate Between Multiple Microcomputers. 2004.
Dostupné na http://www.freescale.com/files/microcontrollers/doc/app_note/AN991.pdf
- [4] Freescale Semiconductor: MC13202: 2.4 GHz Low Power Transceiver for the IEEE[®] 802.15.4 Standard [referenční příručka]. 2010, rev. 1.3.
- [5] Freescale Semiconductor: MC9S08QE8, MC9S08QE4 Reference Manual. 2011.
- [6] Freescale Semiconductor: 3-Axis Orientation/Motion Detection Sensor. 2012.
- [7] Freescale Semiconductor: Freescale IEEE 802.15.4 / ZigBee Package and Hardware Layout Considerations. 2012.
Dostupné na http://www.freescale.com/files/rf_if/doc/ref_manual/ZHDCRM.pdf
- [8] hw.cz: ZigBee - novinka na poli bezdrátové komunikace. [online], 2005 [cit. 3.5.2013].
Dostupné na <http://www.hw.cz/navrh-obvodu/rozhrani/zigbee-novinka-na-poli-bezdratove-komunikace.html>
- [9] Institute of Electrical and Electronics Engineers: IEEE Standard for Information Technology - Telecommunications and Information Exchange Between Systems - Local and Metropolitan Area Networks Specific Requirements Part 15.4: Wireless Medium Access Control (MAC) and Physical Layer (PHY) Specifications for Low-Rate Wireless Personal Area Networks (LR-WPANs). 2003.
- [10] Salhuana, M.: Sensor I²C Setup and FAQ. 2012.
Dostupné na http://cache.freescale.com/files/sensors/doc/app_note/AN4481.pdf

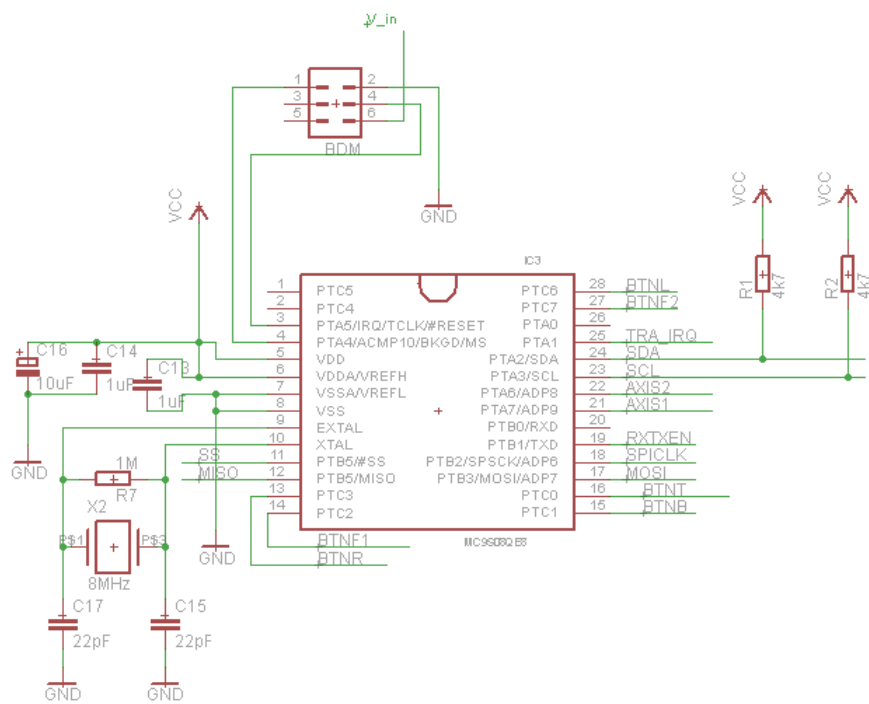
- [11] Tjensvold, J. M.: Comparison of the IEEE 802.11, 802.15.1, 802.15.4 and 802.15.6 wireless standards. 2007.
Dostupné na <http://janmagnet.files.wordpress.com/2008/07/comparison-ieee-802-standards.pdf>
- [12] Vašíček, Z., aj.: FITkit. [online], 2012 [cit. 20.4.2013].
Dostupné na <https://merlin.fit.vutbr.cz/FITkit/>
- [13] Český telekomunikační úřad: Využívání vymezených rádiových kmitočtů. [online], 2008 [cit. 6.5.2013].
Dostupné na <http://www.ctu.cz/ctu-informuje/jak-postupovat/radiove-kmitocty/vyuzivani-vymezenych-radiovych-kmitoctu.html>

Příloha A

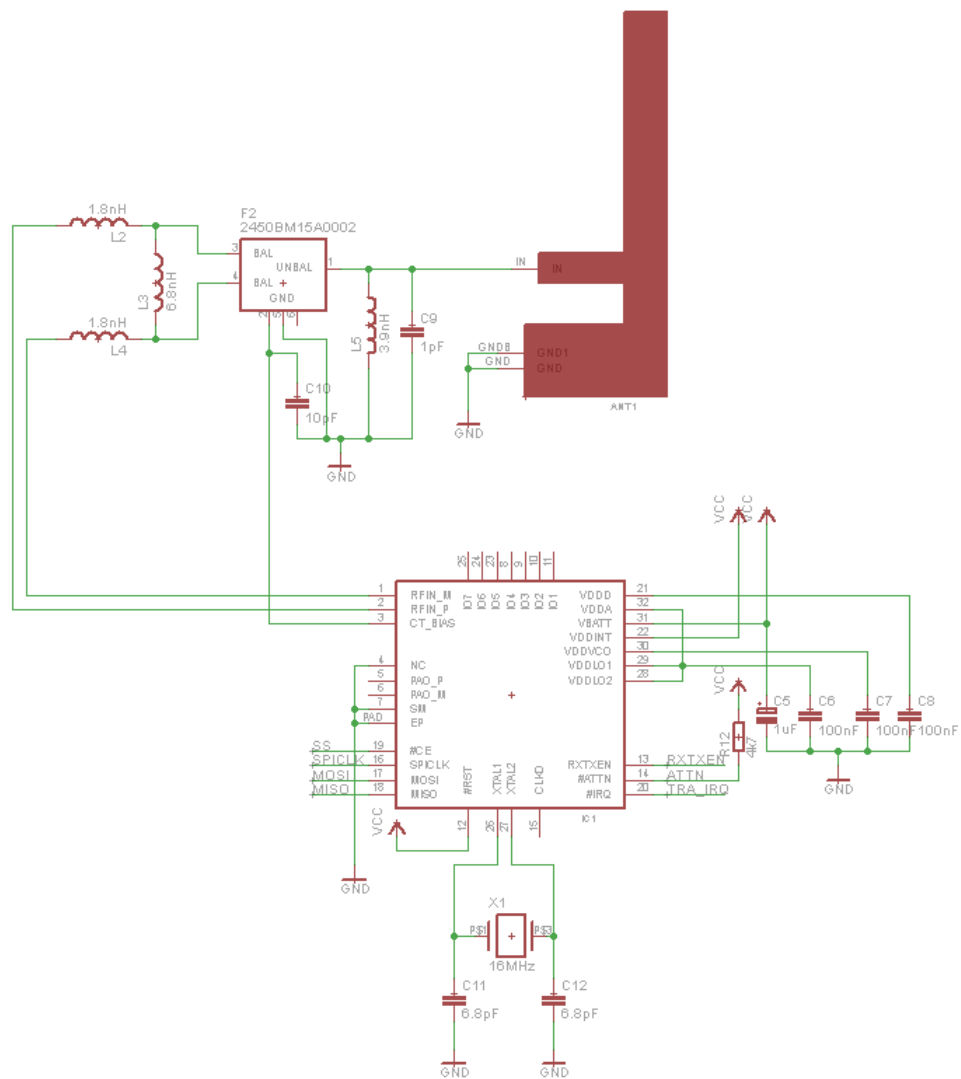
Schémata ovladače



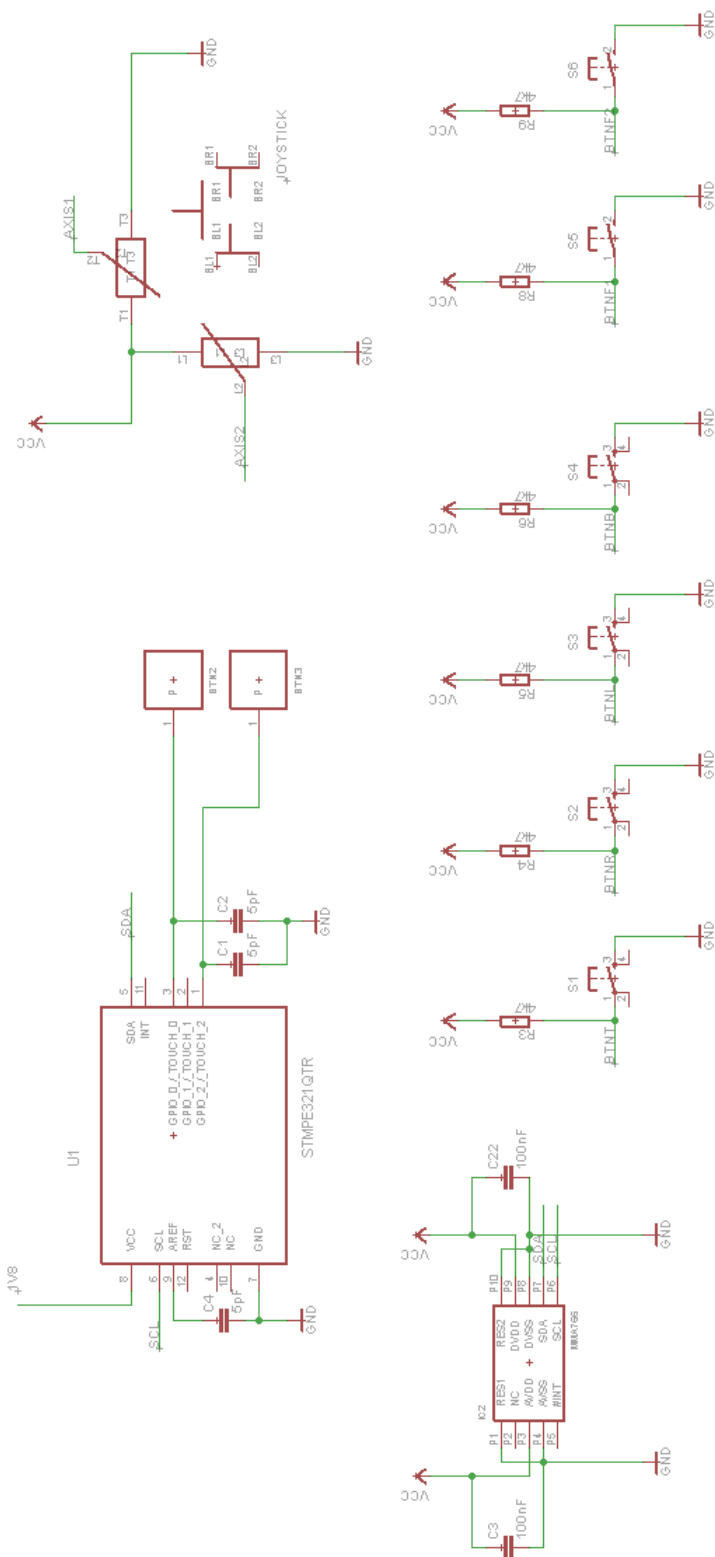
Obrázek A.1: Napájecí obvod



Obrázek A.2: MCU



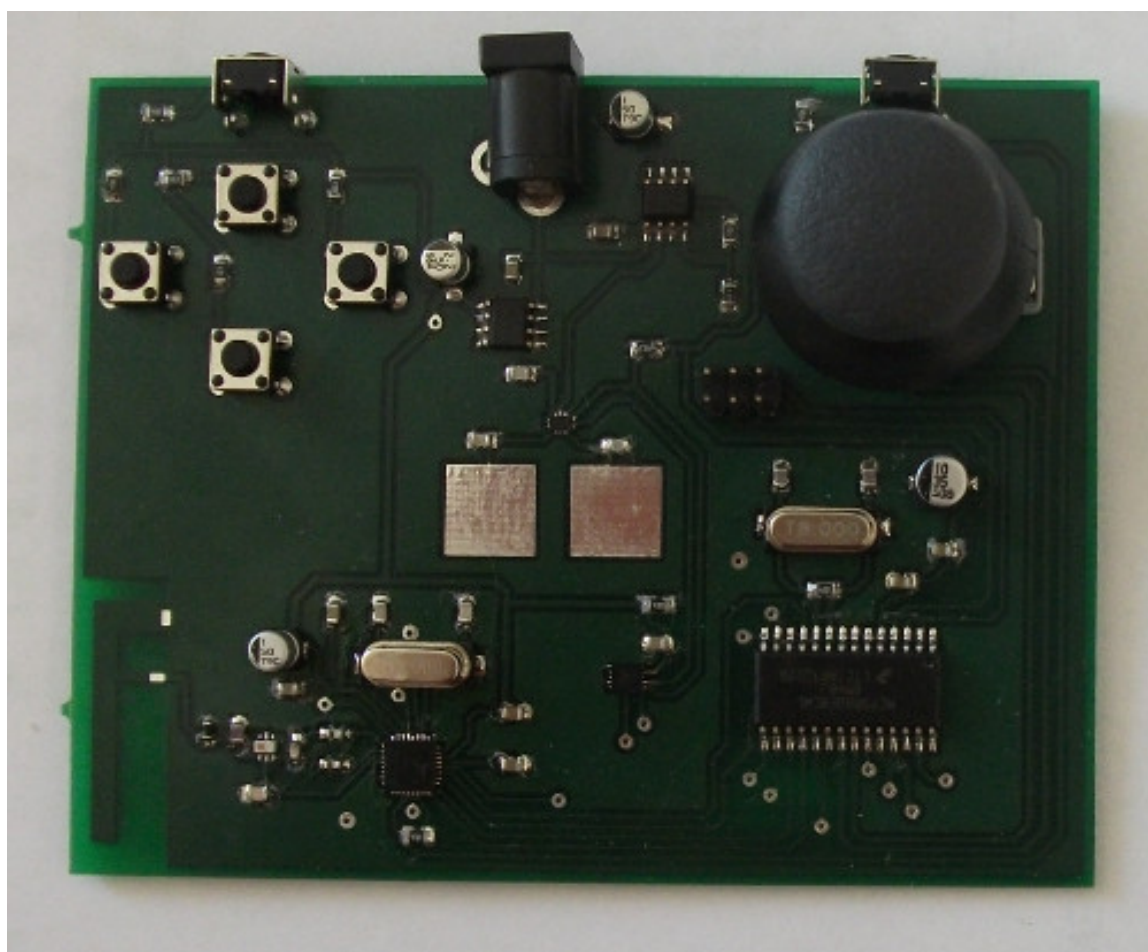
Obrázek A.3: Rádiový modul



Obrázek A.4: Periferie MCU

Příloha C

Fotografie ovladače



Příloha D

Fotografie modulu pro FITkit

