

## Stanovisko školitele k disertační práci

Doktorand: Ing. Libor Kadlčík

Název práce: Effective usage of circuits with fractional order in integrated circuits

Efektivní použití obvodů zlomkového řádu v integrované technice

Školitel: doc. Dr. Ing. Pavel Horský

Hlavním cílem předložené disertační práce pana Ing. Libora Kadlčíka bylo navrhnout možnosti frekvenční kompenzace integrovaných napěťových regulátorů tak, aby tyto regulátory byly stabilní s libovolnou kapacitou zátěže. Využívá k tomu prvky zlomkového řádu.

V disertační práci se doktorand nejprve zabývá obvody zlomkového (neceločíselného) řádu realizovatelnými na monolitickém integrovaném obvodu. Obvody zlomkového řádu jsou obvykle aproximovány diskrétními součástkami pomocí RC struktur s velkými rozsahy odporů a kapacit, a tím se jeví nepraktické pro použití v integrovaných obvodech. Doktorand v práci nejprve buduje teorii pro aproximaci obvodů zlomkového řádu s využitím integrovaných prvků se soustředěnými parametry a dále diskutuje možnosti návrhu těchto struktur vhodné pro realizaci na integrovaném obvodu. Zabývá se optimalizací volby frekvenčního kroku vytvářených nul a pólů a vlivu na přesnost aproximace.

V další části práce doktorand navrhuje nové metody pro realizaci struktur zlomkového řádu s využitím prvků s rozprostřenými parametry. Využívá k tomu běžně dostupné vrstvy v analogových integrovaných obvodech typu CMOS bez nutnosti dodatečných technologických kroků. Navrhuje nové struktury a teoreticky počítá jejich parametry. Zaměřuje se především na struktury typu rezistivní vrstvy nad tenkým hradlovým oxidem a vytváří tím strukturu s rozprostřeným odporem a kapacitou.

Teoretické výsledky jsou ověřeny realizací několika různých typů napěťových regulátorů. Regulátory jsou realizovány buď na testovacích integrovaných obvodech, nebo jako součást složitějších systémů na čipu.

Ing. Libor Kadlčík pracoval během celého doktorského studia velmi samostatně, s vysokým zaujetím a nevšední důkladností. Navrhnul, realizoval a detailně proměřil dva různé testovací integrované obvody obsahující napěťové regulátory s frekvenční kompenzací zlomkového řádu a dále do několika projektů zákaznických integrovaných obvodů navrhl další napěťové regulátory také s kompenzací zlomkového řádu. Výsledky práce publikoval v mezinárodním impaktovaném časopise IEEE Transactions on Circuits and Systems I: Regular Papers a impaktovaném časopise Radioengineering. Na celofiremní konferenci společnosti ON Semiconductor v Phoenixu (Arizona, USA) v roce 2017 prezentoval pan Kadlčík výsledky jednoho z návrhů a jeho prezentace byla oceněna účastníky konference jako nejpřínosnější příspěvek v oblasti návrhu obvodů.

Doktorand plánuje s prací dále pokračovat, v současné době připravuje článek, který pošle do časopisu IEEE Transactions on Circuits and Systems II a také se jako spoluřešitel účastní návrhu projektu

GAČR "Návrh a implementace impedančních prvků fraktálního řádu založených na strukturách s rozprostřenými rezistivně-kapacitními vrstvami", který bohužel v roce 2020 nebyl udělen, ale plánuje se výběrového řízení zúčastnit i příští rok.

Předložená disertační práce je v souladu s požadavky kladenými na disertační práce předkládané na FEKT VUT v Brně.

Doktorand prokázal způsobilost k samostatné vědecké práci, a proto doporučuji předložit jeho disertační práci k obhajobě.

V Brně dne 9. 12. 2021

doc. Dr. Ing. Pavel Horský