



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV RADIOELEKTRONIKY

DEPARTMENT OF RADIO ELECTRONICS

LABORATORNÍ FUNKČNÍ GENERÁTOR

LABORATORY FUNCTION GENERATOR

BAKALÁŘSKÁ PRÁCE

BACHELOR'S THESIS

AUTOR PRÁCE

AUTHOR

Andrej Trnkus

VEDOUCÍ PRÁCE

SUPERVISOR

doc. Ing. Jiří Šebesta, Ph.D.

BRNO 2017

Bakalářská práce

bakalářský studijní obor **Elektronika a sdělovací technika**
Ústav radioelektroniky

Student: Andrej Trnkus

ID: 164836

Ročník: 3

Akademický rok: 2016/17

NÁZEV TÉMATU:

Laboratorní funkční generátor

POKYNY PRO VYPRACOVÁNÍ:

Prostudujte možnosti obvodového řešení funkčního generátoru s kmitočtovým rozsahem do několika jednotek MHz s využitím moderní součástkové základny. Pro vybranou koncepci navrhnete schéma obvodů, mechanické uspořádání a desku plošných spojů. Uvažujte implementaci generátoru do laboratorního systému Diametral. Navržený funkční generátor sestavte a oživte. Proveďte komplexní měření parametrů generátoru a vytvořte uživatelský manuál.

DOPORUČENÁ LITERATURA:

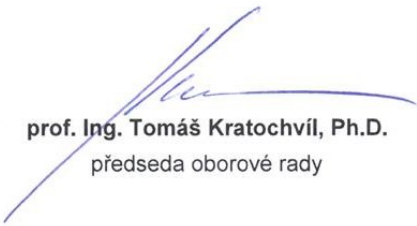
- [1] ĎAĎO, S., VEDRAL, J. Číslíkové měření. Přístroje a metody. Skriptum. 1. vydání. Praha: České vysoké učení technické v Praze, 2006.
- [2] SYDENHAM, P.H., THORN, R. Handbook of Measurement Science, 3/E. Chichester: John Wiley and Sons, Ltd., 1992.
- [3] FERNANDES, R. A Simple yet Precise Function Generator for the Experimenter. QEX, vol. 2013, no. 5, p. 3-15.

Termín zadání: 6. 2. 2017

Termín odevzdání: 30.5.2017

Vedoucí práce: doc. Ing. Jiří Šebesta, Ph.D.

Konzultant:


prof. Ing. Tomáš Kratochvíl, Ph.D.
předseda oborové rady



UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

ABSTRAKT

Práca sa zoberá návrhom funkčného generátoru s priamou číslicovou syntézou. Rieši hardwarovú a softwarovú realizáciu celkového generátoru priebehov sínus, trojuholník a obdĺžnik s nastaviteľnou striedou, frekvenčné rozmietanie, pulzne šírkovú moduláciu, odosielanie dát po SPI zbernici. V práci je tiež riešené zobrazovanie používateľského rozhrania na displeji LCD, riadenie rotačným enkodérom a tlačidlami periférií mikrokontroléra z rady AVR.

KLÍČOVÁ SLOVA

Funkčný generátor, priama číslicová syntéza, rekonštrukčný filter

ABSTRACT

This thesis deals with the design of function generators based on direct digital synthesis. It examines software and hardware realisation of a generator of sinus, triangle and rectangle shaped signal, frequency sweep, pulse-width modulation and data transfer after the SPI data bus. It also focuses on the user interface display on an LCD display, control by a rotational encoder and the buttons of the microcontroller periphery of an AVR class.

KEYWORDS

Function generators, direct digital synthesis, reconstruction filter

TRNKUS, A. *Laboratorní funkční generátor*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií. Ústav radioelektroniky, 2016. 15 s., 8 s. příloh. Bakalářská práce. Vedúceho práce: doc. Ing. Jiří Šebesta, Ph.D.

PREHLÁSENIE

Prehlasujem, že svoju bakalársku prácu na tému *Laboratórni funkční generátor* som vypracoval samostatne pod vedením vedúceho bakalárskej práce a s použitím odbornej literatúry a ďalších informačných zdrojov, ktoré sú všetky uvedené v práci a uvedené v zoznamu literatúry na konci práce.

Ako autor uvedenej bakalárskej práce ďalej prehlasujem, že v súvislosti s vytvorením tejto bakalárskej práce som neporušil autorské práva tretích osôb, hlavne som nezasiahol nedovoleným spôsobom do cudzích autorských práv osobnostných alebo majetkových a som si plne vedomí následkov porušenia ustanovení § 11 a nasledujúcich zákona č. 121/2000 Sb., o práve autorskom, o právu súvisiacom s právom autorskom a o zmene niektorých zákonov (autorský zákon), v znení direktív predpisov, vrátane možných trestnoprávných dôsledkov vyplývajúcich z ustanovení časti druhej, hlavy VI. diel 4 Trestného zákona č. 40/2009 Sb.

V Brně dňa

.....

(podpis autora)

POĎAKOVANIE

Ďakujem vedúcemu bakalárskej práce doc. Ing. Jiří Šebesta, Ph.D. za účinnú metodickú, pedagogickú a odbornú pomoc a ďalšie cenné rady pri spracovaní mojej bakalárskej práce.

V Brne dňa

.....

(podpis autora)

OBSAH

Seznam obrázků	viii
Úvod	1
1 Teória funkčných generátorov	2
1.1 Funkčné generátory.....	2
1.1.1 Funkčné analógové generátory	2
1.1.2 Tvarovač signálov	3
1.1.3 Funkčné digitálne generátory.....	3
1.2 Fázový záves.....	4
1.3 Priama číslicová syntéza	5
1.3.1 Rekonštrukčný filter číslicového syntetizátoru.....	5
1.3.2 Kvantovací šum	7
1.4 D/A prevodník a dynamické vlastnosti.....	8
1.4.1 Vzorkovací kmitočet a doba ustálenia	8
1.4.2 Diferenciálna nelinearita (Differential Non-linearity)	9
1.4.3 Odstup signálu od šumu (Signal-to-Noise Ratio)	9
1.4.4 Celkové harmonické skreslenie (Total Harmonic Distortion).....	9
1.4.5 Efektívny počet bitov (Effective Number Of Bits).....	10
1.4.6 Spurious Free Dynamic Range	10
2 Návrh funkčného generátoru	11
2.1 Požiadavky na funkčný generátor.....	11
2.2 Bloková schéma	11
2.2.1 Modul syntetizátora	12
2.3 Výber obvodu syntetizátora	12
2.4 Výber zosilňovača.....	15
2.5 Výber komparátora	15
2.6 Výber riadiaceho mikrokontroléra.....	16
2.7 Návrh digitálnej časti	16
2.8 Popis obvodu číslicovej syntézy	17
2.9 Generovanie obdĺžnikového signálu.....	18
2.10 Koncový zosilňovač.....	19

2.11	Napájací zdroj	20
2.12	Návrh plošných spojov	20
2.13	Návrh software a ovládanie generátoru	21
3	Realizácia generátoru a meranie	23
3.1	Mechanické usporiadanie	23
3.2	Meranie	23
4	Užívateľský manuál	24
5	Záver	26
	Literatura	27
	Seznam symbolů, veličin a zkratk	29
	Seznam příloh	30

SEZNAM OBRÁZKŮ

Obr. 1: Příklady zapojení jednotlivých LC oscilátorov (prevzaté z [6])	2
Obr. 2: Wienov článok (prevzaté z [7])	3
Obr. 3: Bloková schéma s využitím tvarovača signálov (prevzaté z [16]).....	3
Obr. 4: Bloková schéma fázového závesu (prevzaté z [4])	4
Obr. 5: Bloková schéma DDS syntetizátora (prevzaté z [4])	5
Obr. 6: Výstupní signál z DDS obvodu (prevzaté z [2])	6
Obr. 7: Příklad kvantovacieho šumu ako následok kvantovania vo frekvenčnej oblasti (prevzaté z [8]).....	7
Obr. 8: Ukážka ditheringu: a. bez dither - bez priemerovani, b. bez dither - priemerovanie 50x, c. s dither - bez priemerovania, d. s dither - priemerovanie 50x (prevzaté z [17]).....	8
Obr. 9: Doba ustálenia výstupného napätia u D/A prevodníku (prevzaté z [18])	9
Obr. 10: Určenie Spurious Fre Dynamic Range (prevzaté z [4])	10
Obr. 11: Bloková schéma realizovaného generátoru priebehov	12
Obr. 12: Bloková schéma modulu syntetizátoru.....	12
Obr. 13: Blockový diagram funkčnosti AD5930 (prevzaté z [10])	13
Obr. 14: Blockový diagram funkčnosti AD603 (prevzaté z [11]).....	15
Obr. 15: Schéma zapojenia riadiaceho mikrokontroléru	17
Obr. 16: Schéma pridanej hysterézie	19
Obr. 17: Schéma zapojenia koncového zosilňovača.....	20
Obr. 18: Ovládací panel generátoru.....	24

ÚVOD

Generátory priebehov patria medzi najzákladnejšie zariadenia každého meracieho pracoviska. Dopomáha pri vývoji elektronických obvodov alebo prípadne oprave elektronických zariadení. Postupným vývojom signálových generátorov sa kládli vyššie nároky na veľký kmitočtový rozsah, nízke skreslenie, na stabilitu kmitočtu, ľahké a rýchle preladovanie a možnosti generovania špeciálnych priebehov.

V dnešnej dobe tieto podmienky splňujú funkčné generátory ktoré využívajú princíp priamej číslicovej syntézy. Majú nízke skreslenie, stabilitu kmitočtu, jednoduché ovládanie, rýchle preladenie a podľa výberu syntetizátora kmitočtový rozsah. Podľa externého kryštálového oscilátora je odvodený kmitočet digitálnej syntézy s čoho získame vysokú stabilitu výstupného kmitočtu. Výstupný priebeh syntetizátora je vytvorený pomocou pamäti ROM, v ktorej sú pevne uložené parametre požadovaných funkcií. Pred priamou číslicovou syntézou sa generovali signály pomocou analógových obvodov rôznymi oscilátormi ale ich frekvencia bola z väčšej časti nestabilná a rozsah preladenia bol viac obmedzený.

Cieľom práce je nájsť vhodný obvod digitálnej syntézy, navrhnuť generátor priebehov z ovládacou jednotkou a analógovou časťou. Následne zariadenie zostaviť, otestovať a premerať dôležité parametre generátoru.

1 TEÓRIA FUNKČNÝCH GENERÁTOROV

Táto kapitola sa zaoberá teoretickými poznatkami, ktoré sa týkajú funkčných generátorov, ich rozdelením a vysvetlenie priamej číslicovej syntézy.

1.1 Funkčné generátory

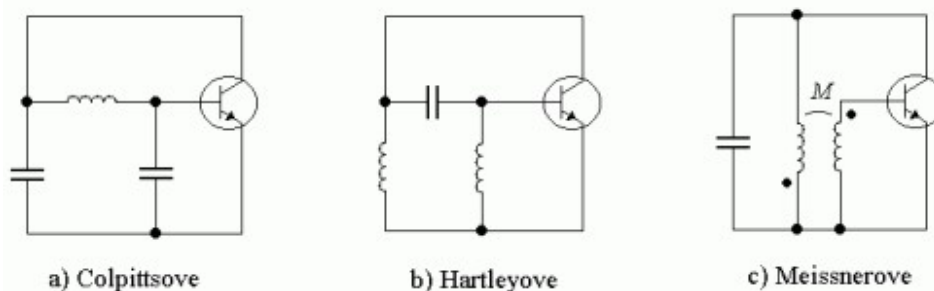
Funkčné generátory generujú základné periodické funkcie v závislosti na čase ako je sínus, obdĺžnik alebo trojuholník, taktiež rôzne modulácie a frekvenčné rozmietanie. Tieto generátory nevyžadujú neustálu komunikáciu s riadiacou jednotkou alebo nepotrebujú žiadnu vyrovnávaciu pamäť typu RAM, pretože generované priebehy sú dynamické a môžeme meniť len ich parametre. Funkčné generátory môžu byť analógové alebo digitálne [1].

1.1.1 Funkčné analógové generátory

Analógovo založené funkčné generátory používajú analógový hardware pre vytvorenie jednoduchej funkcie. Často sa využívajú pri aplikáciách pre sínusové alebo obdĺžnikové signály pri určitej frekvencii [1].

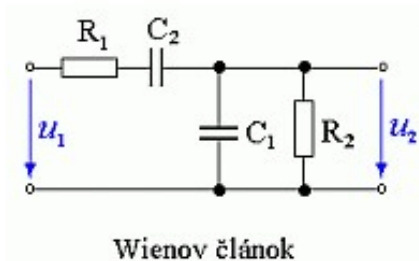
Hlavnou súčasťou analógového generátoru je oscilátor, ktorý využíva systém tvorený so spätnoväzbovým členom a tým splňuje amplitúdovú a fázovú podmienku pre generovanie harmonického signálu. Amplitúdovú podmienku zaručíme aktívnym zosilňujúcim prvkom, ktorý dodá straty reálnej zložky impedancie aby nedošlo k tlmením kmitom. Fázová podmienka je vytvorená spätnoväzbovou časťou, ktorá vytvára fázu 360° . Vo väčšine riešení je tvorený LC, RC obvody alebo piezoelektrickým kryštálom [3][8].

LC oscilátory sa používajú ako laditeľné vysokofrekvenčné oscilátory v prijímačoch, vysielačoch a v rôznych meracích prístrojoch. Obvykle sa vyznačuje s jednou spätnoväzbovou slučkou, v ktorej je zapojený jednostupňový zosilňovač a pasívny dvojbran. Sú charakteristické zlou stabilitou ale s dobrým činiteľom akosti. Používajú sa pre vyššie kmitočty od desiatok MHz. V praxi sa k ladeniu rezonančných obvodov v oscilátoroch používajú kapacitné diódy alebo varikapy. Medzi najznámejšie LC oscilátory patria Meisnerovo, Hartleyho, Colpittsovo a Clappovo zapojenie [4][5].



Obr. 1: Príklady zapojení jednotlivých LC oscilátorov (prevzaté z [6])

RC oscilátory sa používajú na nižších kmitočtoch do desiatok MHz. Sú charakteristické malou frekvenčnou stabilitou a malým činiteľom akosti, preto preladiteľnosť je pomerne vyššia ako u LC oscilátorov. Pri správnom nastavení sa dá dosiahnuť výstupný signál sínusového priebehu s veľmi malým obsahom vyšších harmonických. Používajú sa hlavne v tónových oscilátoroch určených pre meracie účely. Medzi najznámejšie patrí Wienov oscilátor [3][8].

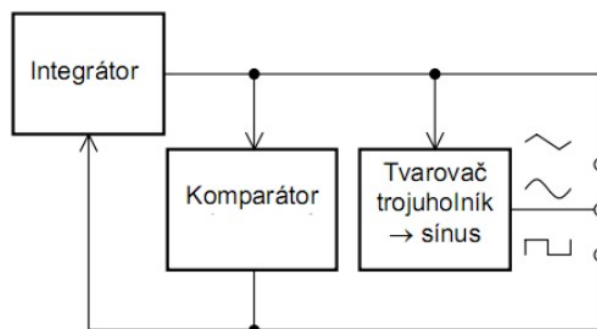


Obr. 2: Wienov článok (prevzaté z [7])

Kryštálové oscilátory majú omnoho väčšiu frekvenčnú stabilitu ako LC oscilátory. Pracuje na piezoelektrickom jave a jeho základom je kremenný kryštál, ktorý s pripojenými elektródami sa z hľadiska elektrických vlastností správa ako akostný kmitavý obvod. Mechanické kmity sa vybudia elektrickým poľom [5].

1.1.2 Tvarovač signálov

Tvarovač signálov je základnou časťou funkčných generátorov. Stavebnými blokom takéhoto generátora je generator pílovitého signálu realizovaného prostredníctvom integrátora s komparátorom zaradeným v spätnej väzbe z ktorého výstupné napätie je obdĺžnikového priebehu. Požadovaný harmonický signál sa získava z pílovitého signálu za pomoci tvarovača. Signál na výstupe sa vo väčšine prípadov zosilní pomocou zosilňovača pred konečným výstupom [16].



Obr. 3: Bloková schéma s využitím tvarovača signálov (prevzaté z [16])

1.1.3 Funkčné digitálne generátory

Funkčné digitálne generátory sú v súčasnosti najčastejšie preferované kvôli vysokej stabilite, amplitúdy a širokému rozsahu preladenia. Vo veľkej miere sú zastúpené generátory s princípom DDS (Direct Digital Synthesis) s rýchlim D/A prevodníkom,

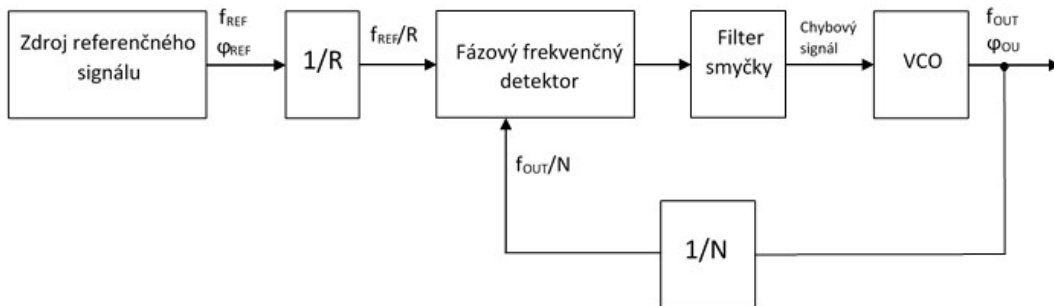
taktiež sa používajú generátory na princípe nepriamej syntézy pomocou fázového závesu PLL. Generátory môžu pracovať aj na inom princípe ale pri dosiahnutí menšieho rozsahu generovaných frekvencií. Funkčné digitálne generátory okrem DDS syntetizátora taktiež obsahujú aj rekonštrukčný filter, ktorý vyfiltruje nežiaduce prvky z D/A prevodníku. Pred tým, než signál dorazí do D/A prevodníku je digitálne vyfiltrovaný kvôli zníženiu šumu [1][8].

1.2 Fázový záves

Fázový záves je nelineárny spätnoväzbový systém umožňujúci frekvenčnú a fázovú synchronizáciu signálu pomocou napätím riadeného oscilátora VCO na signál pevne referenčného oscilátora. PLL sa skladá s troch základných blokov fázovo frekvenčný detektor, filter smyčky a napätím riadený oscilátor [4] [9].

Výhodou týchto syntetizátorov je pomerne nízka cena a jednoduchosť. Tento typ syntetizátora je možné použiť na vysokých frekvenciách do niekoľkých desiatok GHz. Smyčka fázového závesu u týchto syntetizátorov môže pracovať v dvoch režimoch, v režime sledovania (pretrváva v synchronnom stave) alebo v režime zachycovania (dosiahnutiu synchronného stavu).

Hlavnou časťou systému PLL je fázový frekvenčný detektor, ktorý na svojich vstupoch porovnáva signál referenčný so signálom spätnoväzbovým z výstupu napätím riadeného oscilátora VCO. Pri vzájomnej odchýlke kmitočtu a fáze týchto dvoch signálov generuje na výstupe chybový signál, ktorý je potrebné následne vyfiltrovať dolnou priepustňou a je privedený na riadiaci vstup napätím riadeného oscilátora. Keď systém dosiahne synchronného stavu (PLL je zavesený), následne chybový signál má konštantný časový priebeh, referenčný a výstupní signál majú rovnakú frekvenciu a fázu [4].



Obr. 4: Blokovaná schéma fázového závesu (prevzaté z [4])

Pre výstupnú frekvenciu tohto syntetizátora platí vzťah:

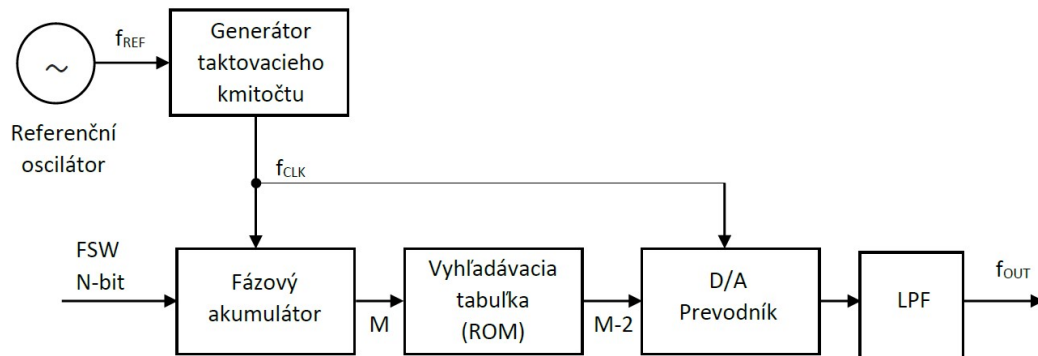
$$f_{OUT} = \frac{N}{R} \cdot f_{REF} \quad (1.1)$$

f_{OUT} je výstupná frekvencia signálu, f_{REF} je referenčná frekvencia, R je deliaci pomer referenčného kmitočtu, N je nastaviteľný deliaci pomer spätnoväzbovej zložky.

1.3 Priama číslicová syntéza

Priama číslicová syntéza je v súčasnej dobe veľmi rozšírená kvôli rýchlym D/A prevodníkom. Výhody u priamej číslicovej syntéze sú výstupný signál do kmitočtu stoviek MHz, kmitočtový krok dosahuje vysoké rozlíšenie (stotiny Hz), generovaný signál môže mať kmitočet vo veľkom rozsahu od nízkych hodnôt až po maximum daného taktovacím kmitočtom signálu [4][9].

Časový priebeh je v číslicovej forme a v určitom rozlíšení uložený v pamäti ROM takzvanej vyhľadávacej tabuľke (lookup tabuľka). S ňou sú vyčítané jednotlivé vzorky signálu a prostredníctvom D/A prevodníku sú prevedené na výstupný analógový signál. S toho vyplývajú určité nevýhody ako je horšia spektrálna čistota, dynamický rozsah signálu, kvantovací šum, ktorý je daný rozlišovacou schopnosťou D/A prevodníku a ďalšou nevýhodou je vzorkovací kmitočet, s ktorým súvisia zrkadlové kmitočty, s toho vyplýva, že kvalita výstupného signálu závisí od rekonštrukčného filtra [4][9].



Obr. 5: Bloková schéma DDS syntetizátora (prevzaté z [4])

Výstupný kmitočet f_{OUT} syntetizátora je daný taktovacím kmitočtom f_{CLK} a počtom bitov N fázového akumulátora. Presný výstupný kmitočet sa nastaví pomocou N -bitového riadiaceho slova FSW , ktoré je s vonkajšieho systému zaslané do fázového akumulátora [4].

Výstupný kmitočet je daný vzťahom [4]:

$$f_{OUT} = \frac{FSW}{N^2} f_{CLK} \quad (1.2)$$

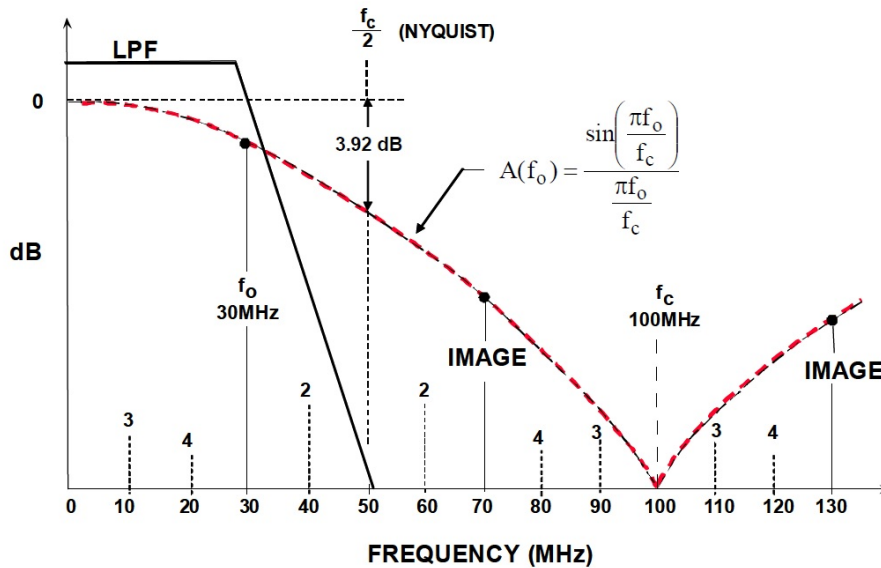
kde FSW je hodnota riadiaceho slova, N je počet bitov fázového akumulátora a f_{CLK} je vzorkovací kmitočet. Výstupný kmitočet má najmenšiu hodnotu keď sa $FSW = 1$, kým zatiaľ horná hranica je teoreticky ohraničená podľa Nyquistovho teorému polovina taktovacieho kmitočtu D/A prevodníku [4].

1.3.1 Rekonštrukčný filter číslicového syntetizátora

Na výstupe D/A prevodníku je široké spektrum signálu a preto je výstupný signál DDS

syntetizátoru privedený do rekonštrukčného filtru. Jeho úlohou je potlačiť zrkadlové signály, ktoré podľa vzorkovacieho teorému vznikajú symetricky okolo vzorkovacej frekvencie D/A prevodníku. Maximálny výstupný kmitočet je obmedzený na $f_{CLK}/2$ a tým teoreticky odpovedá aj medzný kmitočet výstupného filtru, ktorý by ale musel mať nekonečnú strmlosť. Preto sa v praxi používa dolná priepust približne s medzným kmitočtom $f_c = 0,8 \cdot f_{CLK} / 2$, aby bola dostatočná vzdialenosť signálov medzi f_{OUT} a prvého zrkadla $f_{CLK}-f_{OUT}$ [4].

Najjednoduchšia varianta je pasívny LC filter, ktorý by mal mať minimálne zvlnenie v priepustnom pásme a maximálnu strmlosť priechodu do nepriepustného pásma. Vhodným typom je eliptický alebo Cauerov filter, ktorý dosahuje najväčšieho útlumu s najnižším rádom filtru [2].



Obr. 6: Výstupný signál z DDS obvodu (prevzaté z [2])

Na Obr. 1.3 je časť spektra DDS syntetizátoru pred výstupnou filtráciou. Je vidieť, že obsahuje požadovaný signál f_{OUT} (f_o) ale aj radu nežiadúcich zložiek. Najväčšie amplitúdy majú zrkadlové signály, ktoré sa podľa vzorkovacieho teorému opakujú okolo násobku vzorkovacej frekvencie prevodníku. Okrem zrkadlových signálov sa v spektre nachádzajú aj vyššie harmonické signálu f_{OUT} a intermodulačné produkty vyšších rádo signálov f_{CLK} (f_c) a f_{OUT} (f_o) [2] [4].

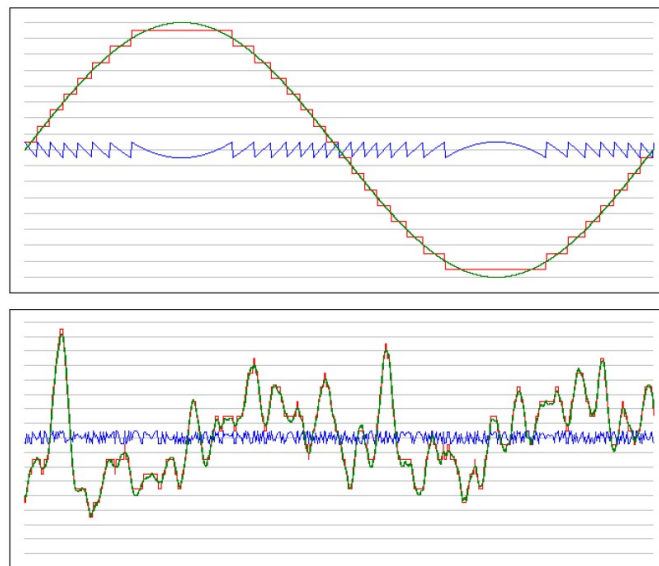
Normovanú amplitúdu požadovaného signálu a jeho zrkadiel vypočítame podľa vzťahu $A(f_o)$, ktorý je na Obr. 7. Jeho obálka funkcie je znázornená čiarkovanou červenou farbou. Čiernou plnou čiarou je znázornená utlmovacia charakteristika výstupného filtru, ktorá plní funkciu potlačenia zrkadlového signálu. Je možné vidieť, že všetky intermodulačné spektrálne zložky nejde na rozdiel od zrkadlových potlačiť výstupným filtrom, pretože sa nachádzajú na kmitočtoch nižších než je f_{OUT} (f_o). Tým je tiež ovplyvnený dynamický rozsah signálu SFDR, ktorý je daný pomerom maximálnym žiadaným kmitočtom k prvému maximálnemu nežiadúcemu v spektre Nyquistovho kmitočtu [2][4].

Pri preladovaní kmitočtu f_{OUT} sa bude taktiež meniť jeho amplitúda podľa funkcie

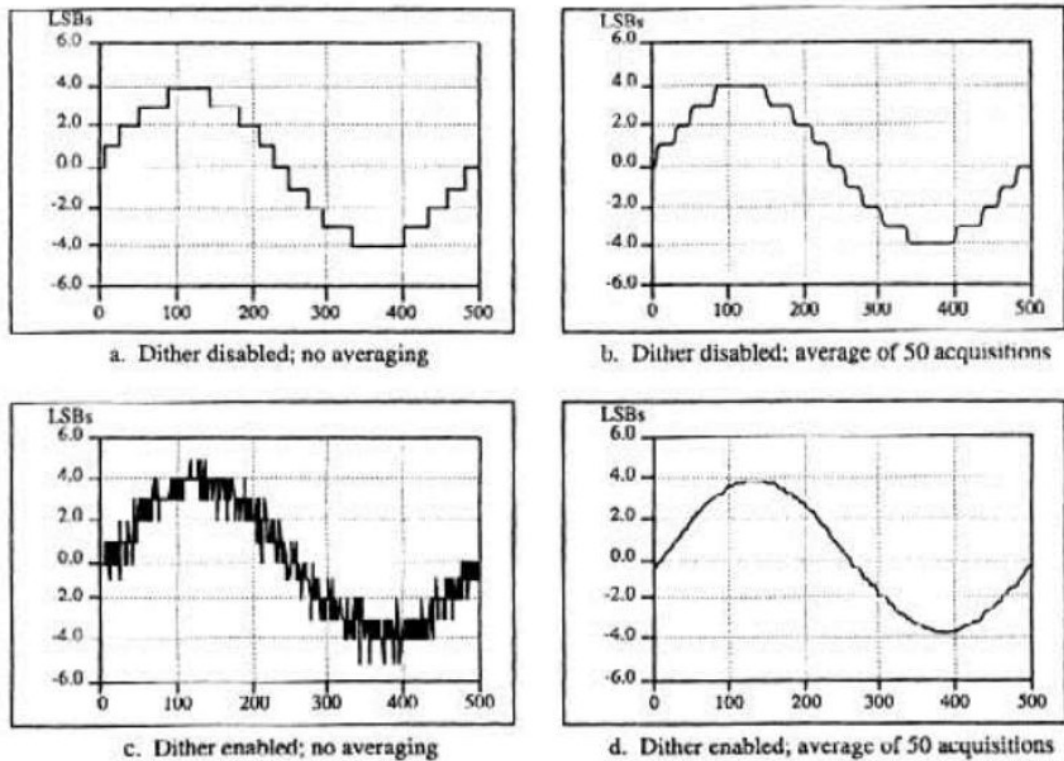
$A(f)$. Na teoretickej maximálnej výstupnej frekvencii $f_{OUT} = f_{CLK}/2$ klesne o 3,92 dB. Pokiaľ je konštantná amplitúda výstupného signálu syntetizátora závislá na kmitočtu, je nutné pokles kompenzovať vhodnou utlmovacou charakteristikou filtra [4].

1.3.2 Kvantovací šum

Kvantovací šum je závislý na počte bitov. Pri klesajúcej počte vzoriek narastá amplitúda kvantovacieho kroku a tým aj veľkosť kvantovacieho šumu na výstupe. Tento šum je teda korelovaný na počet bitov D/A prevodníku a taktiež na veľkosť výstupného signálu. Najväčšieho šumu sa dosiahne pri veľkosti výstupného signálu pri najmenšom významnom bite LSB je 1. Na Obr. 7 je vyobrazený čiastočne periodický trojuholníkový signál s náhodným charakterom (stochastický), ktorý mení svoju striedu v závislosti od výstupného zrekonštruovaného signálu. Amplitúda je zhodná s veľkosťou kroku v najhoršom prípade. Môžeme ho považovať za náhodný signál, pokiaľ nie je zvolený celočíselný násobok frekvencií hodinového signálu na vzorkovaciu frekvenciu podľa vzťahu (2). Vtedy všetky zložky kvantovacieho šumu predstavujú periodický priebeh vzhľadom na jeho spektrum, ktoré je tiež periodické. Spôsobuje to, že na hodinový signál pripadá celočíselný počet period kvantovacieho šumu a tým sa ich amplitúda zosilní. Čiže kvantovací šum pri celočíselnom násobku frekvencií nie je daný len kvantovacou chybou, ktorá predstavuje odchýlku ideálneho signálu od výstupu D/A prevodníku ale aj frekvenciou výstupného signálu. Tomuto javu sa dá predísť použitím neceločíselný násobok alebo sa na vstup D/A prevodníku pridá šum v podobe pseudonáhodnej postupnosti pre odstránenie periodicity kvantovacieho šumu v spektre (nazývané dithering) , týmto dosiahneme väčšie rozloženie energie v širšom rozsahu frekvencií a lepšie vyfiltrovanie nežiadúcich zložiek [4][8][17].



Obr. 7: Príklad kvantovacieho šumu ako následok kvantovania vo frekvenčnej oblasti (prevzaté z [8])



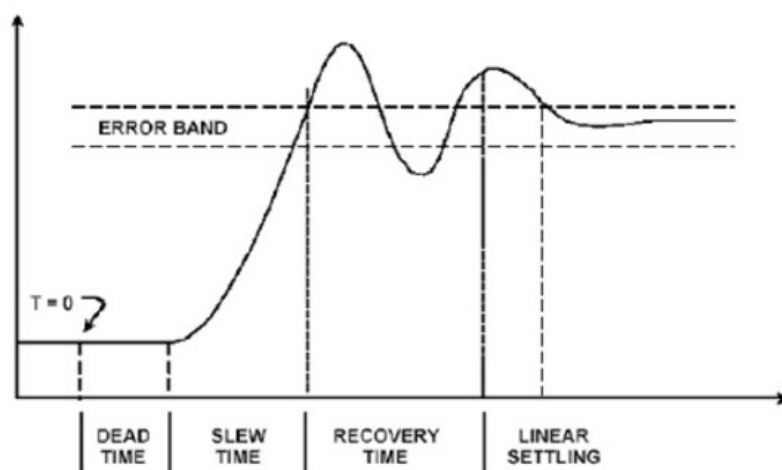
Obr. 8: Ukážka ditheringu: a. bez dither - bez priemerovani, b. bez dither - priemerovanie 50x, c. s dither - bez priemerovania, d. s dither - priemerovanie 50x (prevzaté z [17])

1.4 D/A prevodník a dynamické vlastnosti

D/A prevodníky použité v DDS syntetizátoroch majú typicky o 2 až 4 bity menšiu veľkosť ako tzv. vyhľadávacia tabuľka (lookup tabuľka). Na vstup prevodníku je privedené slovo o dĺžke $M-2$ až $M-4$ bitov, ktoré je následne na výstupe prevedené na napät'ovú úroveň odpovedajúcej veľkosti daného vzorku. Teda platí, že čím je vyšší počet bitov prevodníku, tým menšia bude úroveň kvantizačného šumu v spektre výstupného signálu [4].

1.4.1 Vzorkovací kmitočet a doba ustálenia

Hodnota vzorkovacieho kmitočtu je udávaná ako vzor za sekundu (Samples per second, skratka SPS alebo MSPS). Je to inverzná hodnota doby ustálenia, ktorá udáva, koľko času zaberie výstupu D/A prevodníku ustáliť hodnotu výstupu amplitúdy najviac $1/2$ LSB pri zmene digitálneho kódu. Pokiaľ je prevodník používaný nad hranicu jeho udaného vzorkovacieho kmitočtu, presnosť prevodu je znížená [18].



Obr. 9: Doba ustálenia výstupného napätia u D/A prevodníku (prevzaté z [18])

1.4.2 Diferenciálna nelinearita (Differential Non-linearity)

Diferenciálna nelinearita udáva, ako sa mení veľkosť zmeny výstupného napätia pri zmene vstupného digitálneho kódu. S nelinearitou je spojený údaj takzvané monotónnosť prevodu. Prevodník je monotónny vtedy keď jeho diferenciálna nelinearita je nižšia ako 1 LSB [18].

1.4.3 Odstup signálu od šumu (Signal-to-Noise Ratio)

Odstup signálu od šumu určuje, aký je pomer užitočného signálu k šumu. Šumové zložky prispievajúce k celkovému šumu sa určia ako odmocnina zo súčtu štvorcov.

$$SNR = 20 \log \frac{U_1}{\sqrt{N_1^2 + N_2^2 + \dots + N_N^2}} \quad (1.3)$$

U_1 je základná harmonická zložka, N_1 až N_N sú jednotlivé šumové zložky. Tie bývajú modelované ako šumové zdroje napätia alebo prúdu [18].

1.4.4 Celkové harmonické skreslenie (Total Harmonic Distortion)

Celkové harmonické skreslenie (THD) určuje, ako veľkú časť signálu tvorí vyššie harmonické zložky. Nelinearity v obvode prevodníku spôsobujú vznik vyšších harmonických zložiek. V prípade ideálneho D/A prevodníka nevykazujúceho žiadne nelinearity, by celkovo harmonické skreslenie bolo dané len jeho kvantizačným šumom [18] [19].

Meraný signál elektrického napätia, THD je obecné definovaný ako:

$$THD = \frac{\sqrt{U_2^2 + U_3^2 + \dots + U_N^2}}{U_1} \quad (1.4)$$

kde THD je celkové harmonické skreslenie [-], U_1 je efektívna hodnota prvej harmonickej zložky a U_2, U_3, U_N sú efektívne hodnoty vyšších harmonických zložiek.

Celkové harmonické skreslenie (THD) sa udáva v dB alebo v percentách.

Najväčší význam pre určenie THD má prvých sedem harmonických zložiek, ktoré postačujú pre definíciu. Prvé tri zložky vo väčšine prípadov reprezentujú prevažnú časť výstupného skreslenia v danom prevodníku [19].

1.4.5 Efektívny počet bitov (Effective Number Of Bits)

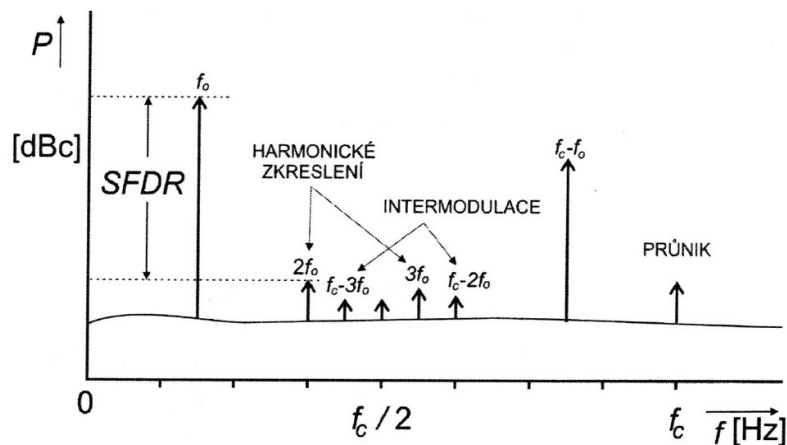
Pokiaľ D/A prevodník nie je ideálny a jeho šum je väčší ako teoretické minimum kvantizačného šumu, následne jeho efektívna rozlišovacia schopnosť bude menej ako N-bitov. Aktuálna rozlišovacia schopnosť prevodníka je známa ako efektívny počet bitov (ENOB).

$$ENOB = \frac{SNR - 1.76dB}{6.02dB} \quad (1.5)$$

Táto špecifikácia je celková indikácia presnosti A/D prevodníka pre špecifické frekvencie vstupného signálu a vzorkovacie frekvencie [19].

1.4.6 Spurious Free Dynamic Range

Tento parameter vyjadruje odstup najvýznamnejšieho signálovej zložky od najvýznamnejšej skresľujúcej zložky.



Obr. 10: Určenie Spurious Free Dynamic Range (prevzaté z [4])

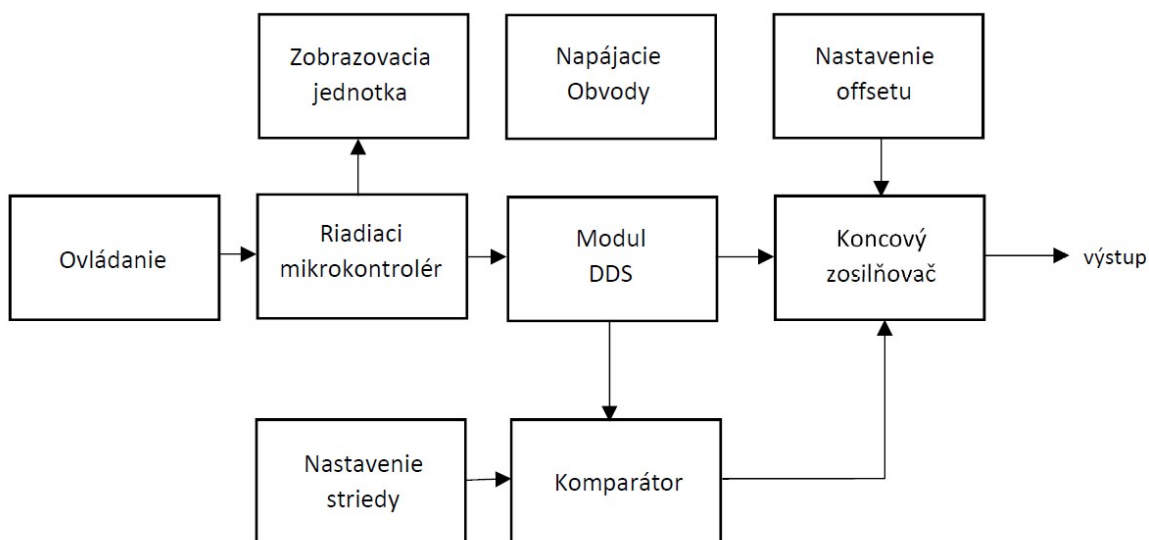
2 NÁVRH FUNKČNÉHO GENERÁTORU

2.1 Požiadavky na funkčný generátor

Generátor má byť schopný generovať základné priebehy sínus, trojuholník, obdĺžnik s nastaviteľnou striedou a pulzne šírkovú moduláciu. Požiadavky boli stanovené tiež pre maximálny rozkmit výstupného napätia $2 V_{pp}$ pri impedančnom zaťažení 50Ω . Musíme uvažovať aj o rozumnej rýchlosti priebehu. Generátor by mal pracovať do šírky pásma 25 MHz a preto záleží na správnom výbere typu DDS syntetizátoru. Všetky parametre je potrebné názorne zobrazit' na LCD displeji, ktorý má viac možností výberu textu. Požiadavky na ovládanie generátoru, ktoré by malo byť tvorené funkčnými tlačidlami a rotačným enkóderom, ktorý umožní jednoduchšie, rýchlejšie preladovanie a potvrdzovanie jednotlivých parametrov.

2.2 Bloková schéma

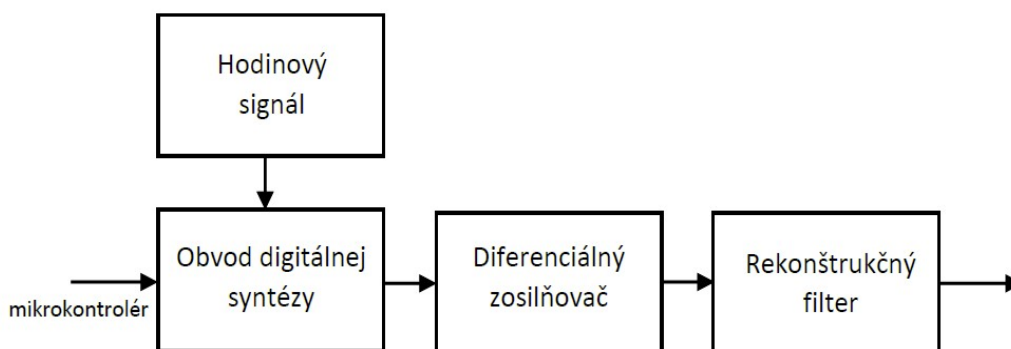
Základná bloková schéma funkčného generátoru s digitálnou syntézou je zobrazená na Obr. 2.1. Hlavnou časťou zariadenia je riadiaci mikrokontrolér, ktorý zaobstaráva komunikáciu modulom DDS generátoru s okolím, spracováva niektoré signály a zabezpečuje rôzne funkcie vetvením alebo presmeruje niektoré signály cez pomocné obvody. Taktiež spĺňa úlohu neustáleho snímania vstupných tlačidiel a rotačného enkóderu, na ktoré pôsobí používateľ. Okrem sledovania tlačidiel sa stará o komunikáciu medzi jednotlivými časťami ako je zobrazovacia jednotka, DDS modul a pridružené časti obvodu. Pre komunikáciu medzi jednotlivými blokmi sa využívajú rôzne periférie ktoré sú priamo integrované v mikrokontroléry a výstupné porty sú riadené softvérovo definovaným algoritmom. Po nastavení vstupných parametrov sú jednotlivé dáta odosielané po sériovej zbernici do modulu DDS syntetizátoru. Keď je výstup generátoru nastavený na signál z modulu DDS tak sa výstup napät'ového zosilňovača prepojí so vstupom koncového zosilňovača pomocou prepínača. Obdĺžnikový signál s nastaviteľnou striedou sa získa prepnutím výstupu modulu na vstup komparátora, ktorý porovnáva sínusový signál z modulu DDS signálom určujúci komparačnú úroveň pre nastavenie striedy. Nasleduje koncový zosilňovač do ktorého vstupujú signály z modulu alebo z komparátora, následne je možné pomocou periférii mikrokontroléra nastaviteľnosť' offsetu. Napájacie obvody obsahujú usmerňovací prvok, lineárne stabilizátory, jeho výstupy sú privedené do všetkých blokov okrem rekonštrukčného obvodu ktorý sa nachádza v bloku modulu DDS.



Obr. 11: Bloková schéma realizovaného generátoru priebehov

2.2.1 Modul syntetizátora

Modul DDS syntetizátora je časť, ktorá zabezpečuje samotnú číslicovú syntézu a s mikrokontrolérom tvoria základnú časť celého obvodu. Obvod digitálnej syntézy slúži k vytváraniu priebehov sínus, trojuholník a obdĺžnik s nepreladiteľnou striedou a rôzne modulácie signálov. Zdroj hodinového signálu zabezpečuje vzorkovací kmitočet pre výstupný signál. Následne je signál zosilnený, pretože výstup zo syntetizátora je príliš malý a musíme ho zväčšiť na dostatočnú úroveň a následne ho vyfiltrujeme rekonštrukčným filtrom. Rekonštrukčný filter je typu dolná priepusť a používa sa na odstránenie zrkadlových kmitočtov. Zrekonštruovaný signál je náchylný na parazitné vplyvy ako zaťažovacia reaktancia, šum, rušenie z okolia.



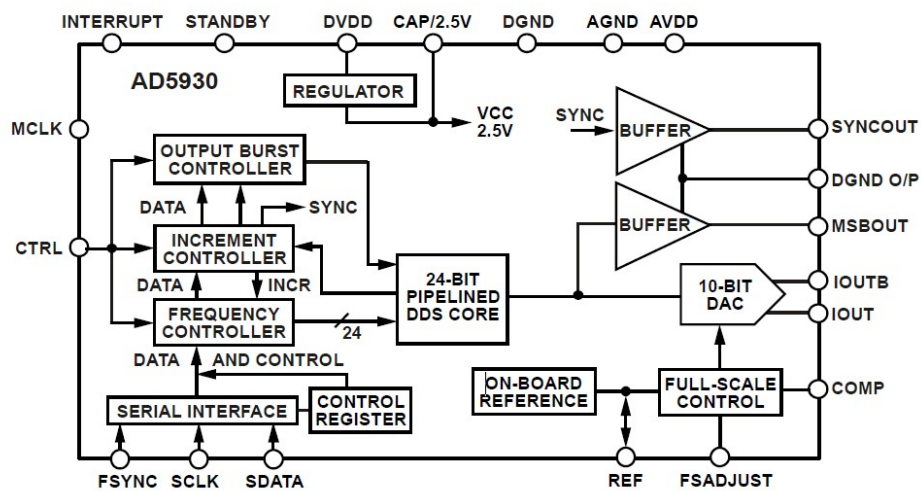
Obr. 12: Bloková schéma modulu syntetizátora

2.3 Výber obvodu syntetizátora

Boli stanovené požiadavky syntetizátora na výstupný frekvenčný rozsah do 25 MHz a

zároveň aby dokázal generovať priebehy sínus, trojuholník, možnosť nastavenia výstupného napätia a jednoduché ovládanie.

Vybraný obvod AD5930 [10] od firmy Analog Devices s 10 bitovým rozlíšením spĺňa všetky teoretické požiadavky. Jeho maximálny výstupný frekvenčný kmitočet je 25 MHz, dokáže generovať sínus, obdĺžnik a trojuholníkový signál, má možnosť frekvenčného rozmietania taktiež je jeho možnosťou generovanie sérií impulzov. Výhodou obvodu je symetrický prúdový výstup, ktorého signály sú na seba vzájomne otočené o fázu 180°, čo umožňuje dosahovať vyšší rozkmit napätia a jednoduchšie odstránenie ofsetu. Jeho maximálny kmitočet hodinového signálu dosahuje hodnoty 50 MHz. Komunikácia a nastavenie generátora prebieha z mikrokontroléru po zbernici SPI. Prúd v obvode sa nastavuje pomocou pinu FSADJUST, taktiež obvod obsahuje internú napäťovú referenciu.



Obr. 13: Blockový diagram funkčnosti AD5930 (prevzaté z [10])

Dynamické parametre AD5930:

- Pomer signál-šum (Signal to Noise Ratio) = 60 dB
($f_{MCLK} = 50 \text{ MHz}$, $f_{OUT} = f_{MCLK}/4096$)
- Celkové harmonické skreslenie (Total Harmonic Distortion) = -60 dBc
($f_{MCLK} = 50 \text{ MHz}$, $f_{OUT} = f_{MCLK}/4096$)
- Spurious-Free Dynamic Range (SFDR)
 - Širokopásmové (0 po Nyquist) = -62 dBc
 - Úzkopásmové (+/- 200 kHz) = -76 dBc

Vybrané charakteristiky AD5930 (prevzaté z [10])

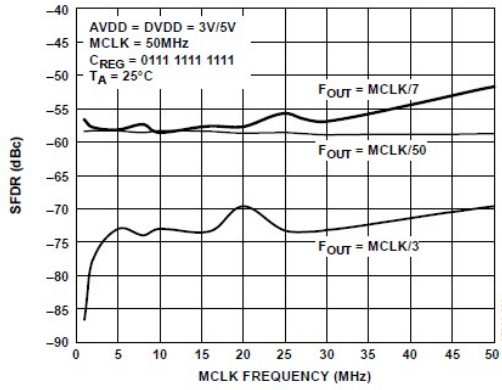


Figure 12. Wideband SFDR vs. MCLK Frequency

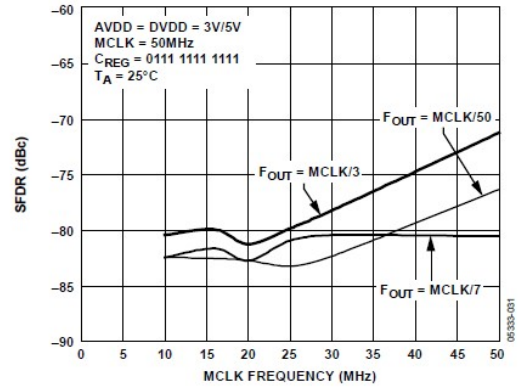


Figure 13. Narrowband SFDR vs. MCLK Frequency

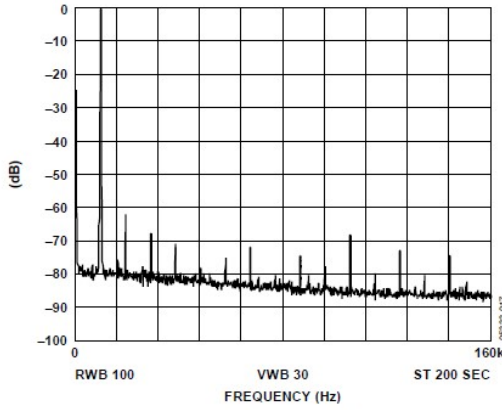


Figure 25. $f_{MCLK} = 50$ MHz;
 $f_{OUT} = 12$ kHz, Frequency Word = 000FBA

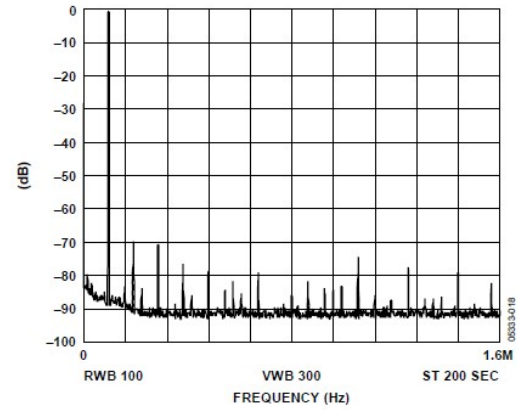


Figure 26. $f_{MCLK} = 50$ MHz;
 $f_{OUT} = 120$ kHz, Frequency Word = 009D49

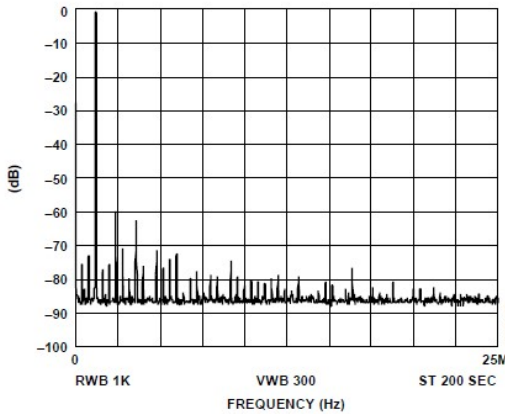


Figure 27. $f_{MCLK} = 50$ MHz;
 $f_{OUT} = 1.2$ MHz, Frequency Word = 0624DD

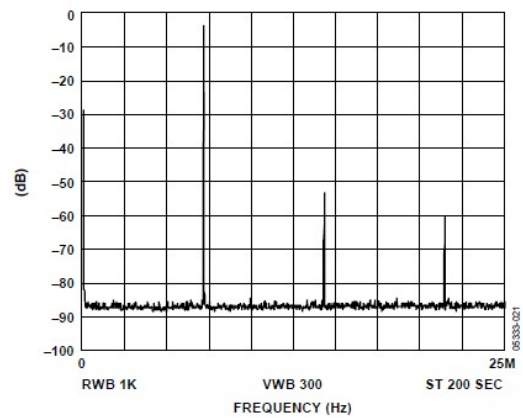


Figure 29. $f_{MCLK} = 50$ MHz; $f_{OUT} = 7.143$ MHz = $f_{MCLK}/7$,
Frequency Word = 2492492

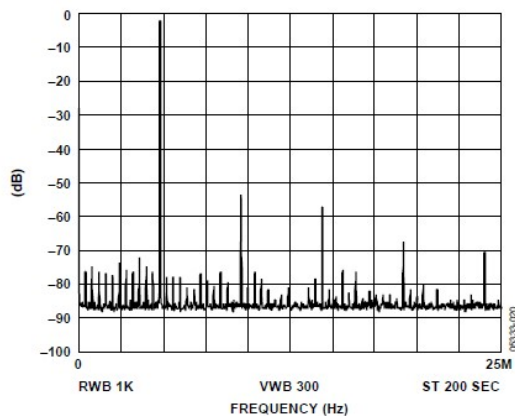


Figure 28. $f_{MCLK} = 50 \text{ MHz}$;
 $f_{OUT} = 4.8 \text{ MHz}$, Frequency Word = 189374

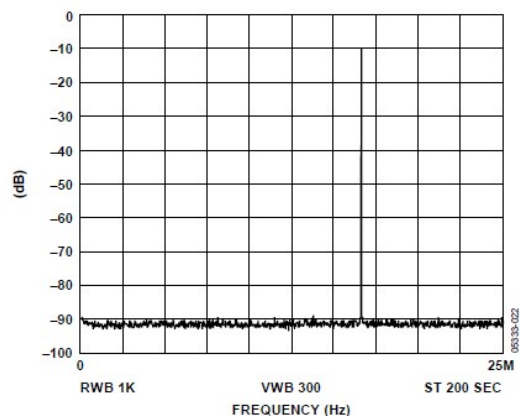
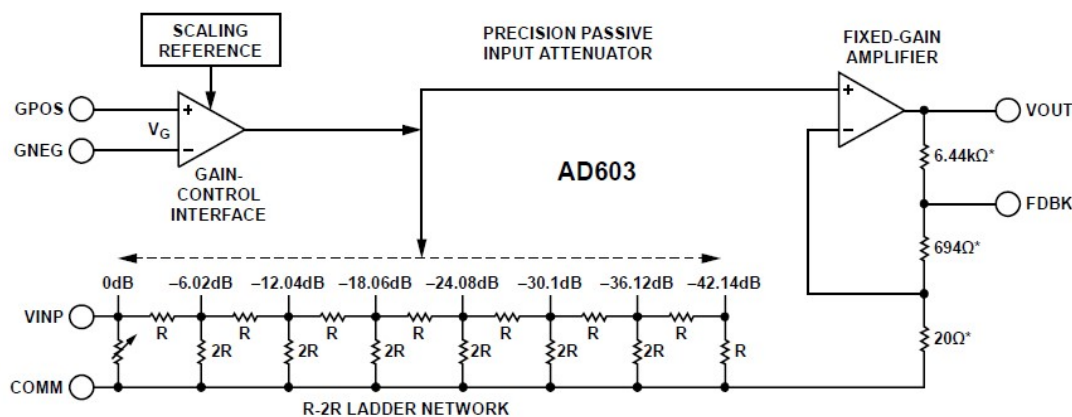


Figure 30. $f_{MCLK} = 50 \text{ MHz}$; $f_{OUT} = 16.667 \text{ MHz} = f_{MCLK}/3$,
Frequency Word = 5555555

2.4 Výber zosilňovača

Požiadavky koncového zosilňovača pre tento typ generátoru sú všeobecné ako veľká šírka pásma pre frekvenčnú charakteristiku, vysoká rýchlosť priebehu, s dostatočne nízkym ofsetom a malým skreslením.

Vybraný obvod AD603 [11] od Analog Devices zo šírkou pásma 90 MHz, s rýchlosťou priebehu 275 V/ μ s. Tento obvod obsahuje vo svojom puzdre tiež napäťovo riadený atenuátor.



Obr. 14: Blokový diagram funkčnosti AD603 (prevzaté z [11])

2.5 Výber komparátora

Napäťový komparátor v obvode generátoru slúži ako zdroj obdĺžnikového signálu. Je požadované malé ofsetové napätie a vysoká rýchlosť preklápania.

Vybraný obvod TLV3501 [12] od Texas Instruments splňoval požiadavky pre použitie v tomto zapojení. Jeho vzostupná a zostupná hrana dosahuje čas 1,5 ns a maximálna hodnota vstupného napäťového ofsetu $\pm 6,5 \text{ mV}$. Komparátor taktiež

zahrnuje internú hysteréziu 6 mV.

2.6 Výber riadiaceho mikrokontroléra

Ako riadiaci mikrokontrolér bol vybraný osembitový čip atmega16 [13] z rady AVR od firmy Atmel. Disponuje všetkými potrebnými perifériami ako sú SPI, A/D prevodník, interný PWM modul a dostatočným počtom výstupných portov, taktiež disponuje programovateľnou pamäťou 16 KB. Má dostatočný výpočtový výkon 16 MIPS pri použití kryštálu 16 MHz.

2.7 Návrh digitálnej časti

O riadenie celého funkčného generátoru sa stará mikrokontrolér atmega16 pracujúci s taktovacou frekvenciou kmitočtu 16 MHz z externého kryštálu. Pin RESET je pripojený cez RC článok na napájacie napätie a tým sú ošetrené prechodné deje. Na piny XTAL1 a XTAL2 je pripojený externý kryštál 16 MHz podľa bežného katalógového zapojenia a zároveň k obom pinom sú pripojené blokovacie keramické kondenzátory o hodnote 27 pF. Piny PB5 a PB6 taktiež reset a PB7 využívané na programovanie jednotlivých periférií mikrokontroléra. Na rozhranie SPI je pripojený DDS syntetizátor pomocou pinu FSYNC a na mikrokontroléru pin PB6, zabezpečujú komunikáciu medzi jednotlivými obvody po zbernici SPI. Pre frekvenčné rozmiatanie a generáciu sérií impulzov je na DDS syntetizátore pin CTRL prepojený s pinom PB3. Pre prerušenie operácií rozmiatania sa používa INTERRUPT a je pripojený na PD7.

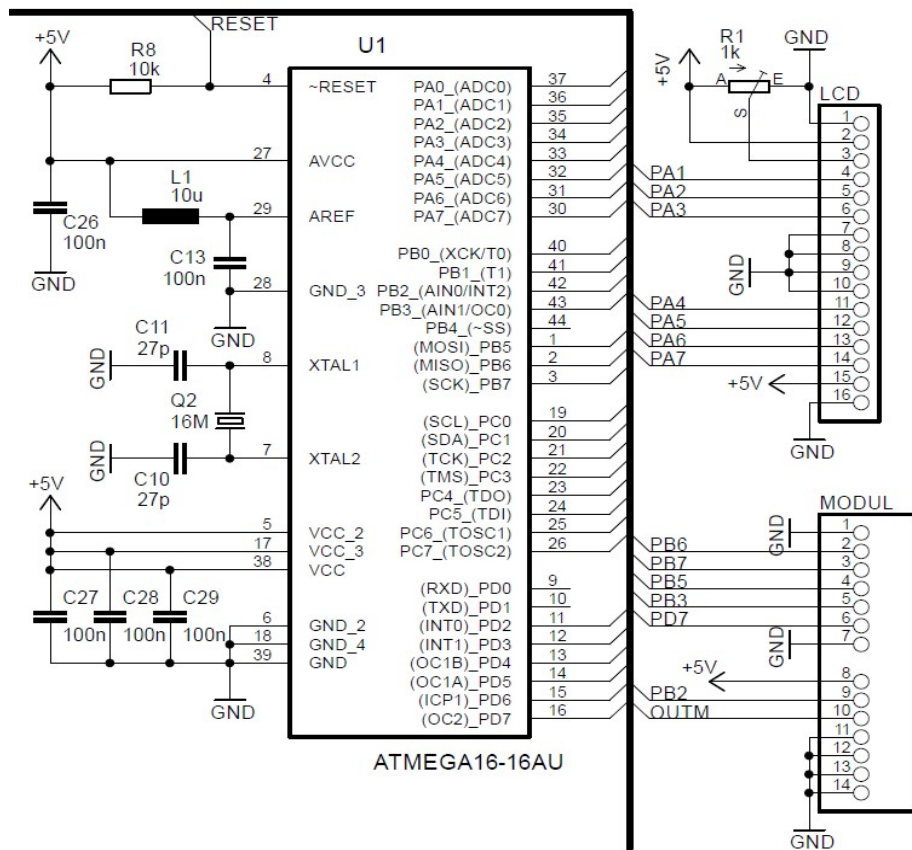
Inštrukcie od používateľa sú do mikrokontroléru zaslané pomocou rotačného enkóderu s integrovaným tlačidlom alebo tlačidlovej klávesnice. Rotačný enkóder je pripojený na piny PD2 a PD3, ktoré sú využité na dynamické ovládanie smeru, svojou pozíciou pri rotácii vyvolajú sériu impulzov. Na pin PD6 je pripojené tlačidlo, ktoré je už priamo integrované v rotačnom enkódere. Aby nedošlo k nedefinovanému odpojenému stavu sú spínače pripojené cez RC články čo má za následok, že odpor slúži ako Pull-up rezistor a kapacita vyfiltruje záškuby vzniknuté pri prechodných dejoch. Tlačidlá smeru a potvrdenia jednotlivých funkcií sú pripojené na piny PA0, PC0 až PC7. Pre zamedzenie záškubov pri stlačení tlačidla sú pripojené pomocou RC členov.

Spínacie relé K1 má za úlohu prepínať medzi signálom z modulu alebo komparátorom, ktoré sú pripojené na vstup koncového prvku. Spínacie relé K2 má za úlohu vypnúť alebo zapnúť výstup z obvodu. K1 a K2 sú pripojené na pin PB0 a PB1. Spínací tranzistor pracuje v saturácii, jeho pracovný bod je určený rezistorom zapojeným do bázy ktorého hodnota je 4,7 k Ω . Prúd bázy bude 0,915 mA a minimálny kolektorový prúd bez záťaže pri minimálnom prúdovom zosilňovacom činiteli h_{21E} rovný 160 bude 146 mA, čo stačí na zopnutie relé s impedanciou 173 Ω bez toho, aby sa tranzistor dostal zo saturácie, jeho prúd bude v zopnutom stave obmedzený záťažou a nie tranzistorom. Dióda zapojená paralelne k cievke, chráni tranzistor pred zápornými napätovými špičkami vznikajúce na relé, čiže dióda má za následok uzatvorenie prúdového okruhu a energia uložená v cievke sa premení na teplo na vnútornom odpore cievky relé a na dióde.

Ďalšou hlavnou časťou mikrokontroléra je zobrazovanie dát na LCD displeji 16x4,

ktorý disponuje základným bežne používaným radičom ST7066U a je pripojený na vyššie štyri bity. Ostatné štyri bity sú pripojené na nulový potenciál a tak uvedené do stavu logickej nuly. Vyššie štyri bity z portu B displeja sú pripojené na mikrokontrolér PA1 až PA7. Pin displeju 4 a 5 sú pripojené na PA1 a PA2, určujú zápis dát a výber zápisu inštrukcií alebo znakov. Pin 3 displeju je pripojený na trimmer o hodnote 1 kΩ slúžiaci k nastaveniu kontrastu displeju. Piny 15 a 16 slúžia k napájaniu podsvietenia vybraného displeju. Rezistor a filtračný keramický kondenzátor bude integrovaný na samotnom plošnom spoji LCD displeju. Pre zobrazenie jednotlivých znakov na displeji budeme musieť pri programovaní použiť vhodné knižnice.

Generovaním PWM z mikrokontroléra zjednodušíme obvod celého zariadenia ale zároveň to má svoje nevýhody a to zaťaženie mikrokontroléra a zväčšenie zdrojového kódu procesov. Využitie PWM v tomto prípade je na riadenie striedy komparátora pripojeného na pin PD4 a riadenie offsetu výstupného obvodu pomocou pinu PD5.



Obr. 15: Schéma zapojenia riadiaceho mikrokontroléra

2.8 Popis obvodu číslicovej syntézy

Vybraný obvod AD5930 pracujúci na priamej číslicovej syntéze umožňuje generovanie sínusového, trojuholníkového signálu z analógového výstupu taktiež dokáže generovať obdĺžnikový signál z digitálneho výstupu ale pre konštantnú striedu a napäťový výstup TTL sa nevyužije. Obvod pracuje v móde ktorý sa delí na burst a kontinuálny.

Z kontinuálneho módu je využívaná funkcia lineárneho rozmietania, ktorá je krokovaná automaticky alebo pomocou pinu CTRL. Zároveň pin CTRL slúži na inicializáciu a spustenie rozmietania a je využitý pre logaritmické rozmietanie, ktoré je určené logaritmickým prepočtom krokovania periód hodinového signálu z pinu PB3. Z burst módu je možné generovanie sérií impulzov, ktoré sú spustené taktiež pomocou CTRL. Na obvode DDS syntetizátore je pin INTERRUPT, ktorý slúži na prerušenie činnosti a nastavenie pôvodného stavu syntetizátora.

Jadro DDS syntetizátora má 24 bitový register, čím zistíme presné najmenšie rozlíšenie kroku nastavenia frekvencie Δf sa rovná 2,98 Hz pri použitom hodinovom signále s kmitočtom 50 MHz, ktorý je daný kryštálovým oscilátorom. Jeho interný regulátor slúži ako interná referencia pre nastavenie pracovného prúdu, ktorý je závislý na prúde tečúcom cez pin FSADJUST. Preto na tento pin privedieme referenciu z DDS syntetizátora 1,2 V a pomocou odporu 6,8 k Ω nastavíme prúd do pinu FSADJUST.

Prúdový výstup z DDS syntetizátora je symetrický a tak dosahuje väčší rozkmit napätia a je možné jednoducho odstrániť ofset pridaním diferenčného zosilňovača. Je to vysoko impedančný zdroj konštantného prúdu, na ktorý je možné priviesť záťaž 200 Ω pri maximálnom prúde 4 mA, čomu odpovedá maximálne napätie 0,8 V, po prekročení tejto hodnoty prudko vzrastie skreslenie signálu a tým nárast frekvenčných zložiek. Na prúdový výstup I_{OUTB} a I_{OUT} je pripojený diferenčný zosilňovač a za ním nasleduje rekonštrukčný filter.

Pracovný prúd je určený nominálnou hodnotou rezistoru R_{SET} rovný 6,8 k Ω podľa katalógového listu AD5930 [10] pripojeného do pinu FSADJUST pri použitej internej referencii 1,2 V.

$$I_{OUT} = \frac{18 \cdot V_{REFOUT}}{R_{SET}} = \frac{18 \cdot 1,2}{6,8} = 3,18 mA \quad (2.1)$$

I_{OUT} je výstupný prúd DDS syntetizátora, R_{SET} rezistor určujúci referenčný prúd, V_{REFOUT} je výstupné napätie z referencie.

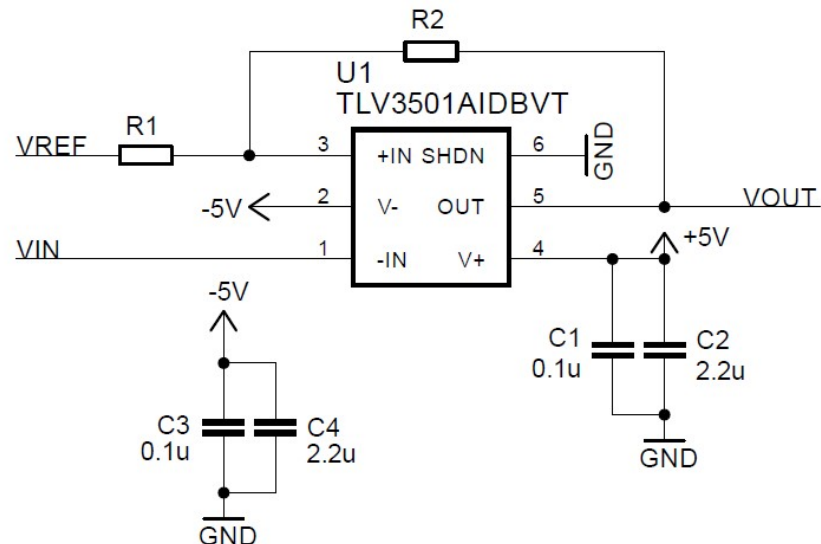
Maximálny nastaviteľný prúd je 3,18 mA, čo je mierne menší prúd ako predpokladaná teoretická hodnota z katalógového listu [10].

2.9 Generovanie obdĺžnikového signálu

Obvod DDS syntetizátora má schopnosť generovať obdĺžnikový signál s konštantnou striedou a napäťovým výstupom, ktorý je citlivý na parazitné kapacity a to by vo vysokých frekvenciách spôsobilo výrazné skreslenie, čiže došlo by k potlačeniu harmonických zložiek. S toho dôvodu bola volená iná varianta a to možnosť generovania obdĺžnikového signálu pomocou komparátora TLV3501, ktorý je schopný pomocou komparačnej úrovne zmeniť jeho striedu. Vstupný signál je symetrický sínusový signál priamo generovaný z DDS syntetizátora, ktorý je privedený na invertujúci vstup komparátora a jednosmerný signál získaný z PWM mikrokontroléru z pinu PD4, ktorý je privedený na neinvertujúci vstup komparátora. Celková hysterézia komparátora je určená internou hysteréziou 6 mV ale aj spätnoväzbovým a vstupným rezistorom v kladnej spätnej väzbe. Z dôvodu zamedzenia kmitov bola zvýšená hysterézia.

$$U_{HYST} = U_{NAP} \frac{R_1}{R_2 + R_1} + 6mV = 5 \cdot \frac{1 \cdot 10^3}{200 \cdot 10^3 + 1 \cdot 10^3} + 6 \cdot 10^{-3} = 30,8mV \quad (2.2)$$

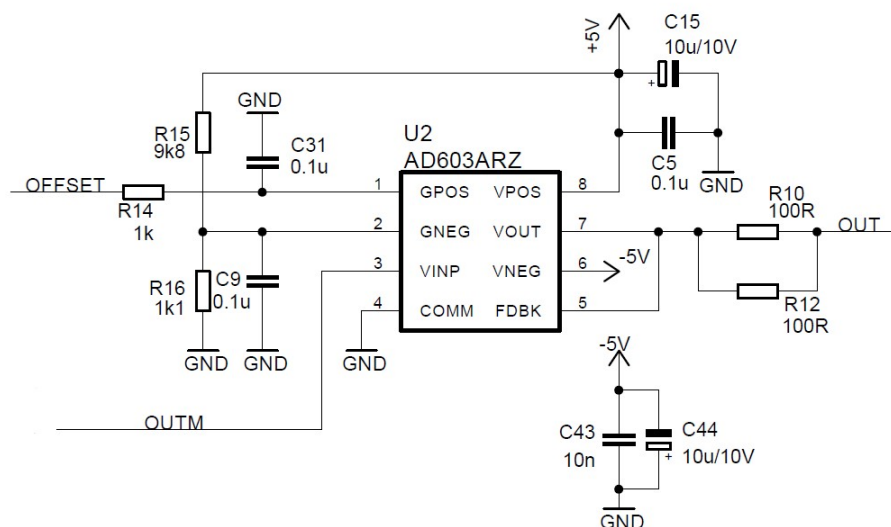
kde U_{HYST} je celková hysterézia na komparátore, U_{NAP} je napätie na vstupe, R_1 je odpor na neinvertujúcom vstupe, R_2 je spätnoväzbový odpor.



Obr. 16: Schéma pridanej hysterézie

2.10 Koncový zosilňovač

Obvod AD603 má malý šum, napät'ovo riadený zosilňovač pre použitie v RF a AGC systémoch. V puzdre sa nachádza fixný ziskový zosilňovač a taktiež interný atenuátor, ktorý je riadený napät'ovou referenciou. Signál z DDS syntetizátoru alebo signál z komparátoru je privedený na vstup V_{INP} . Zosilnenie výstupného zosilňovača nastavíme tým že pin 5 FDBK pripojíme na V_{OUT} , tým získame zisk od -11 dB až +31 dB. Riadenie výstupného zisku dosiahneme tak že definujeme nastaviteľnú referenciu pomocou odporových deličov na dané parametre odporúčané katalógovým listom. Na pin G_{NEG} pomocou odporového deliča privedieme napätie o hodnote 504 mV dosiahneme zisk -11 dB. Privedením napätia 1 V na pin G_{POS} získame maximálny zisk 31 dB, samozrejme že tento pin bude riadený cez mikrokontrolér a tým dosiahneme regulovateľnosť celého rozsahu zisku.



Obr. 17: Schéma zapojenia koncového zosilňovača

2.11 Napájací zdroj

Ako napájací zdroj symetrického napätia je použitý transformátor s EI plechmi, napätie na sekundárnom vinutí je 2 x 6 V so zdanlivým výkonom 6 VA. Napätie je po usmernení mostíkovým usmerňovačom filtrované kapacitami o hodnote 2200 μF . Pre zníženie napätia na požadovanú hodnotu 2 x 5 V sa starajú regulované lineárne stabilizátory LM7805 a pre záporné napätie -5 V je stabilizátor LM7905, zároveň na všetky prívody jednotlivých stabilizátorov sú pripojené keramické kondenzátory podľa katalógových listov [14] [15].

Každú súčiastku v obvode s napájaním je potrebné blokať keramickými kondenzátormi a taktiež tantalovými kondenzátormi, ktoré majú menší stratový činiteľ dielektrika, taktiež sa využívajú vo výpočtovej a meracej technike. Tvar a rozmery prívodov ovplyvňujú vlastnosti kondenzátorov.

2.12 Návrh plošných spojov

Pre návrh plošných spojov generátoru bol použitý software Eagle 7.6.0 verzia Professional. Pri prvotnom návrhu bola použitá verzia Light ale z dôvodu obmedzenia veľkosti rozmerov dosiek (100x80) nebola dostačujúca. Plošné spoje funkčného generátoru boli navrhnuté ako obojstranné s prokovy.

Celkové obvodové zapojenie navrhnutého syntetizátoru je uvedené v prílohe A. Navrhnutý obvod bol rozdelený na dve časti a to modul DDS a riadiacu dosku. Každý časť je rozdelená na samostatnej doske plošných spojov, ktoré sú vzájomne prepojené dvoma konektormi. Na doske plošných spojov modulu je prvý konektor označený JP1, ktorý má 7 pinov a privádza do DDS syntetizátoru 6 riadiacich signálov z mikrokontroléru. Druhý 7 pinový konektor, označený JP2, slúži k privedeniu napájacieho napätia 5 V, výstup signálu modulu OUT a SYNC. Na zbytok pinov je privedený zemný potenciál. Na oboch doskách je vytvorená čo najväčšia možná súvislá

plocha, ktorá je spojené so zemným potenciálom, aby bolo dosiahnuté zníženie vyžarovania z vodičov, ktoré vedú vysokofrekvenčný signál.

Na doske plošných spojov riadiacej dosky je umiestnené napájanie, riadiaci mikrokontrolér ATmega16 sa riadením a konektorom na pripojenie zobrazovacieho zariadenia (LCD displej). Doska obsahuje vo väčšej miere SMD súčiastky, kvôli úspore miesta, taktiež obsahuje súčiastky s THT prevedením. Napájanie sa nachádza v dolnej časti dosky. Výstup celého syntetizátora je realizovaný pomocou BNC konektora s označením X1.

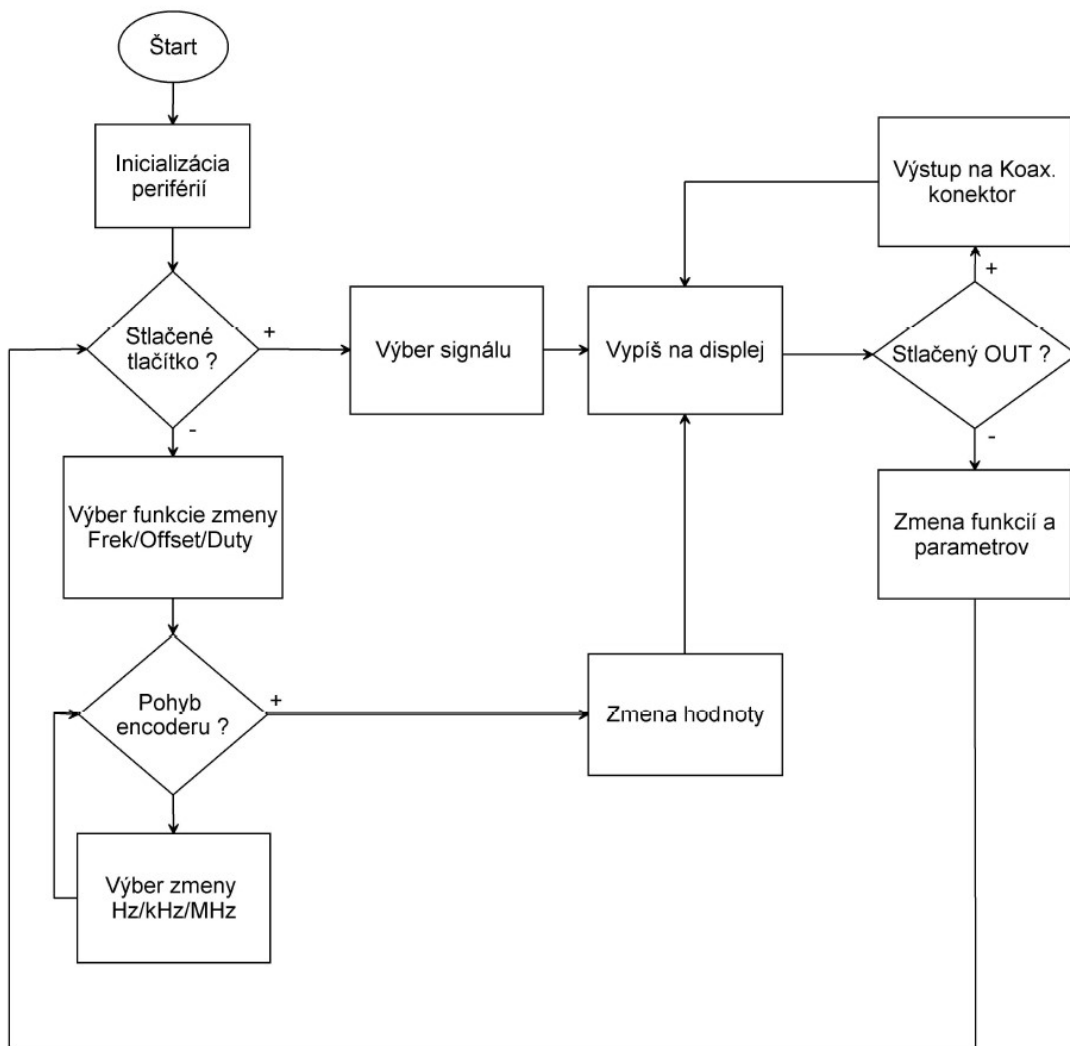
Na doske modulu je umiestnený obvod DDS so zosilňovačom a výstupným rekonštrukčným filtrom. Taktiež obsahuje budiaci oscilátor, menič napätia a príslušné súčiastky. Veľkosť dosky modulu je prispôbená aby ju bolo možné vložiť do tieniacej krabičky AH101. Návrh dosiek plošných spojov a rozmiestnenie súčiastok na jednotlivých doskách je uvedené v prílohe A.

2.13 Návrh software a ovládanie generátoru

Software bol vytvorený v programovacom jazyku C v prostredí Atmel Studio 7.0 a nahrávané do mikrokontroléra pomocou protokolu STK500 (programátor BiProg). Pre znakový displej bola použitá open source knižnica lcd.h a pre SPI komunikáciu medzi mikrokontrolérom a syntetizátorom je použitá knižnica spi.h. Program s príslušnými knižnicami je priložený v elektronickej verzii na CD. Na Obr. 18 je vyobrazený zjednodušený vývojový diagram programu DDS generátoru. Po spustení (stlačení napájacieho tlačítka Power switch) mikrokontroléru dôjde k nastaveniu portov a následne prebehne inicializácia externých periférií ako je displej, relé a syntetizátor. Na displeji sa vyobrazí prvotné definované menu.

V nasledujúcom kroku začne mikrokontrolér v hlavnej smyčke (while) scanovať jednotlivé tlačítka, rotačný enkodér a jeho tlačítka. Pokiaľ je zistené stlačenie tlačítka je zvolená daná funkcia prisluhujúceho reťazca znakov a prepíše ho následne na displeji. Všetky parametre sú uložené v základných jednotkách. Na displeji je vyobrazené menu v ktorom sa nachádza na prvom riadku frekvencia, v druhom riadku je zmena signálu, v treťom riadku je nastavenie parametrov offset a duty podľa prisluhujúceho signálu a v štvrtom riadku zobrazuje či je na výstup privedený daný nastavený signál.

Pre zmenu jednotlivých parametrov v reťazci ako je napríklad frekvencia slúži rotačný enkodér. Na podobnú funkciu nám slúžia tlačítka hore a dole. Enkodér má funkciu na inkrementáciu a dekrementáciu parametru na danom vybranom riadku pre zmenu hodnoty. Tlačítka na enkodéri slúžia pre výber zmeny hodnoty z Hz na kHz a MHz. Pri daných pozíciách je inkrementovaný znak 9 nahradený automaticky znakom 0 a číslo je prevedené do vyššieho rádu. Pri dekrementácii znaku 0 je nahradené znakom 9 a vyšší rád je znížený o 1. Všetky spomínané operácie sú vykonané len vtedy keď je výsledok platný. Zmena pozícií parametru je možné meniť tlačítkami doľava a doprava. Samotné rozmiestňovanie je vykonávané pomocou pinu ctrl alebo neustálym odosielaním požiadaviek do DDS syntetizátora.



Obr. 18: Vývojový diagram programu DDS generátoru

3 REALIZÁCIA GENERÁTORU A MERANIE

3.1 Mechanické usporiadanie

Mechanická konštrukcia zariadenia bola navrhovaná do systému Diametral. Predný panel po vyvrtaní a vyfrézovaní, na ktorý je pripevnený plošný spoj celého zariadenia pomocou distančných stĺpikov o veľkosti 15mm/M3. Všetky prvky sú umiestnené na jednom plošnom spoji z dôvodu ušetrenia miesta v systéme Diametral. Rozloženie ovládacích prvkov a zobrazujúceho LCD displeja je prispôbená tak aby bolo možné nalepenie fólie s potiskom pre význam jednotlivých tlačidiel.

Zadný panel slúži ako kryt a zároveň umiestnenie napájacieho konektoru. Napájací konektor od spoločnosti SCHURTER (typ 6200.2300) bol zvolený z dôvodu jednoduchého uchytenia o panel a obsahujúceho zásuvku pre poistku. Za napájacím konektorom, pripojeným pomocou fastonov 6,3 mm, nasleduje jednopólový sieťový vypínač. Všetky sieťové časti sú riadne izolované aby vyhovovali triede bezpečnosti II. Zadný panel je uchytený o dosku plošných spojov pomocou distančných stĺpikov o veľkosti 50mm/M3.

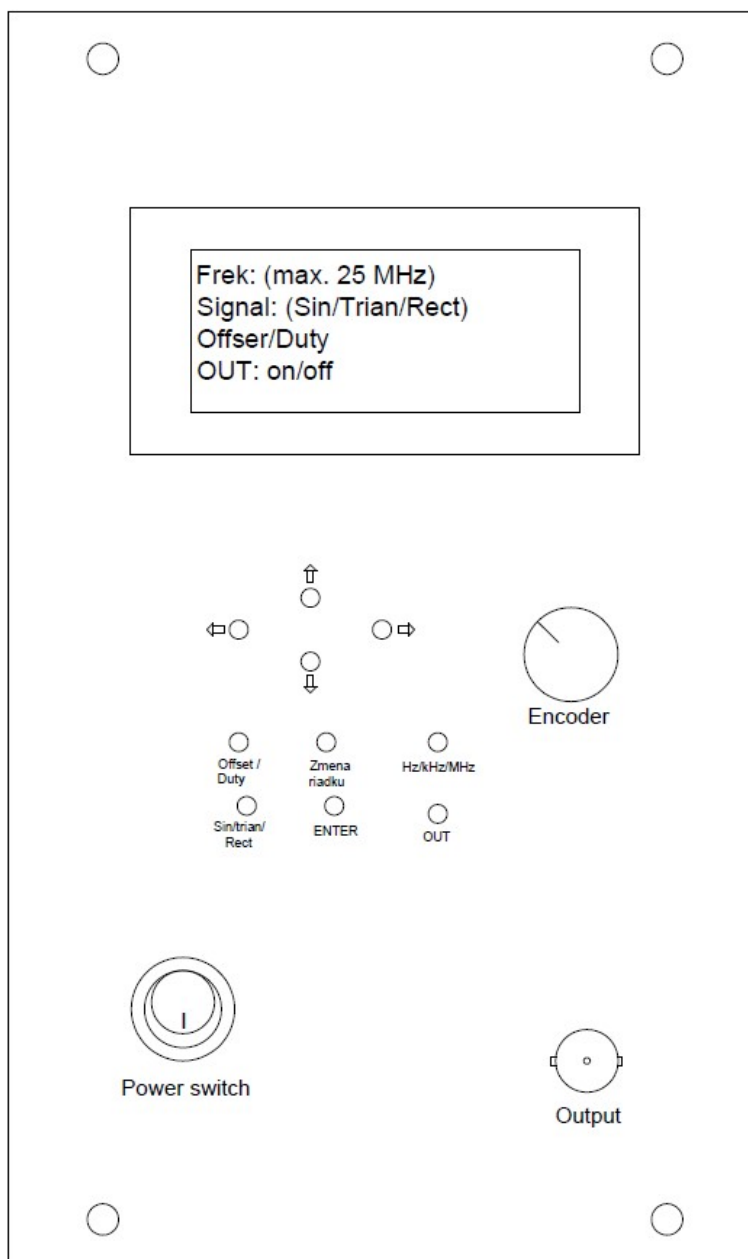
3.2 Meranie

Po zostavení a oživení zariadenia všetky obvody boli funkčné a po kontrole sa pristúpilo k programovaniu mikrokontroléra ATmega16.

Z dôvodu neskorého dodania súčiastkových komponentov nebolo časovo možné dokončiť softwarovú časť, presnejšie SPI komunikáciu medzi mikrokontrolérom a DDS syntetizátorom a zariadenie doladiť podľa predstáv. Z tohto dôvodu nie je komplexné meranie zariadenia prevedené a podrobne zdokumentované v tejto práci.

4 UŽÍVATELSKÝ MANUÁL

Na obr. 12 je ukážka ovládacieho panelu generátora. Pre ovládanie zariadenia je tu sieťový vypínač (Power switch), rotačný enkodér (ENcoder) a desať tlačítok. Ako indikačný prvok je tu LCD displej. K výstupu generovaného signálu slúži BNC konektor (Output).



Obr. 19: Ovládací panel generátoru

Pre zapnutie prístroja stisknite vypínač (Power switch) do polohy I. Zapnutie prístroja je indikované rozsvietením LCD displeja, na ktorom sa vypisujú parametre

ktoré sa volia podľa požiadaviek. V prvom riadku je voľba veľkosti frekvencie, v druhom riadku sa vyberá daný typ generovaného priebehu, na treťom riadku displeja sa zobrazujú hodnoty offsetu a striedy komparačného signálu (duty) a na poslednom riadku sa zobrazuje či generovaný signál je privedený na výstup (On/Off).

K nastaveniu jednotlivých parametrov slúžia tlačítka. Pohyb a voľbu jednotlivých funkcií zabezpečuje tlačítka ktoré k tomu slúžia (spodná časť panelu). Pre zmenu veľkosti frekvencie, offsetu alebo striedy (Duty) slúži encoder alebo tlačítka (v hornej časti panelu).

Pokiaľ zariadenie nie je možné zapnúť pomocou prepínača (Power switch), skontrolujte stav poistky, ktorá sa nachádza na zadnom paneli zariadenia. Pokiaľ je poistka pretavená, nahraďte ju poistkou podobného typu (T 230V/500mA), v druhom prípade prekontrolujte prívodný sieťový kábel.

5 ZÁVĚR

Bola navrhnutá kompletná schéma zapojenia generátoru priebehov a pomocou softvérového programu sa navrhli predpokladané dosky plošných spojov. Jednotlivé časti obvodu generátoru sú navrhnuté teoreticky pomocou katalógových listov a overené výpočtami.

Časť obvodu ktorý obsahuje DDS syntetizátor, diferenčný zosilňovač a rekonštrukčný filter je riešený ako modul ktorý bude kvôli vonkajším rušivým vplyvom vložený do tieniacej krabičky. Je to navrhnuté tak aj z dôvodu toho že modul sa dá použiť pre rôzne aplikácie a riadiace obvody.

Jednotlivé časti generátoru v priebehu návrhu schémy boli simulované v programe MultiSim od spoločnosti National Instruments, kvôli funkčnosti a predpokladaným parametrom jednotlivých častí. Problematickou časťou bol rekonštrukčný filter z dôvodu nedostatku znalostí v oblasti filtrov. Po následnej úvahe bol vybraný eliptický filter, ktorý vyhovuje nášmu zapojeniu a zároveň overený inými užívateľmi.

Zariadenie bolo zostavené a oživené bez žiadnych vážnejších problémov. Problém nastal až pri programovaní zariadenia z dôvodu ladenia jednotlivých častí ako rýchlosť zobrazovania zmien na displeji, hľadania a nastavovania jednotlivých knižníc. Hlavným problémom bolo neskorého dodania súčiastkových komponentov a tým sa zredukoval čas na ladenie a komplexné zmeranie daného zariadenia.

Zariadenie je veľkostne prispôbené na zabudovanie do systému Diametral. Zadný panel je z 2mm hrubého plechu opracovaného podľa predlohy v prílohe B. Taktiež predný panel je vyrobený z 1,5 mm Cuprextitu na demonštráciu pôvodného panelu do systému Diametral.

LITERATURA

- [1] National Instruments [online]. *Find the Right Signal Generator*, 1.10.2012 – [cit. 15.11.2016]. Dostupné na <http://www.ni.com/white-paper/3348/en/>
- [2] Analog Devices Inc. [online]. *Tutorial MT-085* [citované 15.11.2016] Dostupné na <http://www.analog.com/media/en/training-seminars/tutorials/MT-085.pdf>
- [3] LÁNÍČEK, Robert. *Elektronika: obvody, součástky, děje*. 1. vyd. Praha: BEN-technická literatura, 1998, 479 s. ISBN 8086056252.
- [4] VÁGNER, P. *Vysokofrekvenční technika*. Elektronické skriptum. Brno: FEKT VUT v Brne, 2013.
- [5] HOJKA, J., BILTÍK, J., NOBILIS. J. *Rádioelektronické zariadenia I*. Bratislava: Alfa, 1987.
- [6] Alzat [online]. *Oscilátory LC* [citované 15.11.2016]. Dostupné na http://alzat.spseke.sk/Oscilat/oscil_lc/oscil_lc.htm
- [7] Alzat [online]. *Frekvenčné selektory* [citované 15.11.2016]. Dostupné na http://alzat.szm.com/selektory/frekvenc/frek_sel.htm
- [8] KRET, T. *Laboratorní funkční generátor na bázi DDS*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2009. 59s. Vedoucí bakal práce doc. Ing. Jirí Šebesta, Ph.D.
- [9] ĎAĎO, S., VEDRAL, J. *Číslíkové měření. Přístroje a metody*. Skriptum. 1. vydání. Praha: České vysoké učení technické v Praze, 2006.
- [10] Analog Devices Inc. [online]. AD5930 datasheet [citované 27.11.2016]. Dostupné na <http://www.analog.com/media/en/technical-documentation/data-sheets/AD5930.pdf>
- [11] Analog Devices Inc. [online]. AD603 datasheet [citované 27.11.2016]. Dostupné na <http://www.analog.com/media/en/technical-documentation/data-sheets/AD603.pdf>
- [12] Texas Instruments. [online]. TLV3501 datasheet [citované 27.11.2016]. Dostupné na <http://www.ti.com/lit/ds/symlink/tlv3501.pdf>
- [13] Atmel. [online]. ATmega16 datasheet [citované 27.11.2016]. Dostupné na <http://www.atmel.com/Images/doc2466.pdf>
- [14] Texas Instruments. [online]. LM7805 datasheet [citované 27.11.2016]. Dostupné na <https://www.sparkfun.com/datasheets/Components/LM7805.pdf>
- [15] Texas Instruments. [online]. LM7905 datasheet [citované 27.11.2016]. Dostupné na <http://www.ti.com/lit/ds/symlink/lm7905.pdf>
- [16] SLIVA, M. *Implementácia generátora impulzu zadaného tvaru do FPGA*. Žilina: Žilinská univerzita v Žiline, Elektrotechnická fakulta, 2011. 62s. Vedúci diplomovej práce Ing. Ondrej Hock.
- [17] VEDRAL, J. [online]. *Měření dynamických vlastností rychlých A/Č převodníků ST 12/94*. [citované 14.5.2016]. Dostupné na <http://felair.wz.cz/skripta.pdf>

- [18] GOTTWALD, P. *Generátor budících signálů pro analogové měřicí účely*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2014. 88s. Vedoucí bakalářské práce doc. Ing. Lukáš Fajcik, Ph.D.
- [19] HABAJ, M. *Návrh A/D převodníka s využitím sigma-delta modulácie*. Bratislava: Slovenská technická univerzita v Bratislave, Fakulta elektrotechniky a informatiky, 2010. 50s. Vedúci bakalárskej práce Ing. Juraj Brenkuš.

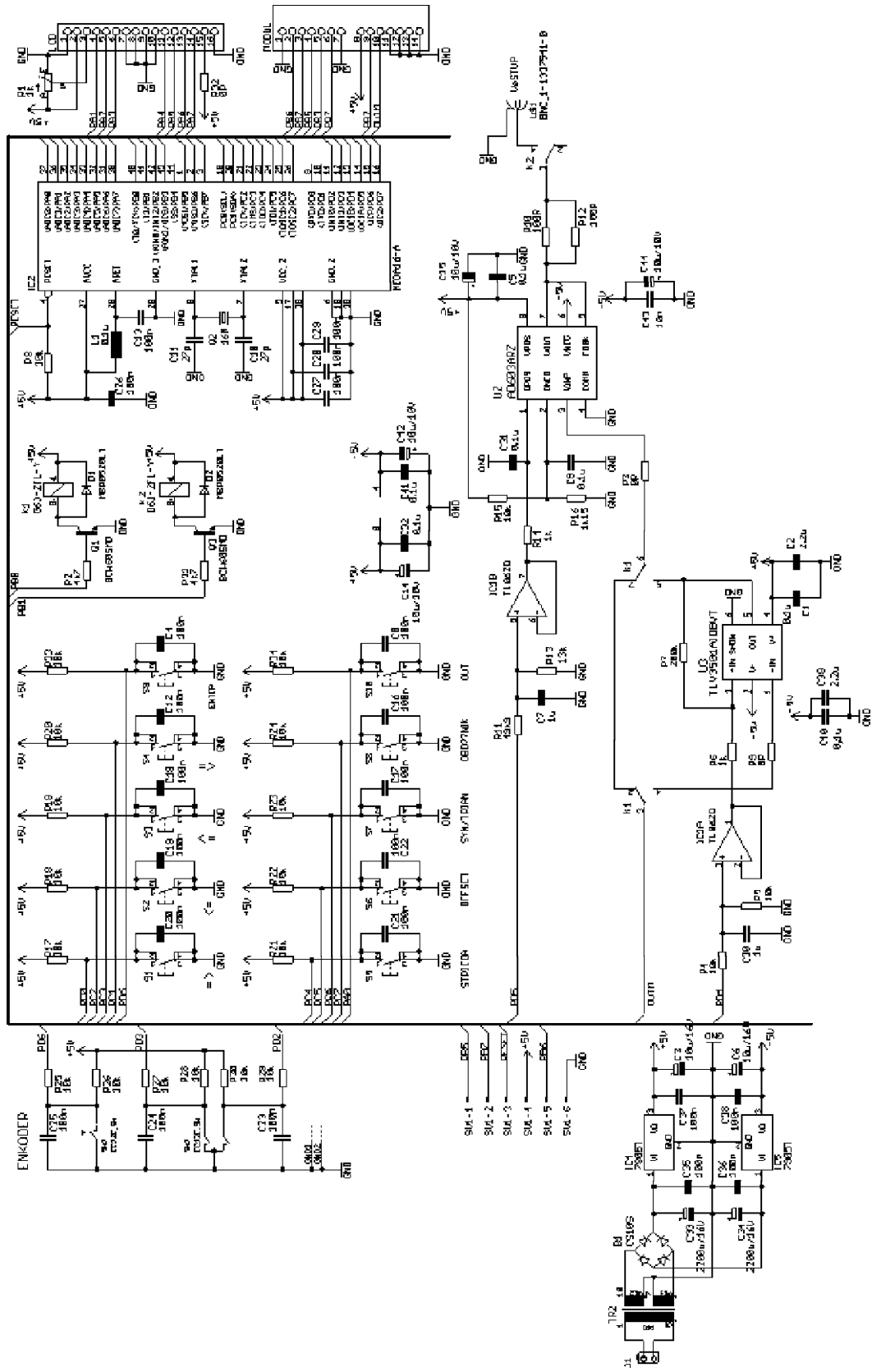
SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

AGC	Automatic gain control (automatická regulácia zosilnenia)
D/A	Digital to Analog (digitálne analógový prevodník)
DDS	Direct Digital Synthesis (priam číslicová syntéza)
FDBK	Feedback (pripojenie spätnej väzby)
FSADJUST	Full-Scale Adjust Control (celé nastavenie ovládania)
FSW	Frequency Setting Word (frekvenčné riadiace slovo)
LCD	Liquid Crystal Display (displej s tekutým displejom)
MIPS	Million Instruction Per Second (jednotka prenosu inštrukcií /s.)
PFD	Phase Frequency Detector (fázovo frekvenční detektor)
PLL	Phase Locked Loop (fázový záves)
PWM	Pulse Width Modulation (modulácia šírkou periódy signálu)
RAM	Read Access Memory (pamäť závislá na napätí)
ROM	Read Only Memory (neprogramovateľná pamäť)
RF	Radio Frequency (rádio frekvencia)
SFDR	Spurious-free dynamic range (rušivý dynamický rozsah)
SPI	Serial Peripheral Interface bus (sériová zbernica SPI)
TTL	Transistor-Transistor logic (tranzistorová logika)
VCO	Voltage Controlled Oscillator (napätím riadený oscilátor)

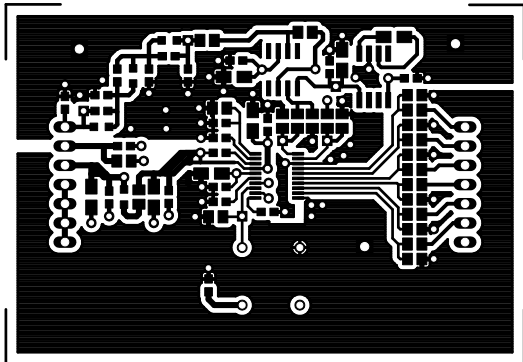
SEZNAM PŘÍLOH

A. Návrh zariadenie	31
A.1 Schéma modulu.....	31
A.2 Schéma riadiacej dosky	32
A.3 Doska plošných spojov modulu - top (rozmer 67x 46 mm, 1:1).....	33
A.4 Doska plošných spojov modulu - bottom(1:1)	33
A.5 Osadzovací plán – top.....	33
A.6 Osadzovací plán – bottom.....	34
A.7 Doska plošných spojov riadiacej dosky – top (170 x 100 mm, 1:1).....	35
A.8 Doska plošných spojov riadiacej dosky – bottom (1:1).....	36
A.9 Osadzovací plán – top.....	37
A.10 Osadzovací plán – bottom.....	38
A.11 Zoznam súčiastok	39
B. Mechanické rozloženie	42
C. Realizácia generátoru	44
C.1 Menu generátora	44
C.2 Pohľad na riadiacu dosku z predu.....	44

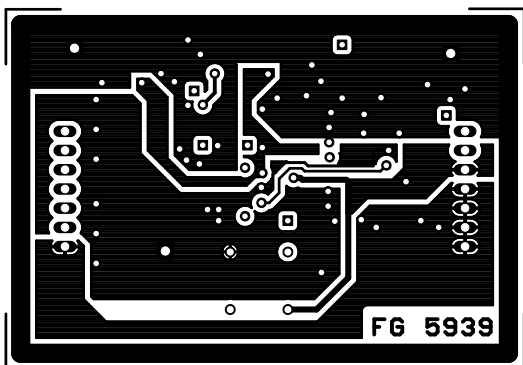
A.2 Schéma riadiacej dosky



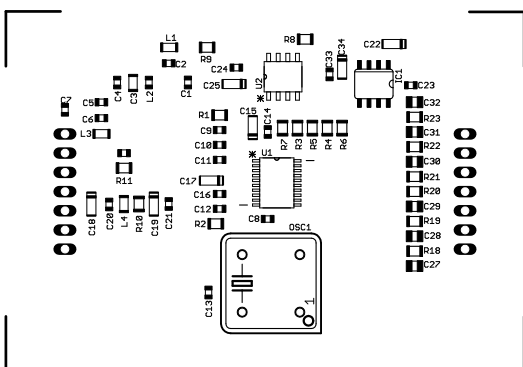
A.3 Doska plošných spojov modulu - top (rozmer 67x 46 mm, 1:1)



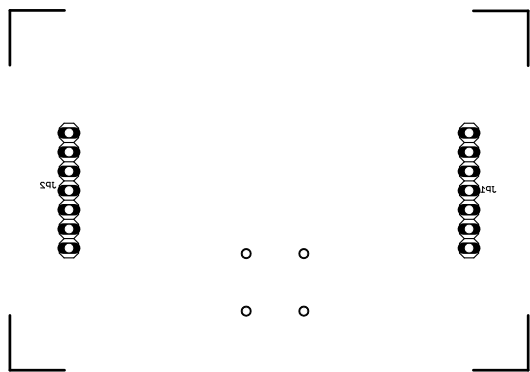
A.4 Doska plošných spojov modulu - bottom(1:1)



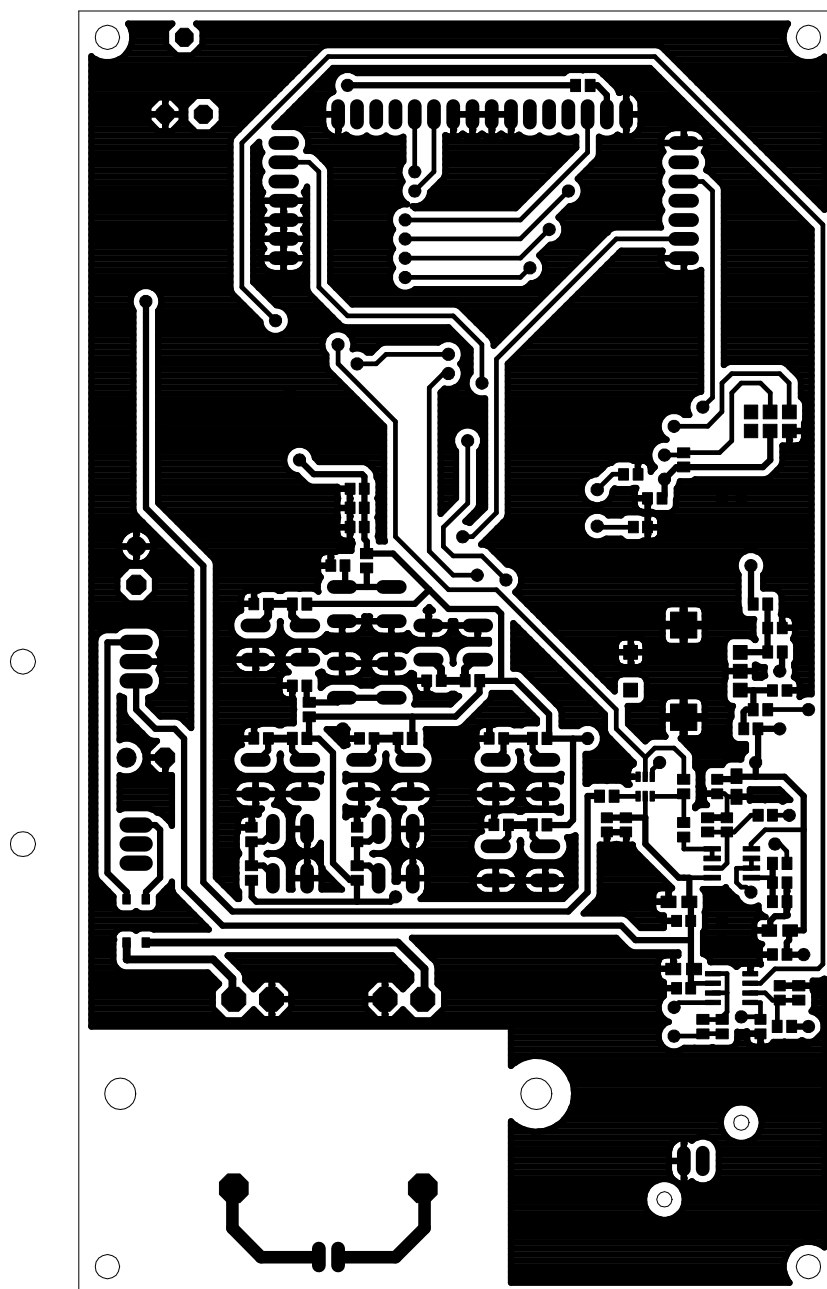
A.5 Osadzovací plán – top



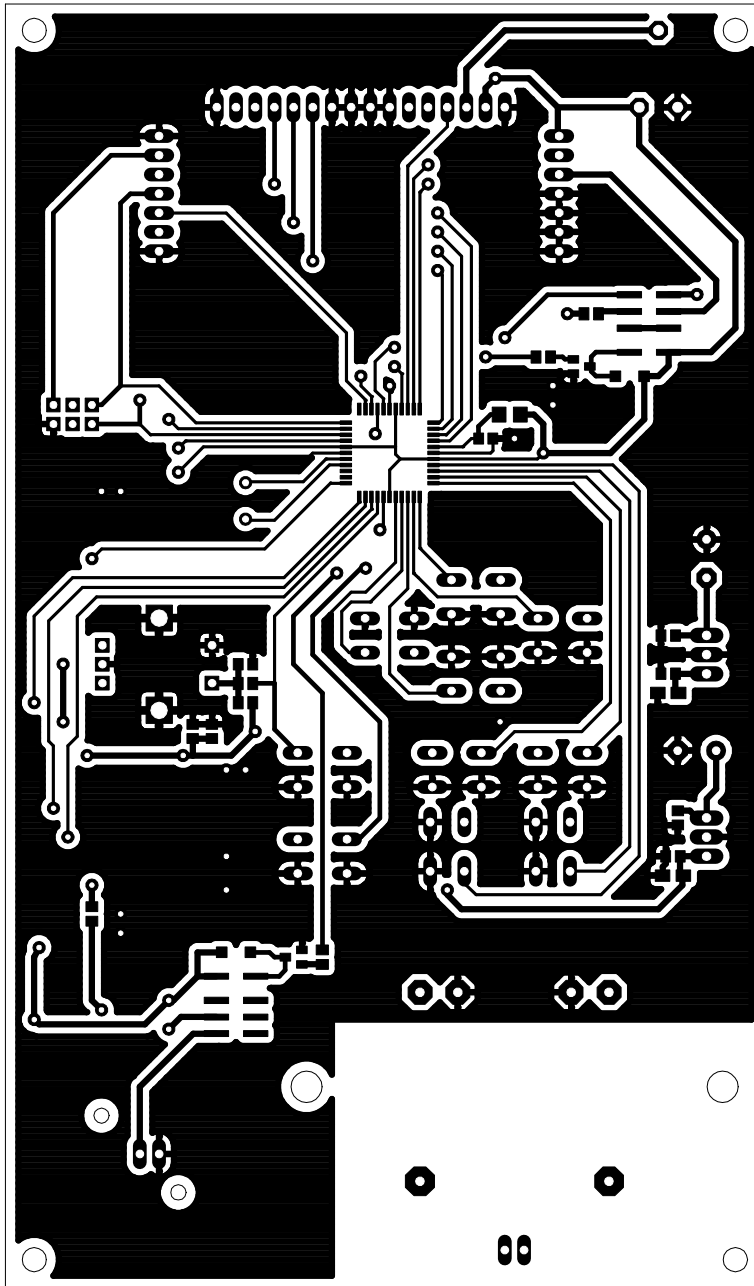
A.6 Osadzovací plán – bottom



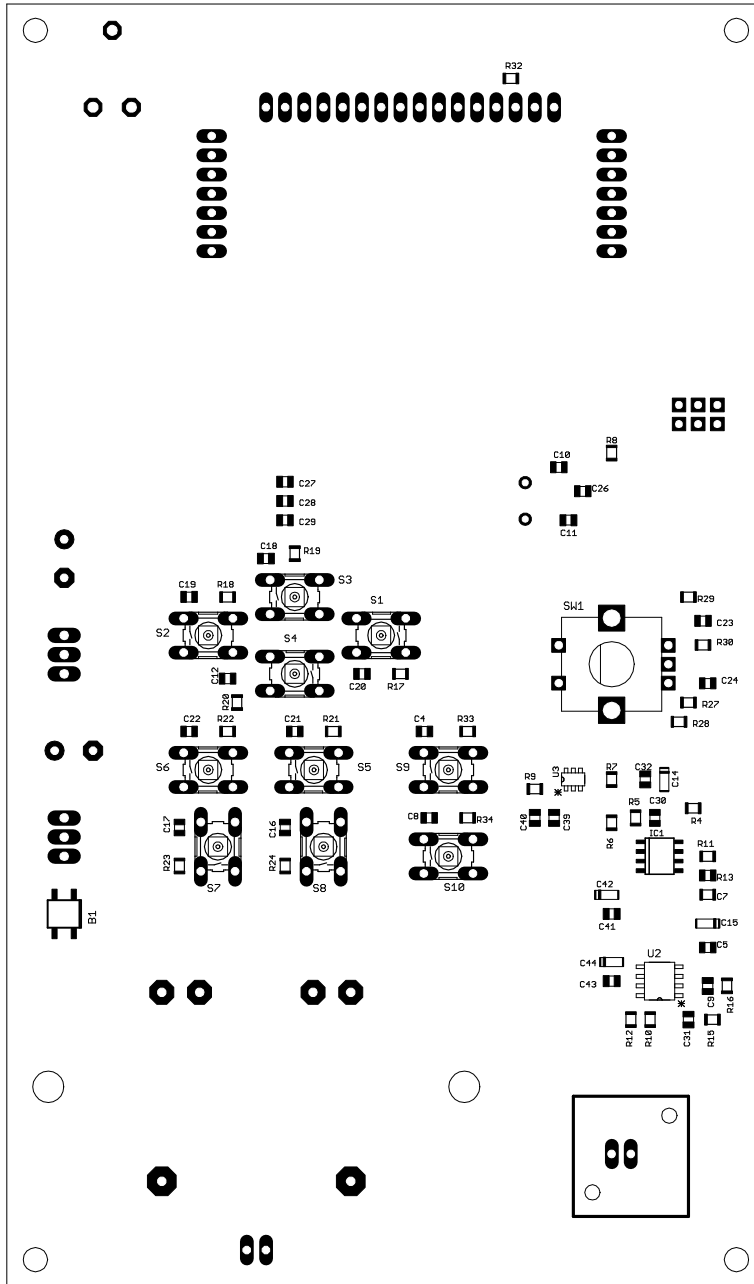
A.7 Doska plošných spojov riadiacej dosky – top (170 x 100 mm, 1:1)



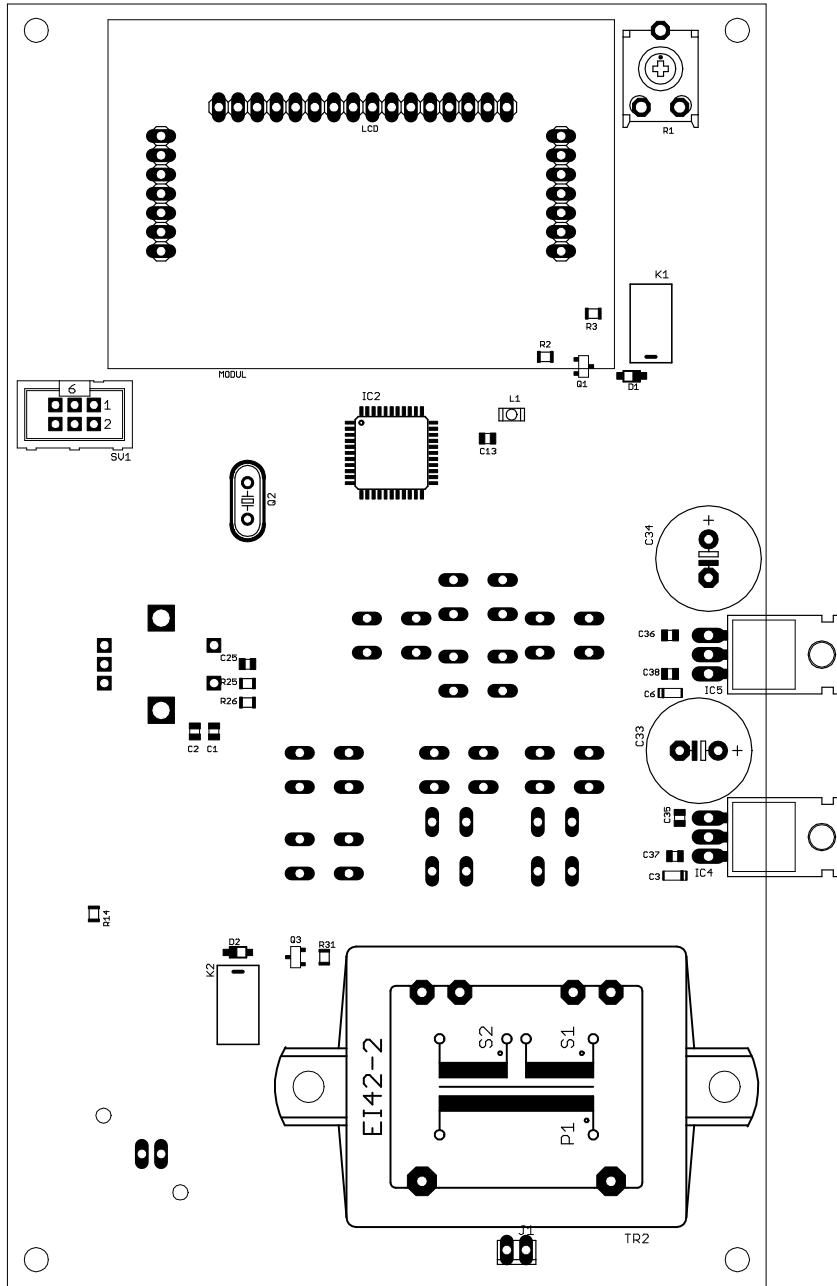
A.8 Doska plošných spojov riadiacej dosky – bottom (1:1)



A.9 Osadzovací plán – top



A.10 Osadzovací plán – bottom



A.11 Zoznam súčiastok

Zoznam súčiastok pre riadiacu dosku

Počet	Hodnota	Súčiastka	Púzdro	Označenie
29	100n	C keramický	C0805	C1, C4, C5, C8, C9, C12, C13, C16, C17, C18, C19, C20, C21, C22, C23, C24, C25, C26, C27, C28, C29, C35, C36, C37, C38, C31, C32, C40, C41,
1	10n	C keramický	C0805	C43
2	1u	C keramický	C0805	C7, C30
2	2.2u	C keramický	C0805	C2, C39
2	27p	C keramický	C0805	C10, C11
6	10u/10V	C tantalovy	1206	C3, C6, C14, C15, C42, C44
2	2200u/16V	C elektrolitický		C33, C34
3	0R	R	R0805	R3, R9, R32
2	100R	R	R0805	R10, R12
19	10k	R	R0805	R4, R5, R8, R17, R18, R19, R20, R21, R22, R23, R24, R25, R26, R27, R28, R29, R30, R33, R34
1	13k	R	R0805	R13
2	1k	R	R0805	R6, R14
1	1k15	R	R0805	R16
1	200k	R	R0805	R7
1	49k9	R	R0805	R11
2	4k7	R	R0805	R2, R31
1	10k	R	R0805	R15
1	1k	Trimer		R1
1	0,1u	Cievka	DL0805	L1
1	16M	Krystal		Q2
1		Atmega 16	TQFP44	U1
2	G6J-2FL-Y	Relé	DPDT	K1, K2
2	BCW60 SMD	Tranzistor	SOT23	Q1, Q3
2	MBR0520LT	Diody	SOD123	D1, D2
1	AD603 ARZ	Op. Zosilovač	SO8	U2

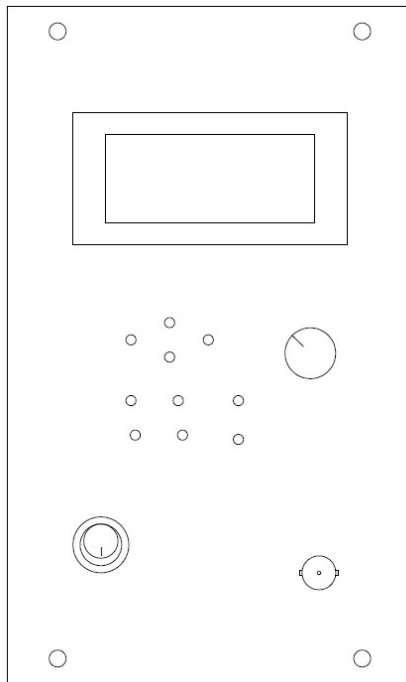
1	TLV3501	Komparátor	SOT23-6	U3
1	TL062D	Op. Zosilovač	SO8	IC1
1	PEC11L-4220F	Enkoder	THT	SW1
10	TACTM-619P-F	Tlačítka	SPST-NO	S1, S2, S3, S4, S5, S6, S7, S8, S9, S10
1	T821106A1S100	Konektor	IDC	SV1
1	1-1337541-0	Koax. Konektor	BNC	X1
1	16x4	Alfanumerický		LCD
1	CS10S	Usmer. Mostík	SMD	B1
1	7805T	Stabilizátor	TO-220	IC4
1	7905T	Stabilizátor	TO-220	IC5
1	2x6 V 500mA	Transformátor		TR2
1		Nap. Konektor ,poistka	C14	KN
3	6,3 mm	Fastony		
3		Navlek na fastony		
1		Prepínač		
30	2,5 mm	Pin kolík	THT	
30		Pin zasuvka	THT	
4	15mm	Distančný mostík	M3	
4	50mm	Distančný mostík	M3	

Zoznam súčiastok pre modul

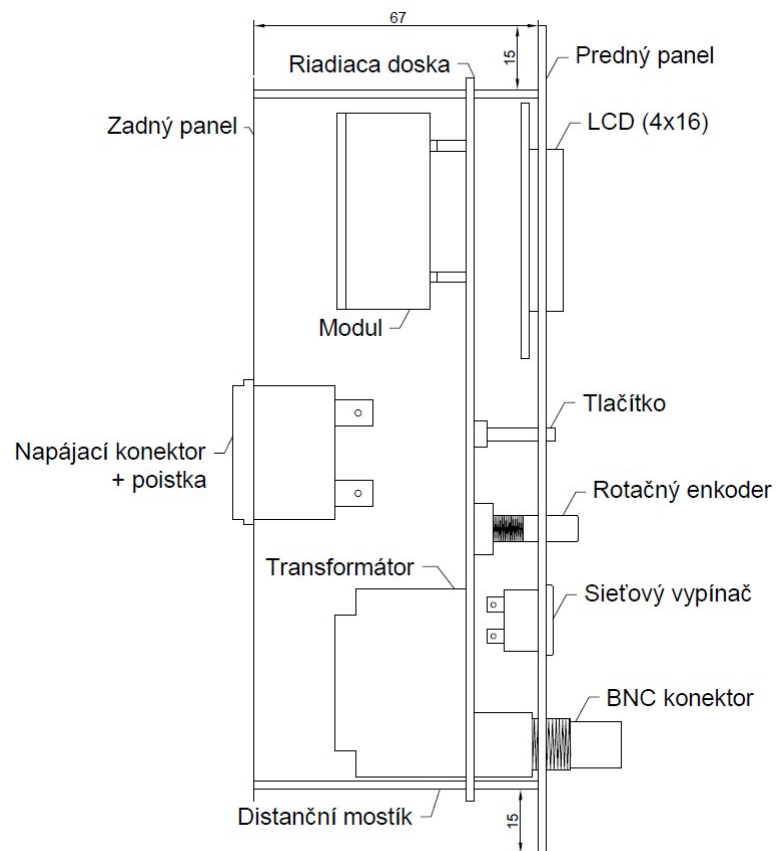
Počet	Hodnota	Súčiastka	Púzdro	Označenie
1	10p	C keramický	C0805	C1
1	120p	C keramický	C0805	
1	6.8p	C keramický	C0805	C2
1	2.2p	C keramický	C0805	
1	330p	C keramický	C0805	C3
2	18p	C keramický	C0805	C4
1	39p	C keramický	C0805	
1	180p	C keramický	C0805	C5
1	120p	C keramický	C0805	
2	18p	C keramický	C0805	C6
2	22p	C keramický	C0805	C8, C9
2	10n	C keramický	C0805	C10, C11
8	100p	C keramický	C0805	C7, C26, C27, C28, C29,

				C30, C31, C32
7	0.1u	C keramický	C0805	C12, C13, C14, C16, C20, C21, C24
7	10uF/16V	C tantalovy	1206	C15, C17, C18, C19, C22, C23, C25
1	6k8	R	R0805	R1
1	1k	R	R0805	R2
1	49R9	R	R0805	R9
2	182R	R	R0805	R3, R4
2	200R	R	R0805	R6, R7
2	665R	R	R0805	R5, R8
7	100R	R	R0805	R11, R18, R19, R20, R21, R22, R23
1	560n	Cievka	DL0805	L3
1	0.1u	Cievka	DL0805	L4
2	680n	Cievka	DL0805	L1, L2
1	AD5930	Frek. syntetizátor	TSSOP	U1
1	OPA842ID	Op. Zosiläovač	SOIC	U2
1	ICL7660CSA	Menič napätia	NSOIC	IC1
1	50MHz	Krystal		OSC1
1		Tieniaca krabička		AH101

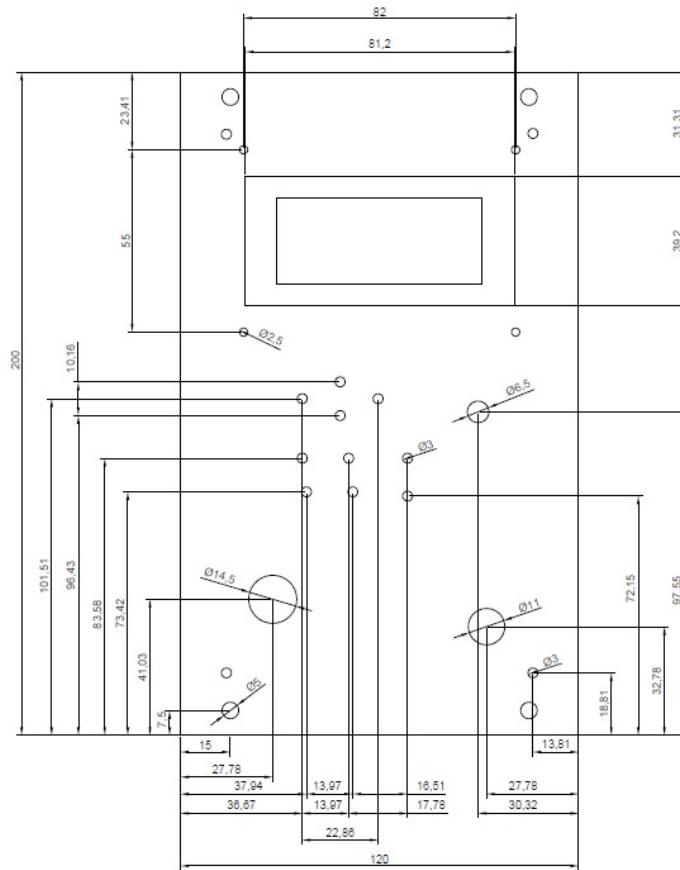
B. MECHANICKÉ ROZLOŽENIE



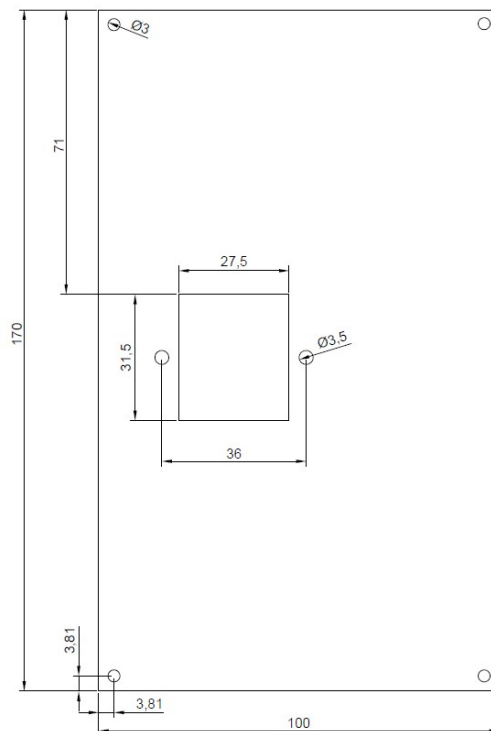
Predný panel



Vnútorne usporiadanie (pohľad z boku)



Predný panel (predloha k výrobe)



Zadný panel (predloha k výrobe)

C. REALIZÁCIA GENERÁTORU

C.1 Menu generátora



C.2 Pohľad na riadiacu dosku z predu

