



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY

A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV AUTOMATIZACE A MĚŘICÍ TECHNIKY

DEPARTMENT OF CONTROL AND INSTRUMENTATION

AUTOMATICKÉ TESTOVÁNÍ POMOCÍ LABVIEW
V TESTOVACÍ LABORATOŘI SIEMENS

AUTOMATIC TESTING BY LABVIEW AT THE SIEMENS TESTING LABORATORY

BAKALÁŘSKÁ PRÁCE

BACHELOR THESIS

AUTOR PRÁCE

AUTHOR

Michal Valoušek

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. Radek Štohl, Ph.D.

BRNO 2018

Bakalářská práce

bakalářský studijní obor **Automatizační a měřicí technika**

Ústav automatizace a měřicí techniky

Student: Michal Valoušek

ID: 186225

Ročník: 3

Akademický rok: 2017/18

NÁZEV TÉMATU:

Automatické testování řadiče návěští pomocí LabVIEW

POKYNY PRO VYPRACOVÁNÍ:

1. Analyzujte a popište současný stav manuálního testu dopravního řadiče v testovací laboratoři.
2. Navrhnete koncept řešení automatizace daného testu za pomoci prostředí LabVIEW zahrnující ovládání HW přípravku pro přerušení či změnu tras signálů pomocí digitálních vstupů a výstupů a měření dat pomocí digitálního osciloskopu (časy, napěťové úrovně apod.).
3. Vytvořte potřebné desky plošných spojů HW přípravku.
4. Vytvořte aplikaci v LabVIEW pro testování.
5. Ověřte své řešení.

DOPORUČENÁ LITERATURA:

JOHNSON, Gary W; JENNINGS Richard. LabVIEW Graphical Programming. New York: McGraw-Hill Professional, 2006. ISBN 9780071501538.

ZÁHLAVA, Vít. Metodika návrhu plošných spojů. Praha: ČVUT, Elektrotechnická fakulta, 2000. ISBN 9788001021934.

Dle vlastního literárního průzkumu a doporučení vedoucího práce.

Termín zadání: 5.2.2018

Termín odevzdání: 21.5.2018

Vedoucí práce: Ing. Radek Štohl, Ph.D.

Konzultant:

doc. Ing. Václav Jirsík, CSc.
předseda oborové rady



UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

Poděkování

Děkuji panu Ing. Radku Štohlovi, Ph.D. za pomoc při vedení bakalářské práce a paní Ing. Soně Šedivé, Ph.D. za pomoc při opravě této práce. Mé poděkování patří též Ing. Tomášovi Gavendovi, Ph.D., z firmy Siemens, za spolupráci během vývoje této práce.

V Brně dne: 10.8.2018

.....
podpis autora

Abstrakt

Práce popisuje kompletní náhradu manuálního testování za automatické. Text je psán technicky, proto je nutné být obeznámen s danou tematikou. Uvnitř lze nalézt analýzu, návrh, realizaci a veškeré výsledky jsou ověřeny v kapitole testování.

Klíčová slova

LabVIEW, automatizace testů, dopravní řadič, Keysight DSOX3014T

Abstract

The thesis describes a complete replacement of manual testing for automatic. The text is written technically, so it is necessary to be familiar with the topic. Inside, you can find analysis, design, implementation, and all results are verified in the testing chapter.

Key words

LabVIEW, automatic testing, transportation controller, Keysight DSOX3014T

Prohlášení

„Prohlašuji, že svou diplomovou (bakalářskou) práci na téma Automatické testování řadiče návěští pomocí LabVIEW jsem vypracoval samostatně pod vedením vedoucího bakalářské práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené bakalářské práce dále prohlašuji, že v souvislosti s vytvořením této bakalářské práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne: 10.8.2018

.....
podpis autora

Obsah

1	Úvod.....	1
1.1	Laboratoř společnosti Siemens	1
2	Teoretický Rozbor	2
2.1	Dopravní řadič.....	2
2.2	Laboratorní měření.....	2
2.2.1	Přerušení	4
2.2.2	Aktuální stav simulace a náhrada	4
2.3	Parametry použitého osciloskopu	5
3	LabVIEW	7
3.1	VISA	7
3.2	IVI.....	8
4	Návrh konceptu.....	9
4.1	Blokový diagram a objasnění jednotlivých bloků.....	10
4.1.1	PC (počítač)	11
4.1.2	NI USB 6009	11
4.1.3	Přepínací deska	12
4.1.4	Napájecí deska	16
4.1.5	Deska s relé.....	17
4.2	Návrh programu	18
4.2.1	Měřicí sekvence	18
5	Realizace plošných spojů.....	21
5.1	Přepínací plošný spoj	21
5.1.1	Verze 003 přepínací desky.....	22
5.1.2	Verze 004 přepínací desky.....	24
5.1.3	Verze 005 přepínací desky.....	25
5.2	Napájecí deska	27
5.2.1	Verze 001 a 002 napájecí desky	28
5.2.2	Verze 003 napájecí desky	29
5.2.3	Verze 004 napájecí desky	29
6	Konstrukce programu	31
6.1	Main	31
6.2	Adresování přepínací desky	32
6.2.1	Popis BitSwMyDAQ	32
6.2.2	Popis MyDAQSw	33
6.3	Nastavení osciloskopu.....	34
6.3.1	Popis FOpen.....	35
6.3.2	Popis Trigger.....	36
6.3.3	Popis ChannelSet	36

6.3.4	Popis DSO.....	37
6.3.5	Popis DMC	38
6.4	Bitmap.....	39
6.4.1	BitmapOpt.....	39
6.4.2	Přední panel BitmapOpt.....	40
7	Testování.....	42
7.1	Test komponentů.....	42
7.2	Hardware	43
7.3	Software	47
7.4	Testování bez dopravního řadiče	48
7.5	Konečné testování	50
8	Závěr	52
	Literatura.....	53
	Seznam zkratk a symbolů	55
	Seznam příloh	56

Seznam obrázků

Obr. 2.1 Postup měření	3
Obr. 2.2 Simulační deska	4
Obr. 2.3 Příklad testovacího zapojení na radiči	5
Obr. 2.4 Barevné označení pro vstupní svorky	5
Obr. 2.5 Vertikální parametry (v Aj.) [13]	6
Obr. 2.6 Horizontální parametry (v Aj.) [13]	6
Obr. 2.7 DSOX3014T [13]	6
Obr. 4.1 Blokový diagram zapojení	10
Obr. 4.2 NI USB 6009 [18]	11
Obr. 4.3 NI USB 6009 blokový diagram [12]	12
Obr. 4.4 Schéma zapojení přepínací desky	15
Obr. 4.5 Schéma zapojení napájecí desky	17
Obr. 4.6 Vývojový diagram hlavního programu	20
Obr. 5.1 Verze 001 přepínací desky	21
Obr. 5.2 Verze 002 přepínací desky	22
Obr. 5.3 Vyhотовená přepínací (ver. 002) a napájecí (ver. 001) deska	22
Obr. 5.4 Verze 003 přepínací desky	23
Obr. 5.5 Verze 004 přepínací desky	25
Obr. 5.6 Verze 005 přepínací desky	26
Obr. 5.7 Verze 005 přepínací desky – spodní vrstva	27
Obr. 5.8 Verze 005 přepínací desky – horní vrstva	27
Obr. 5.9 Verze 001 napájecí desky	28
Obr. 5.10 Verze 002 napájecí desky	28
Obr. 5.11 Verze 003 napájecí desky	29
Obr. 5.12 Verze 004 napájecí desky	30
Obr. 5.13 Verze 004 napájecí desky – spodní vrstva	30
Obr. 6.1 Main – přední panel	32
Obr. 6.2 BitSwMyDAQ – blokový diagram	33
Obr. 6.3 MyDAQSw – blokový diagram	34
Obr. 6.4 FOpen – blokový diagram	35
Obr. 6.5 Trigger – blokový diagram	36
Obr. 6.6 ChannelSet – blokový diagram	37
Obr. 6.7 DSO – přední panel	38
Obr. 6.8 DMC – blokový diagram	39
Obr. 6.9 Bitmap – zjednodušený blokový diagram	39
Obr. 6.10 BitmapOpt	40
Obr. 6.11 BitmapOpt – přední panel	41
Obr. 7.1 USBasp V2.0	42

Obr. 7.2 Test čipů na nepájivém poli.....	43
Obr. 7.3 HW TEST	43
Obr. 7.4 HW TEST – přední panel	44
Obr. 7.5 Test prodlevy na čipech	45
Obr. 7.6 Prodleva mezi prvním adresovacím čipem a výstupem	46
Obr. 7.7 Postupné spínání (pro jednu smyčku).....	46
Obr. 7.8 Prodleva způsobená čipem a programem	47
Obr. 7.9 Testování s relé (vrchní strana)	49
Obr. 7.10 Testování s relé (spodní strana)	49
Obr. 7.11 Ostrý test.....	50
Obr. 7.12 Ostrý test – průběh na osciloskopu.....	51

Seznam tabulek

Tab. 4.1 Pravdivostní tabulka 74HC137 [16]	13
Tab. 4.2 Pravdivostní tabulka CMOS 4556 [17]	13
Tab. 7.1 Doba zpoždění 74HC137 [16]	44
Tab. 7.2 Doba zpoždění CMOS4556 [17]	45

1 ÚVOD

V této bakalářské práci je poukázáno na problémy, které mohou vzniknout během návrhu automatizovaných testů a s nimi spjatou realizací. Je důležité předem říci, že pro úspěšné řešení je nutné splnit prerekvizity i z ostatních oborů (jako například metodiku návrhu plošných spojů). Práce má posloužit i jako příklad budoucího uplatnění studentů v oboru automatizace na Fakultě elektrotechniky a komunikačních technologií Vysokého učení technického v Brně. Během práce bude řešeno několik problémů, vhodná volba a nutné kompromisy pro úspěšné splnění.

Dalším cílem práce je poukázat na výhody, nevýhody a možnost budoucího uplatnění programovacího prostředí LabVIEW, které by uživateli mělo dopomoci, k automatizování laboratoře.

1.1 Laboratoř společnosti Siemens

Hlavním úkolem divize laboratoře společnosti Siemens je zabezpečit správné fungování dopravních řadičů (co je dopravní řadič, bude objasněno v následující kapitole 2.1). Řadiče musí adekvátně fungovat v rozličných situacích a reagovat na chybové stavy. Za tímto účelem jsou testovány v různých situacích a podmínkách.

Musí poznat chybový stav a okamžitě se přepnout do předem stanoveného stavu, aby zabránil potenciální katastrofě. Proto jsou kladeny nemalé nároky i na čas přepnutí a podmínky, při kterých toto přepnutí nastává.

Řadiče by měly splňovat požadavky bezpečnosti v dopravě, přesněji jejich normy, viz Řízení dopravy na podzemních komunikacích – návěstidla ČSN EN 12368 edice 2 (737042), Řízení dopravy na pozemních komunikacích – funkčně bezpečnostní požadavky ČSN EN 12675 (737041), Systémy silniční dopravní signalizace ČSN EN 50556 (365601) a Světelná signalizační zařízení ČSN EN 365601 (365601). Za tímto účelem provádí laboratoř simulaci zátěžových podmínek.

Je vhodné uvést, že manuální měření jsou časově zdlouhavá a komplikovaná, proto se může během tohoto procesu objevit častěji chyba experimentátora. Pro usnadnění práce je třeba zautomatizovat měřící procesy. Automatizací nám vyvstává několik problémů. Příkladem je nutnost vytvoření prostředku, jež bude moci měřit na různých úrovních a univerzálně (bez nutnosti výměny za jiný). Poslední požadavek je ve většině případů velmi obtížné realizovat.

2 TEORETICKÝ ROZBOR

Tato kapitola se zaměřuje na rozbor a analýzu problému manuálních testů v laboratoři společnosti Siemens. Pro komplexnější pochopení fungování laboratoře a dopravního řadiče je nutné popsat proces měření a vybavení uvnitř laboratoře. Na konci jsou nastíněny parametry použitého osciloskopu.

2.1 Dopravní řadič

Dopravní řadič je páteřním prvkem světelné křižovatky. Slouží prvořadě pro řízení světelné signalizace a pro monitorování počtu projíždějících vozidel ze smyčkových detektorů (detektor existuje i ve verzi pro chodce a tramvaje).

Důležitým úkolem, který taktéž řadič vykonává, je sběr dat a vedení statistiky (a samozřejmě dříve zmíněná chybová hlášení).

Posledním nadstandardní funkcí řadiče je i online vizualizace signálních plánů, zelených vln a topologie křižovatky. Všechny tyto informace by měly poskytnout uživateli perfektní přehled o dopravní situaci.

2.2 Laboratorní měření

Všechna měření v laboratoři se provádí hlavně za účelem splnění normy ČSN EN 12675, tj. Řízení dopravy na pozemních komunikacích a ČSN EN 365601, tj. Světelná signalizační zařízení. Tato norma zahrnuje řadiče světelných signalizačních zařízení, jejich funkčně bezpečnostní požadavky:

- Je požadován dohled všech červených signálů vozidlových návěstidel a všech červených signálů chodeckých návěstidel (v souladu s čl. 4.7.1 ČSN EN 12675 je stanovena třída CA 1).
- Řadič musí být certifikován na úroveň integrity bezpečnosti SIL 3 ve smyslu ČSN EN 61508.
- Maximální doba reakce na vzniklou poruchu (doba od výskytu nebezpečného signálu až po odstranění tohoto stavu) musí být ve smyslu ČSN 365601 maximálně ve třídě AG3. **Konkrétně doba rozepnutí je pro primární chybu (= přechod do chybového stavu) do 120 ms a pro sekundární chybu (= většinou hlášení) do 300 ms.**
- Krom platných ČSN je požadováno splnění ustanovení ČSN 365601 eqv. HD 638 S1:2001 čl. 5.2.3.3 v plném rozsahu.

Hlavní úlohou v této práci je změřit dobu, kdy dopravní řadič zaregistruje, že došlo k přerušení proudové smyčky, kterou tvoří například světelná indikace (semafor). Samotné měření probíhá v několika fázích. Tyto fáze jsou rozděleny do tří oddílů. V první fázi je potřebné seřadit měřicí přístroje zapojené v měřícím kanálu. Je nutné

nastavit vhodně osciloskop, konkrétně především jeho synchronizaci a měřicí úroveň. Celý průběh měření je pro správné pochopení objasněn na Obr. 2.1 Postup měření Obr. 2.1.

V dalším kroku je nutné manuálně přepínat všechny měřené obvody, což je velmi časově náročné. V průběhu tohoto kroku může dojít snadno k chybě pozorovatele. Náročnost měření a přepínání lze vidět na Obr. 2.2 a Obr. 2.3.

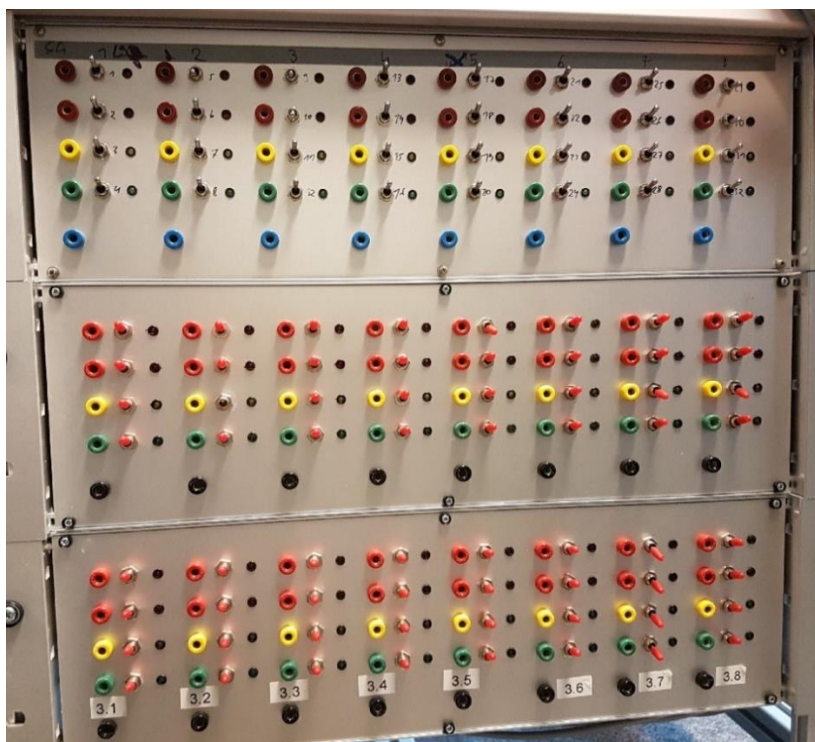
Poslední částí je analýza a vyhodnocení nasbíraných dat. Tento proces je nezbytnou součástí všech měření.



Obr. 2.1 Postup měření

Popisovaný případ měří dobu, po kterou řadič zaznamená stejnosměrné napětí o hodnotě 24 V. Jelikož zde není žádný prvek uchovávající si napětí, bude chyba metody minimální. Při rozepnutí dojde k narušení proudové smyčky (synchronizační kanál na osciloskopu sepne), řadič zaregistruje výpadek a ukončí proces „vypnutím“ světelné signalizace (měřicí kanál), klíčovou roli v tomto bodě bude hrát správné nastavení synchronizace. Výstupem bude naměřená doba skutečného softwarového přerušení, tj. rozdíl času reálného rozepnutí a následujícího softwarového přerušení.

Ve skutečnosti nedochází k absolutnímu vypnutí. Na pár sekund dojde k sepnutí oranžové signalizace, jenž značí vypnutí návěstidel. Lze tedy měřit i dobu sepnutí této signalizace, proto jsou chyby děleny na primární, jenž platí pro hlavní návěstidla a sekundární pro vedlejší návěstidla.



Obr. 2.2 Simulační deska

2.2.1 Přerušení

Softwarové přerušení provádí program v řadiči, do kterého nebude během měření nijak zasahováno. Přesněji, přerušení probíhá tak, že pokud se v proudové smyčce zvýší (nebo sníží) odběr proudu na hladinu větší (nebo menší), než je jeho maximální (nebo minimální), tak dochází ke vnitřnímu přerušení a automat přechází do předem definovaného stavu, aby signalizace nezpůsobila například chaos v dopravě.

Výsledný přípravek musí tuto chybu umět nasimulovat, pomocí externích zařízení změřit, a nakonec by měl také urychlit celý proces měření. Výsledné měřicí zařízení bude tedy nutné uzpůsobit tak, aby tuto smyčku nijak neovlivňovalo.

2.2.2 Aktuální stav simulace a náhrada

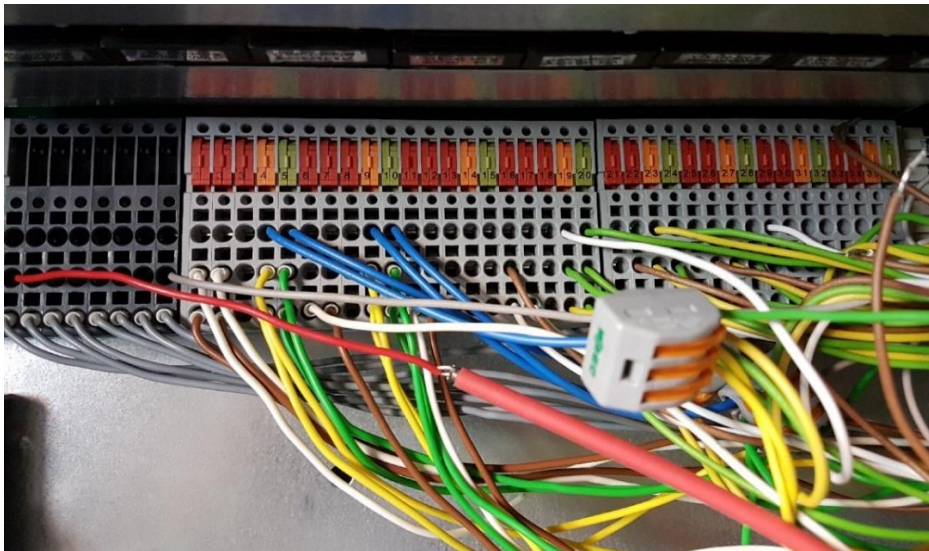
Důležitým bodem návrhu je realizace přerušení (což je v tomto případě chyba). Aktuální stav simulace je takový, že každou ze smyček je vždy nutno manuálně rozepnout přepínačem. Tento koncept je tedy nutné upravit, tak aby manuální přepínání bylo nahrazeno automatickým.

Na vyobrazené simulační desce (Obr. 2.2) lze pozorovat několik vstupů pro připojení. Toto krytí je označeno: hnědá pro levý červený vstup, bílá pro druhý zleva vstup (též červený), bílá na pravé straně pro zem (černá zdířka) a zbylé jsou barvy identické se vstupem pro vstupní svorky. Ukázku s popisem lze vidět na Obr. 2.4.

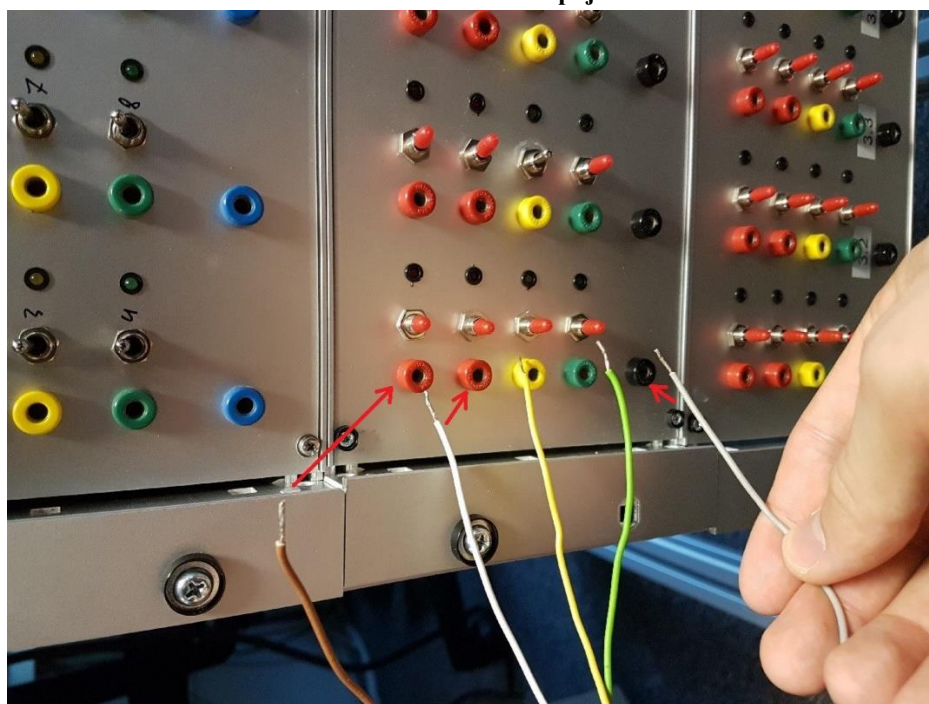
Zautomatizovaná náhrada umožní dosahovat přesnějších výsledků, díky eliminaci pozorovatele, který může způsobit chybu měření, tím že rozezne vedlejší

indikaci. Rozepnutím této indikace bychom sice dosáhli přerušení, ale toto rozepnutí se nedá pozorovat na smyčce, kterou měříme.

Výsledná náhrada by měla vše zvládat automaticky, tj. simulace rozpojení a následné měření všech 32 smyček.



Obr. 2.3 Příklad testovacího zapojení na řadiči



Obr. 2.4 Barevné označení pro vstupní svorky

2.3 Parametry použitého osciloskopu

Pro účely tohoto měření byl použit dostupný dotykový 4 kanálový digitální osciloskop Keysight DSOX3014T [13] (Obr. 2.7) se šířkou pásma 100 MHz a se vzorkovací periodou 5 GSa/s pro dva kanály a pro tři a více pouze 2,5 GSa/s.

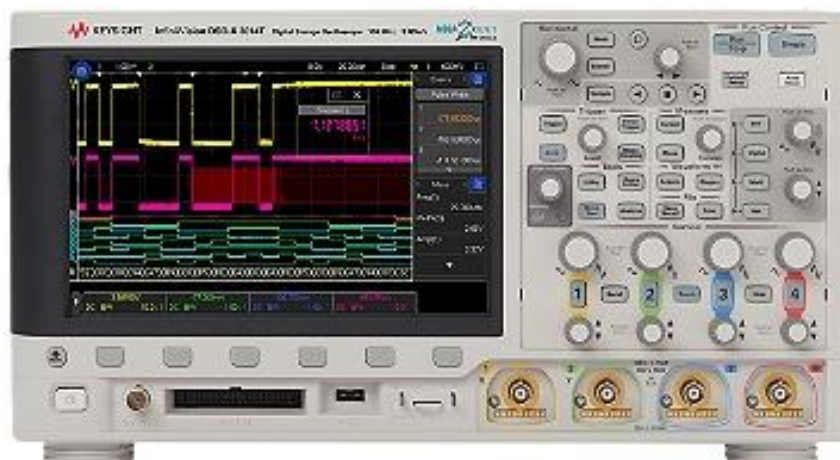
Jeho maximální počet vzorků, tj. množství, jenž dokáže přenést po sběrnici, je 62500. Tato hodnota by pro naše měření měla postačit. Časovou osu lze nastavit od několika nanosekund až po sekundy. V úloze stačí volba mezi milisekundami a mikrosekundami. Ostatní parametry jsou uvedeny v anglickém jazyce na Obr. 2.5 a Obr. 2.6.

Vertical system analog channels	
Hardware bandwidth limits	Approximately 20 MHz (selectable)
Input coupling	AC, DC
Input impedance	Selectable: 1 M Ω \pm 1% (14 pF), 50 Ω \pm 1.5%
Input sensitivity range	100 MHz ~ 500 MHz models: 1 mV/div to 5 V/div ² (1 M Ω and 50 Ω) 1 GHz models: 1 mV/div to 5 V/div ² (1 M Ω), 1 mV/div to 1 V/div (50 Ω)
Vertical resolution	8 bits (measurement resolution is 12 bits with averaging)
Maximum input voltage	300 Vrms, 400 Vpk; transient overvoltage 1.6 kVpk With N2843A 10:1 probe: 300 Vrms Frequency de-rating (assumes sine wave input): 400 Vpk until 40 kHz. Then de-rates at 20 db/dec until 6 Vpk
DC vertical accuracy	\pm [DC vertical gain accuracy + DC vertical offset accuracy + 0.25% full scale] ²
DC vertical gain accuracy ¹	\pm 2.0% full scale ²
DC vertical offset accuracy	\pm 0.1 div \pm 2 mV \pm 1% of offset setting
Channel-to-channel isolation	> 100:1 from DC to maximum specified bandwidth of each model (measured with same V/div and coupling on channels)
Offset range	\pm 2 V (1 mV/div to 200 mV/div) \pm 50 V (> 200 mV/div to 5 V/div)

Obr. 2.5 Vertikální parametry (v Aj.) [13]

Horizontal system analog channels		3012T	3014T	3022T	3024T	3032T	3034T	3052T	3054T	3102T	3104A
Time base range		5 ns/div to 50 s/div			2 ns/div to 50 s/div		1 ns/div to 50 s/div		500 ps/div to 50 s/div		
Time base accuracy ¹		\pm 1.6 ppm + aging factor (1st year: \pm 0.5 ppm, 2nd year: \pm 0.7 ppm, 5 years: \pm 1.5 ppm, 10 years: \pm 2.0 ppm)									
Time base delay	Pre-trigger	Greater of 1 screen width or 250 μ s									
time range	Post-trigger	1 s to 500 s									
Channel-to-channel deskew range		\pm 100 ns									
Δ Time accuracy (using cursors)		\pm (time base acc. x reading) \pm (0.0016 x screen width) \pm 100 ps									
Modes		Main, zoom, roll, XY									
XY		On channels 1 and 2 only. Z Blanking on Ext Trigger Input, 1.4 V threshold Bandwidth: Maximum bandwidth. Phase error at 1 MHz: < 0.5 degree									

Obr. 2.6 Horizontální parametry (v Aj.) [13]



Obr. 2.7 DSOX3014T [13]

3 LABVIEW

Program LabVIEW vyvinula společnost National Instruments, která působí na trhu automatizace od roku 1976. LabVIEW má pomoci při obtížných měření, která mohou být náročná (znalostmi i časově). Zpřehledňuje celé měření a částečně, nebo úplně odstraňuje lidský faktor.

LabVIEW [1] je rozdělen do několika bloků, které jsou mezi sebou vzájemně propojeny. Blok front panelu zde slouží pro návrh uživatelského rozhraní. Blokový diagram ukazuje proud dat v programu. Dále je zde kód, který se překládá z blokového diagramu. Také jsou zde data, jejichž ukládání, tj. alokaci a jejich uložení si řídí program.

Program dále eliminuje, již zmíněnou, chybu pozorovatele, proto je tato metoda vhodná pro profesionální použití, jenž umožňuje dosahovat přesnějších výsledků v menším časovém rozsahu a při menších znalostech přístrojů. Proto použití tohoto programu v této práci, bylo nutností. Lze perfektně demonstrovat jeho výhody na konkrétním měření.

Programovací prostředí je poměrně jednoduché, hlavně díky tomu, že se jedná o grafický programovací jazyk. Pro pochopení tohoto jazyka je nutné znát alespoň popis základních instrukcí a samozřejmě datové typy. Je zde několik dalších příkazů, které nám zjednodušují práci s přístroji. Tyto jazyky jsou většinou vhodné pro jednodušší úlohy, a proto je mohou používat i uživatelé, kteří nemají příliš hluboké znalosti v oblasti programování.

Přístroje jsou nastavovány programem a pro přesnou komunikaci s přístroji je nutné stáhnout potřebné ovladače. Tyto ovladače nám poskytují možnost použít naimplementované instrukce pro komunikaci s měřicími přístroji. Je jich několik, ale aktuálně nejznámější standard je VISA a IVI, které razantně ulehčují programátorovi práci s konfigurací přístrojů.

Potřebné ovladače [14], [15] jsou dostupné na webových stránkách výrobce osciloskopu.

3.1 VISA

VISA (The Virtual Instrument Software Architecture) [10] je standard pro konfiguraci, programování a realizaci přístrojových systémů. Tyto systémy mohou obsahovat rozhraní jako GPIB, VXI, PXI, Serial, Ethernet a USB. Tento standart poskytuje možnost komunikovat mezi hardwarovým a vývojovým prostředím, jako je např. LabVIEW, nebo LabWindows.

3.2 IVI

System IVI (Interchangeable Virtual Instruments) [11] je založen na specifikacích skupiny přístrojů VXiplug&play, zahrnující nové funkce, které řeší problémy jako je například optimalizace výkonu systému.

IVI nabízí uživateli zlehčení práce s přístroji tak, že místo vkládání dlouhých sekvencí příkazů, vložíme IVI blok, který už má v sobě zabudované všechny potřebné instrukce a je patřičně ošetřený proti chybám. Jedná se o „zapouzdřené“ příkazy VISA.

4 NÁVRH KONCEPTU

Tato kapitola je stěžejní pro budoucí podobu úlohy, proto je nutné se na ni detailněji zaměřit. Celkový koncept byl nejprve detailně konzultován se zastupitelem firmy Ing. Tomášem Gavendou, Ph.D. Během konzultací bylo řešeno několik problémů a tyto problémy budou zde podrobněji rozebrány.

Zprvu bylo nutné objasnit aktuální koncept měření a nastítnit vizi, jenž by jej měla nahradit. Pan doktor Gavenda nechtěl v návrhu další zapojení na bázi čipu, takže nebylo možné do zapojení zavést například FPGA čip, MCU nebo jiný programovatelný prvek. Důvod byl prostý, toto zapojení má posloužit čistě jako demonstrace LabVIEW a jeho možností.

Kompletní výčet požadavků:

- Demonstrovat pouze LabVIEW, tzn. nepoužívat jiný programovací jazyk (např. HDL, C++, C) a potřebný programovatelný prvek (např. FPGA, MCU).
- Zpřehlednit aktuální metodu měření.
- Zachovat princip metody měření.
- Možnost měření napětí od 5 V DC až po 230 V AC.
- Maximální proud protékající smyčkou je 1 A.
- Zachovat celkový počet testovaných proudových smyček, tj. 32.
- Univerzálnost (a modularita) návrhu.

Během návrhu se vyskytlo několik řešení, mezi nimiž bylo nutno volit. Nejzajímavějším příkladem je volba přepínacího prvku, kterou komplikovalo několik faktorů, jako bylo například veliké rozpětí napětí, jenž mělo zvoleným prvkem procházet. Zde platí i nutnost oddělení TTL logiky od zátěže s různou impedancí. Jasnou volbou v tomto případě bylo relé, hlavně díky galvanickému oddělení a možnosti širokého rozpětí spínaného napětí. Také nijak neovlivňuje měřený signál. Jelikož na trhu není příliš velké rozpětí relátek, která spínají při 5 V DC napětí 230 V AC, tak průzkum trhu není v tomto případě nutný. Bylo zvoleno nejlevnější relé, které splňuje již zmíněné požadavky, konkrétně tedy relé RM40-1CO-5VOLT od firmy Relpol.

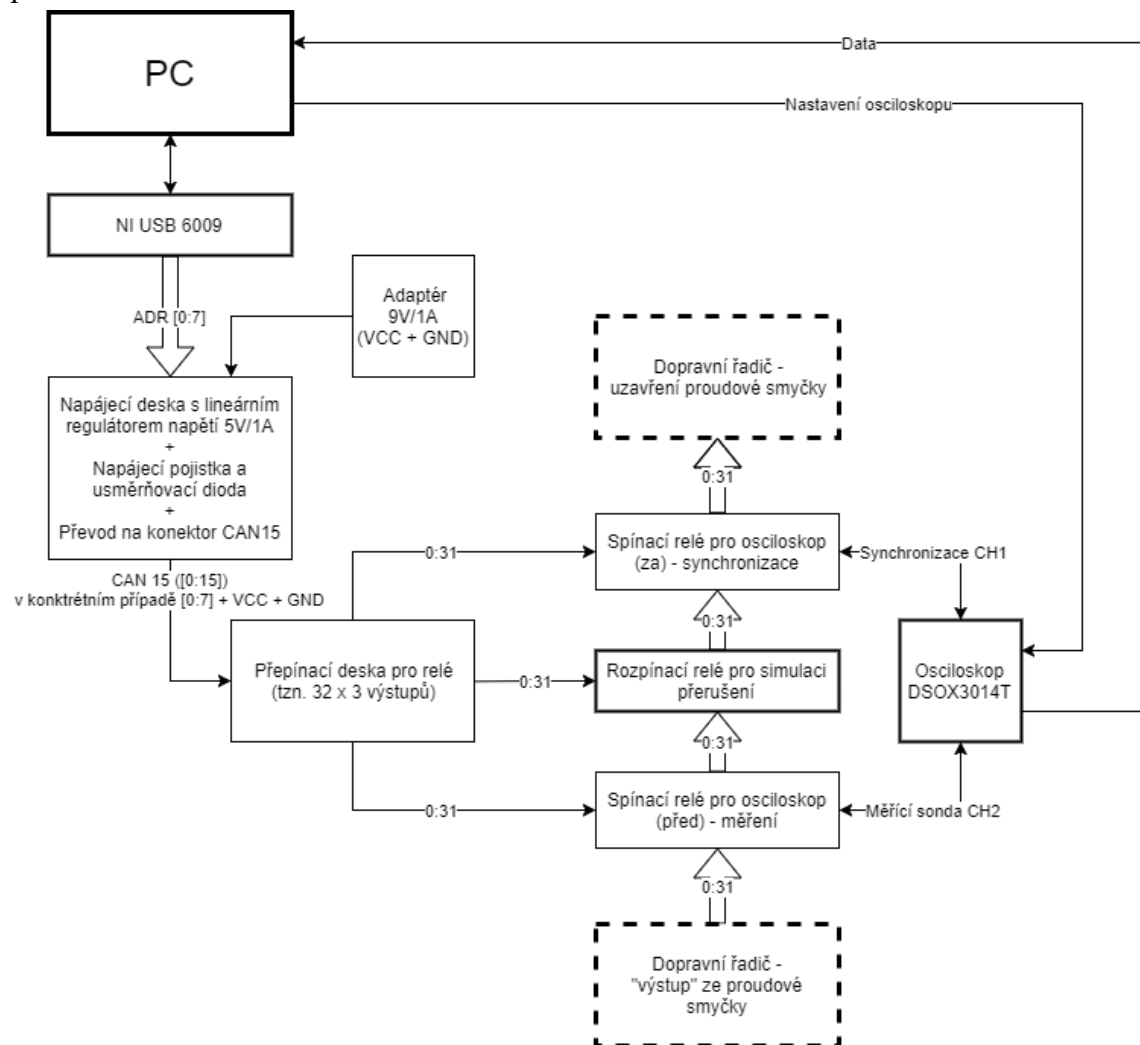
Další zajímavou variantou byla realizace pomocí sekvenčních obvodů. Avšak sériově adresované dekodéry musí mít přesný vzorkovač (ideálně bez vnějšího rušení), aby správně snímaly hrany jednotlivých signálů, které se šíří po sériovém vedení. V těchto případech je nutné signálovou desku odrušit, aby nedocházelo ke zkreslení. Museli bychom vést zem mezi jednotlivými signálovými cestami, ideálně je zkrátit na minimum, abychom potlačili vliv parazitního odporu a vzájemné indukčnosti. Vhodné řešení odrušení je symetrické invertované vedení. Tento nápad nelze provést jednoduše a hůře se v obvodu hledají chyby, proto byla zvolena jednodušší varianta bez sériového adresování. Aktuální adresování je proto přehledné a lze jej jednoduše odladit.

Součástky byly voleny dle funkčnosti a ceny, zde platí pravidlo, čím jednodušší, tím lepší. Jejich princip fungování byl vždy ověřen na nepájivém poli. Výsledný návrh je naznačen v blokovém diagramu, který lze pozorovat na Obr. 4.1.

Také proběhlo zamyšlení nad výslednou podobou programu. Zde byly vyneseny požadavky hlavně na jednoduchost a přehlednost. Výslednou podobu vývojového diagramu lze pozorovat na Obr. 4.6.

4.1 Blokový diagram a objasnění jednotlivých bloků

Diagram je navržen tak, aby bylo jasně a zřetelně vidět, co a jak v obvodu bude fungovat. Celý koncept je primárně navržen modulárně, aby jej bylo možné jednoduše pozměnit.



Obr. 4.1 Blokový diagram zapojení

V následujících částech práce bude rozebrána hlavně programová část, dále komunikace s osciloskopem a samozřejmě výsledný návrh přepínací desky a napájecí desky.

4.1.1 PC (počítač)

Počítač řídí celý průběh měření, nachází se v něm řídicí program, který určuje, jak budou spouštěny jednotlivé výstupy nebo vstupy a případně za jakých podmínek.

Z bloku PC jsou vyvedeny dva výstupy jeden na NI USB 6009, což je ovládací karta ze série MyDAQ od National Instruments.

Další výstup ovládá osciloskop, přesněji nastavuje ho podle požadované konfigurace, která se může nacházet v konfiguračním souboru. Podrobnější nastavení osciloskopu najdete v kapitole 6.3, přesněji na **Error! Reference source not found.**Obr. 6.11.

4.1.2 NI USB 6009

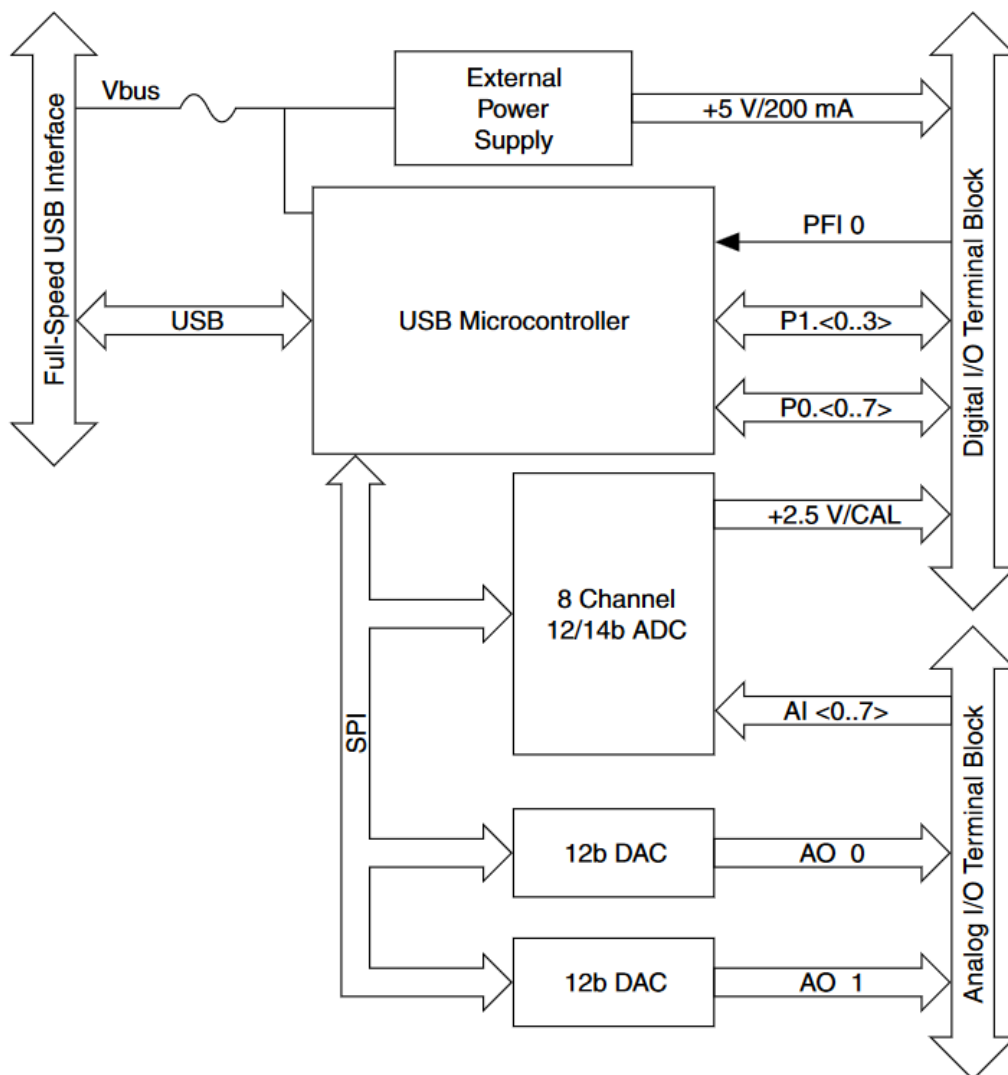
Karta [18], [12] (Obr. 4.2) ze série MyDAQ slouží jako prostředník mezi komunikací s přepínací deskou a počítačem. Její výhodou je, že je plně kompatibilní s LabVIEW a díky tomu je práce s ní jednoduchá.

Jedná se o multifunkční kartu (Obr. 4.3). Je proto vybavena 13 digitálními vstupy/výstupy, 8 analogovými vstupy (14-Bit, 48 kS/s) a nakonec dvěma analogovými výstupy s frekvencí 150 Hz. Je vhodná pro začátečníky, ideální pro jednoduché aplikace, jako například jednoduché nastavování a měření.

V této úloze bude využito jen 8 digitálních výstupů a tyto výstupy fungují stejně jako u MCU, proto jej není nutné nijak popisovat.



Obr. 4.2 NI USB 6009 [18]



Obr. 4.3 NI USB 6009 blokový diagram [12]

4.1.3 Přepínací deska

Přepínací deska (Obr. 4.4) má osm vstupů (nebo také adres) pro řízení dekodéru a dva vstupy pro zem a napájení. Díky kombinaci dekodéru čtyřikrát tři na osm (Tab. 4.1) a jednou dva na čtyři (

Tab. 4.2) je možné dosáhnout pomocí pěti vstupů přepínání mezi třiceti 32 výstupy. Tímto návrhem lze zavést přepínání pro třikrát 32, ale aby bylo možné mezi těmito obvody přepínat, je nutné přivést další dva vstupy, tj. další dekodér z dva na čtyři a poslední bit slouží jako reset.

Osmá adresa je použita kvůli synchronizaci, díky níž je možné blokovat čipy, jenž mají menší dobu zpoždění. Tento bit tedy bude „povolovat“ zápis adres.

Tab. 4.1 Pravdivostní tabulka 74HC137 [16]

Enable			Input			Output							
\overline{LE}	$\overline{E1}$	E2	A0	A1	A2	$\overline{Y0}$	$\overline{Y1}$	$\overline{Y2}$	$\overline{Y3}$	$\overline{Y4}$	$\overline{Y5}$	$\overline{Y6}$	$\overline{Y7}$
H	L	H	X	X	X	stable							
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
			H	L	L	H	L	H	H	H	H	H	H
			L	H	L	H	H	L	H	H	H	H	H
			H	H	L	H	H	H	L	H	H	H	H
			L	L	H	H	H	H	H	L	H	H	H
			H	L	H	H	H	H	H	H	L	H	H
			L	H	H	H	H	H	H	H	H	L	H
			H	H	H	H	H	H	H	H	H	H	H

[1] H = HIGH voltage level;
 L = LOW voltage level;
 X = don't care.

Tab. 4.2 Pravdivostní tabulka CMOS 4556 [17]

TRUTH TABLE

INPUTS			OUTPUTS				OUTPUTS			
\overline{E}	B	A	CD4555B				CD4558B			
\overline{E}	B	A	Q3	Q2	Q1	Q0	$\overline{Q3}$	$\overline{Q2}$	$\overline{Q1}$	$\overline{Q0}$
0	0	0	0	0	0	1	1	1	1	0
0	0	1	0	0	1	0	1	1	0	1
0	1	0	0	1	0	0	1	0	1	1
0	1	1	1	0	0	0	0	1	1	1
1	X	X	0	0	0	0	1	1	1	1

X = DON'T CARE LOGIC 1 ≡ HIGH
 LOGIC 0 ≡ LOW

Deska tedy obsahuje dvanáct dekodérů tři na osm a čtyři dekodéry z dvou na čtyři. Takže lze dosáhnout díky sedmi adresovacím vstupům 96 výstupů pro výsledné ovládání všech 96 relé.

Jako výsledný přepínací prvek bylo tedy zvoleno relé, protože je třeba přepínat v různém rozpětí hodnot napětí. V tomto případě bude přepínáno od stejnosměrných 5 V až po střídavých 230 V. Pro takto velké rozpětí by byl tranzistor horší volbou z několika důvodů. Musel by být galvanicky oddělen, bylo by třeba použít zesilovač pro výstupy z dekodéru tak, aby bylo zaručeno dostatečné napětí a proud pro přepínání větších napětí. Nakonec by bylo třeba zajistit funkci i pro střídavé signály, proto by výsledné zapojení pro 96 bylo komplikované.

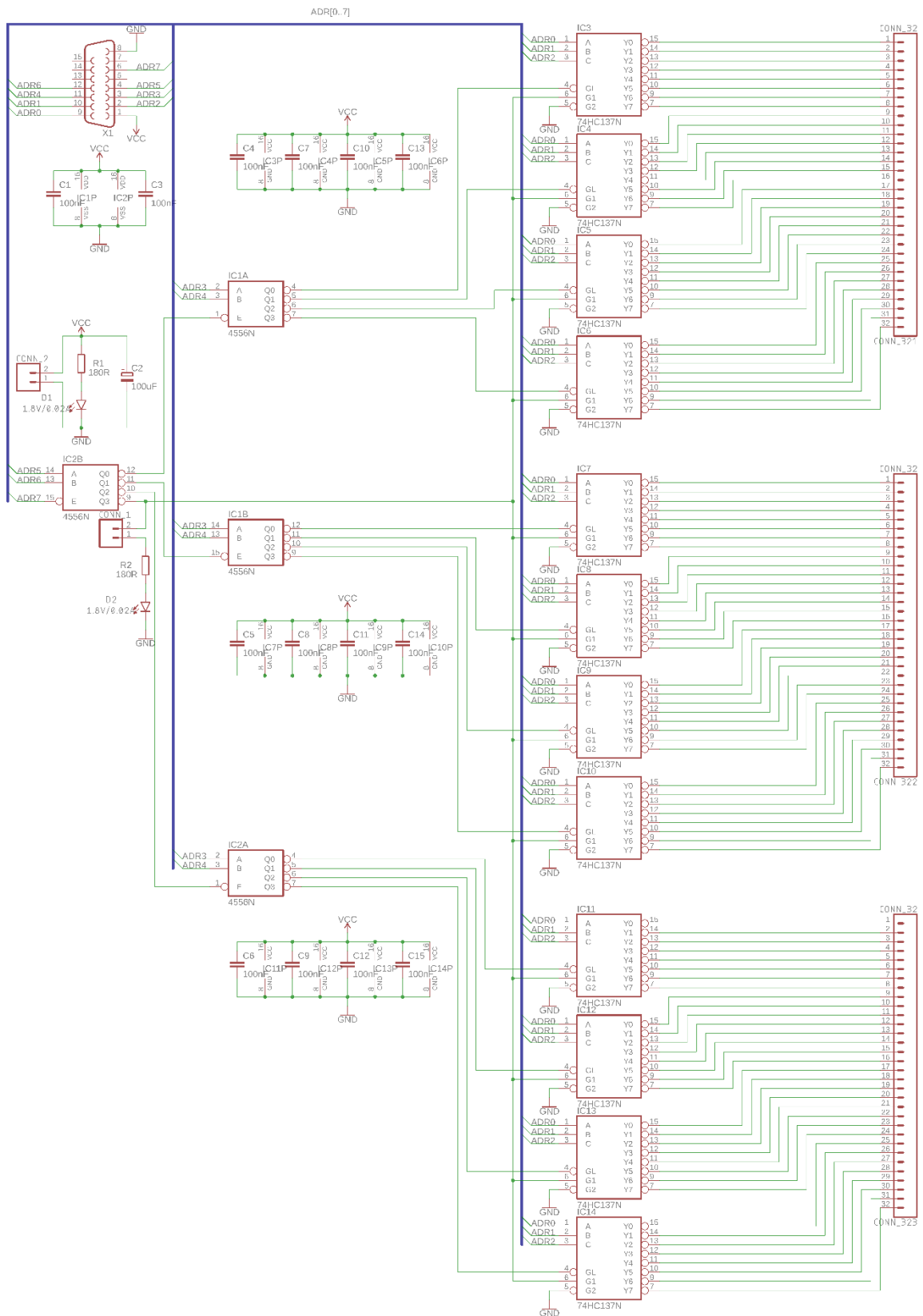
Další velké problémy může způsobit samotné zapojení a jeho poměrně složitá logika. Může se zdát, že se jedná o poměrně nekomplikovaný plošný spoj, ale při bližším náhledu na konstrukci lze dospět k tomu, že pečlivě načtená dokumentace od výrobce je velmi podstatná. Například samotné adresovací bity mají „nekonečný“

vnitřní odpor, tím pádem snímají pouze logickou úroveň a mají téměř nulový odběr. Proto nelze signalizovat sériově, ale jen paralelně na vstup adresy.

Posledním požadavkem je nutnost dodržet konstrukční třídu a mřížku, abych později tento plošný spoj mohl propojit s destičkou obsahující relé. Tento fakt ovlivní hlavně rozměry a rozmístění součástek, proto je nutno pečlivě zkontrolovat plošný spoj.

Pro adresování bitů je použit konektor CAN15, které umožňuje pohodlné propojení a případné zajištění připojení šroubky na kabelu. Další výhodou je zapouzdření kabelu. Nebude využita sběrnice, ale jen její propojovací kabel CAN15 a také její konektory.

Pro přepínací desku a napájecí desku byl vytvořen seznam součástek (Příloha J), ve kterém stojí za zmínění jen dekodér ze tří na osm 74HC137 DIP16, jenž na přepínací desce bude celkově dvanáctkrát. Další dekodér ze dvou na čtyři bude od firmy Texas Instruments, konkrétně CMOS 4556 DIP16. Postačí pouze dva, jelikož v jednom pouzdru jsou dva dekodéry, tzn. celkově čtyři. Toto zapojení je obohaceno ještě o patice, aby bylo zabráněno komplikacím, způsobené případnými vadnými kusy.



Obr. 4.4 Schéma zapojení přepínací desky

4.1.4 Napájecí deska

Napájecí blok (Obr. 4.5) je nutné navrhnut tak, aby splňoval několik požadavků. Hlavně napájení musí být stabilizováno a provedeno externě, aby nebyl proudově přetížen NI USB 6009, která zvládne zátěž na napájecím výstupu jen do 5 V/200 mA, což by teoreticky stačilo pro napájení logiky, ale pro relé budič ULN2003A nikoliv. Takže celkové zapojení by mělo mít konektor, proudovou pojistku, stabilizátor na 5 V/1 A (nejlépe LH7805 v obalu TO220), kondenzátor pro vyrovnání špiček a odrušovací kondenzátory pro regulátor (ideálně tantalové), také je dobré přidat signalizaci výstupu z NI USB 6009 a nakonec samotný konektor CAN15.

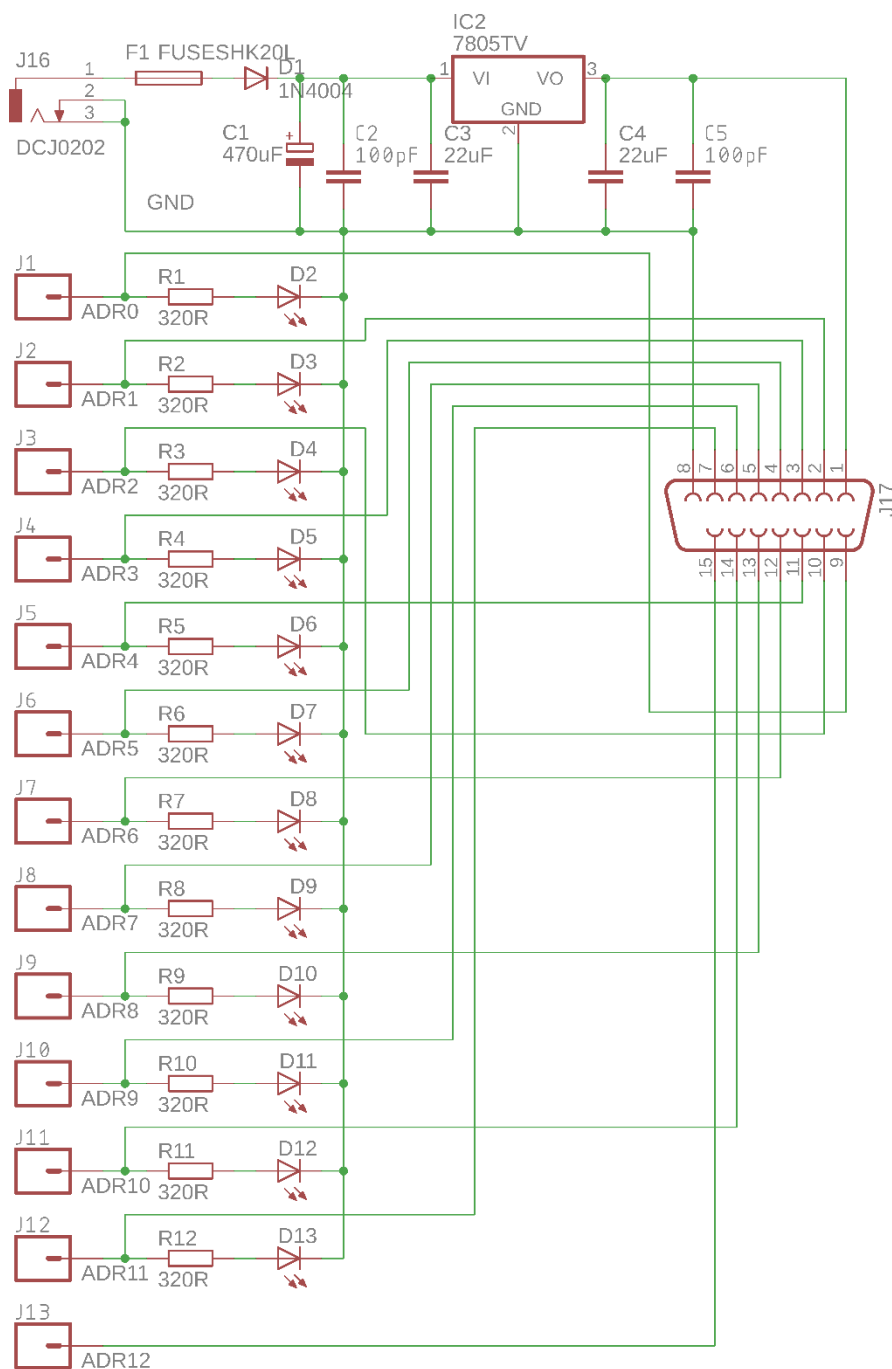
Pro přesné zvolení hodnot součástek a správnou funkčnost je nutné si opět projít dokumentaci výrobce, například u stabilizátoru je vhodné, co neblíže přidat tantalový kondenzátor ke vstupnímu a výstupnímu pinu. Tantalový kondenzátor má relativně dobré pásmo útlumu pro dané frekvence.

Při samotném rozmístění je opravdu nutné si zkontrolovat polohu a typ konektoru pro propojení a opět dodržet návrhová pravidla.

Jako napájecí zdroj pro napájecí desku bylo zvoleno 9 V/1 A, úmyslně je tento zdroj dimenzován na větší proudy, protože pokud se přepočítá maximální výkon stabilizátoru a zdroje, tak rezerva se jeví jako 4 W, avšak tento fakt není pravdivý, pokud je brán do úvahy úbytek na diodě, jenž je mimochodem dimenzovaná na velké výkony, a proto dosahuje úbytku až 1,2 V. Samotný stabilizátor potřebuje minimálně rezervu napětí 1,8 V pro stabilizované + 5 V. Takže ve špičce se tato rezerva jeví jako 1 W. Avšak mohou nastat menší tepelné ztráty hlavně na stabilizátoru, který ale je v pouzdru TO220 připravený na případný chladič.

Volbu chladiče je vhodné vypočítat na základě stanovené teploty při určitém výkonu. Nejdůležitějším parametrem chladiče je jeho teplotní přenos do okolí (přesněji tepelný odpor).

Kompletní seznam použitých součástek lze dohledat v Příloha J.



Obr. 4.5 Schéma zapojení napájecí desky

4.1.5 Deska s relé

Volba relé a celý návrh zapojení relé není součástí práce, ale je vhodné zmínit některé použité součástky. Bylo zvoleno 5 V relé, ale za předpokladu, že před relé bude nutné dát darlingtonovo zapojení pro větší proudovou zátěž.

Dalším požadavkem je také nutnost svést indukované napětí přes diodu, aby nedošlo k přetížení proudového zesilovače. Toto zapojení je již integrováno na čipu ULN2003A (pouzdro DIP16), které dává možnost spínat až 7 vstupů. Samozřejmě je

zde i uzemnění (osmý pin) a COM (devátý pin), na který je připojeno napájení (dle katalogu výrobce). COM vybíjí rozepnutou (indukční) zátěž do napájecí linky.

4.2 Návrh programu

Návrh programu (Obr. 4.6) byl vytvořen pomocí vývojového diagramu, později bude popsán v následující kapitole. Lze vidět formu uživatelského prostředí, kdy je kontrolováno několik vstupních hodnot a konkrétní metodou se uživatel pokouší dostat k výslednému měření. Výsledný diagram je vytvořený tak, aby byl co nejvíce uživatelsky přívětivý.

Celý proces začíná na startu a potom krok za krokem prochází všechny bloky. Jako první se načtou všechny argumenty, které jsou vloženy při zapnutí. Jeden z argumentů definuje, z jakého adresáře se bude volit konfigurační soubor. Jeho argument je kontrolován, pokud konfigurační soubor není nalezen, program se musí zeptat na to, jestli jej uživatel chce ručně přiložit. Jestliže ano, nabídne možnost jej opravit, ale pokud se uživatel rozhodne pro Ne, tak program nabízí možnost původního nastavení. Jestli i toto je odmítnuto, tak program ukončuje svoji činnost.

Po naměření dat program zpracuje data a nabídne uložení do souboru, pokud tuto možnost uživatel odmítne. Může zpracovat hodnoty do grafu. V případě uložení, je nutné napsat název souboru a adresář.

Po vložení názvu program kontroluje, jestli soubor již neexistuje, pokud ano, nabídne změnu názvu souboru, jestliže uživatel nechce změnit název souboru, tak mu nabídne přepsání uložených dat v souboru. Pokud odmítne i v tomto bodě, tak už uživatele vrací opět na otázku, jestli chce vůbec soubor uložit.

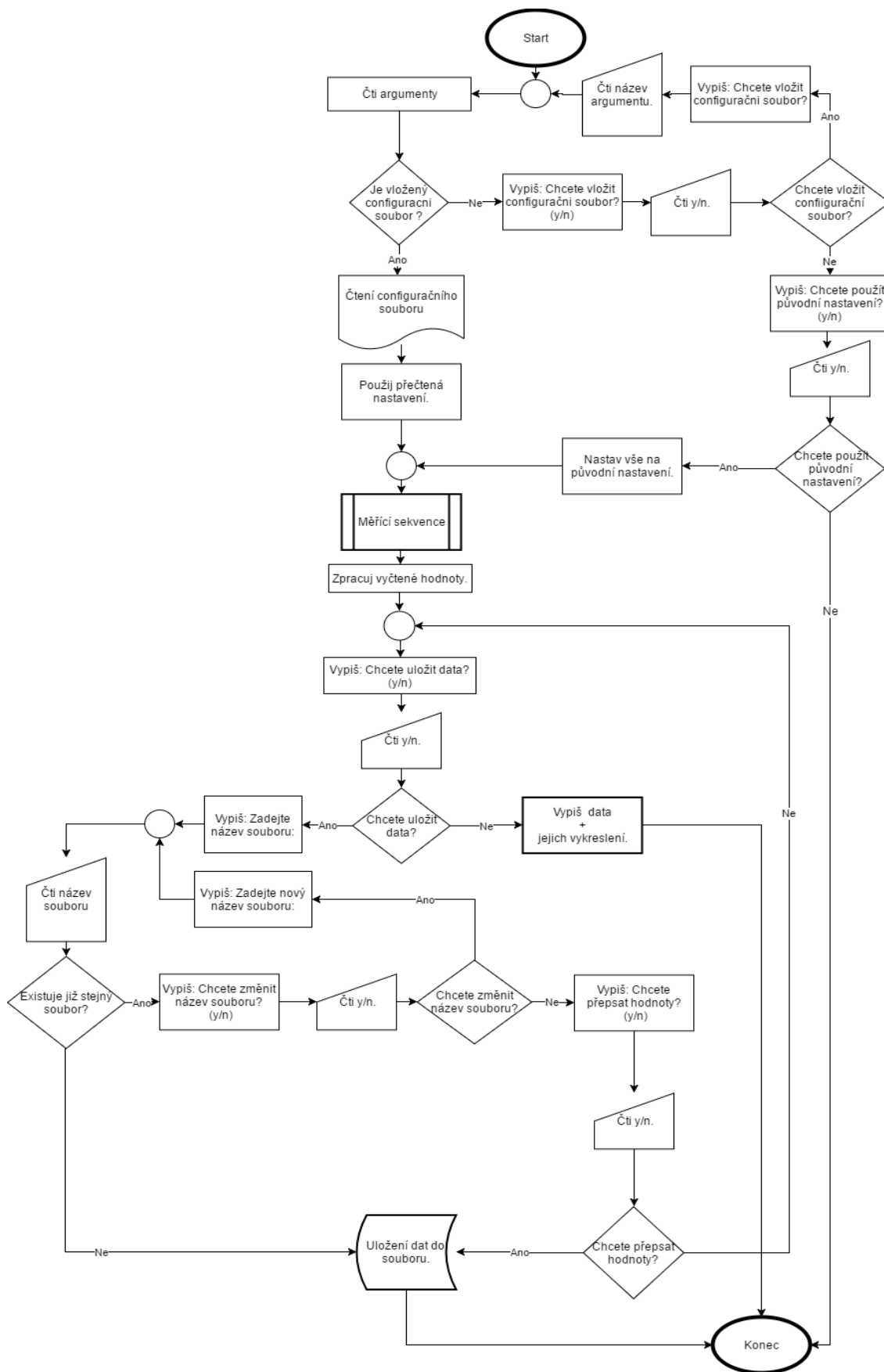
K samotnému provedení je nutno dodat, že je zde použito správné formátování a program je rozřazen na jednotlivé části, konkrétně SubVI (podprogramy), které na konci budou jen volány. Celé nastavování osciloskopu je také vhodné rozřadit do menších bloků, aby bylo výsledné sestavení co nejjednodušší na pochopení.

4.2.1 Měřicí sekvence

Jako první je potřebné přepnout kanály na osciloskopu a nastavit je. Začíná se nastavením měřicího kanálu a poté kanálu, který bude synchronizovat celý průběh. Nutností při nastavování je vědět co chceme měřit.

Poté sepne měřicí relé a synchronizační relé, zde je nutné dát pozor na adresy a jejich nastavení, pro tento případ LabVIEW umožňuje použít datový typ **enum**. Tento datový typ je ve skutečnosti seznam obsahující **unsigned int**, který má přiřazené i jméno. Pro volání adres už zbývá použít **case** strukturu, která bude vybírána na základě **enumu**.

Dále je už samotné rozepnutí smyčky a měření, které je nastaveno v předchozích krocích. Dopravní řadič zaregistruje narušení proudové smyčky a program následně ukládá naměřené hodnoty.



Obr. 4.6 Vývojový diagram hlavního programu

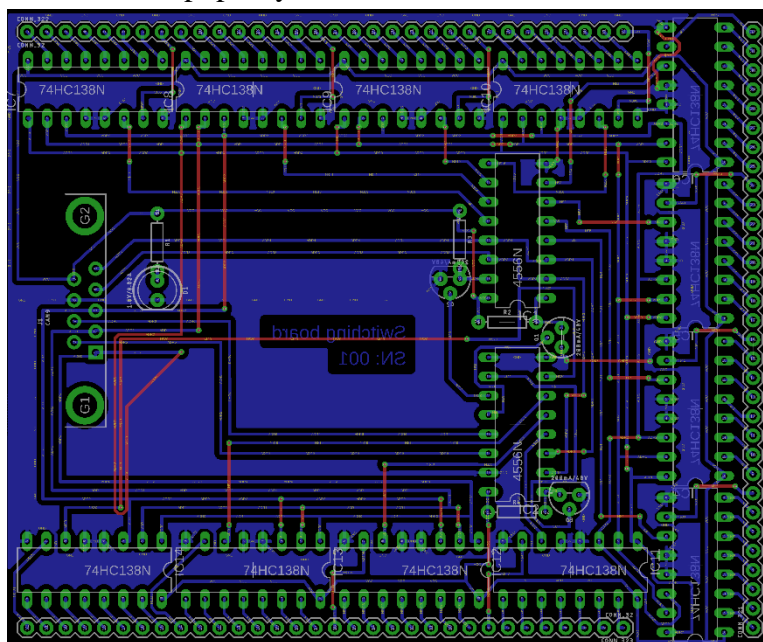
5 REALIZACE PLOŠNÝCH SPOJŮ

Během vypracování byly vytvořeny čtyři verze napájecích a pět verzí přepínacích plošných spojů. Je nutné dodat, že samotná realizace je úzce vázána s testováním a ověřováním vlastního řešení.

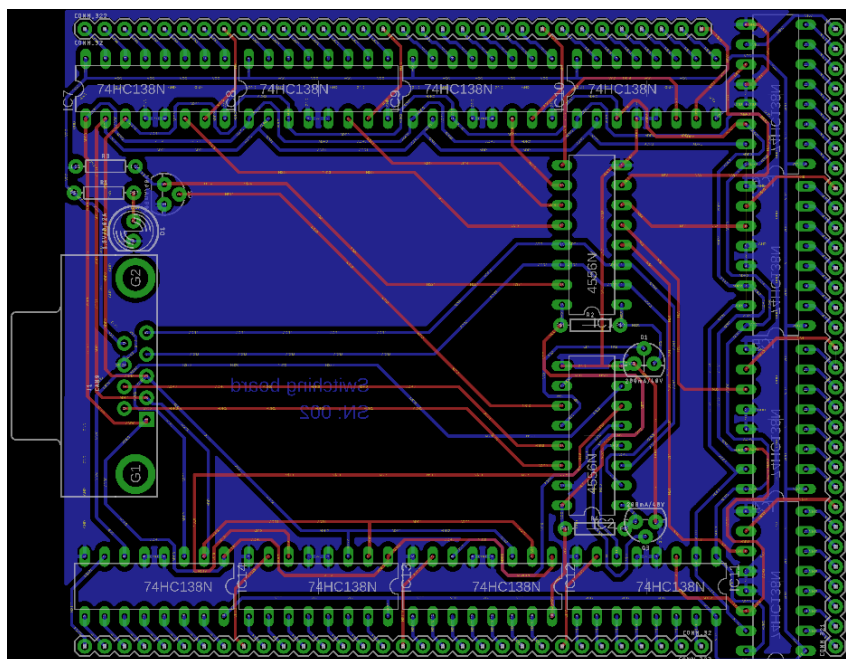
5.1 Přepínací plošný spoj

Zde bude podrobně popsána funkce přepínací desky a rovnou i veškeré problémy, které během realizace nastaly. Vždy u jednotlivých verzí budou uvedeny chyby a následně i jejich opravy, u poslední verze bude výsledné zapojení shrnuto.

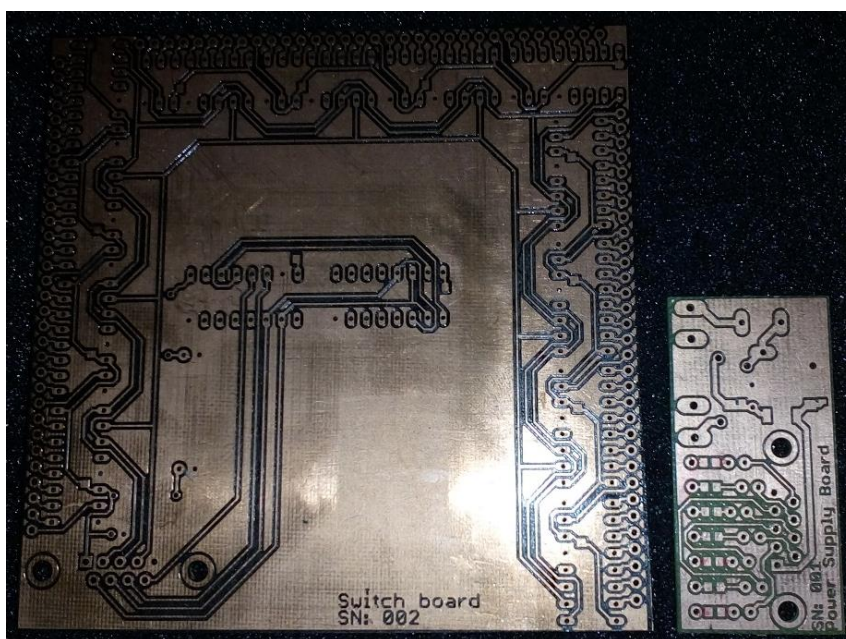
Nebudou zde v textu rozsáhle popisovány první dvě verze, jelikož první verze byla realizovaná na jednostrannou desce plošných spojů (Obr. 5.1) a nebyla příliš vhodným řešením a ve druhé (Obr. 5.2) bylo několik zásadních chyb, tudíž ji zde není třeba rozvádět. Blíže budou popsány schéma od třetí verze.



Obr. 5.1 Verze 001 přepínací desky



Obr. 5.2 Verze 002 přepínací desky



Obr. 5.3 Vyhotovená přepínací (ver. 002) a napájecí (ver. 001) deska

5.1.1 Verze 003 přepínací desky

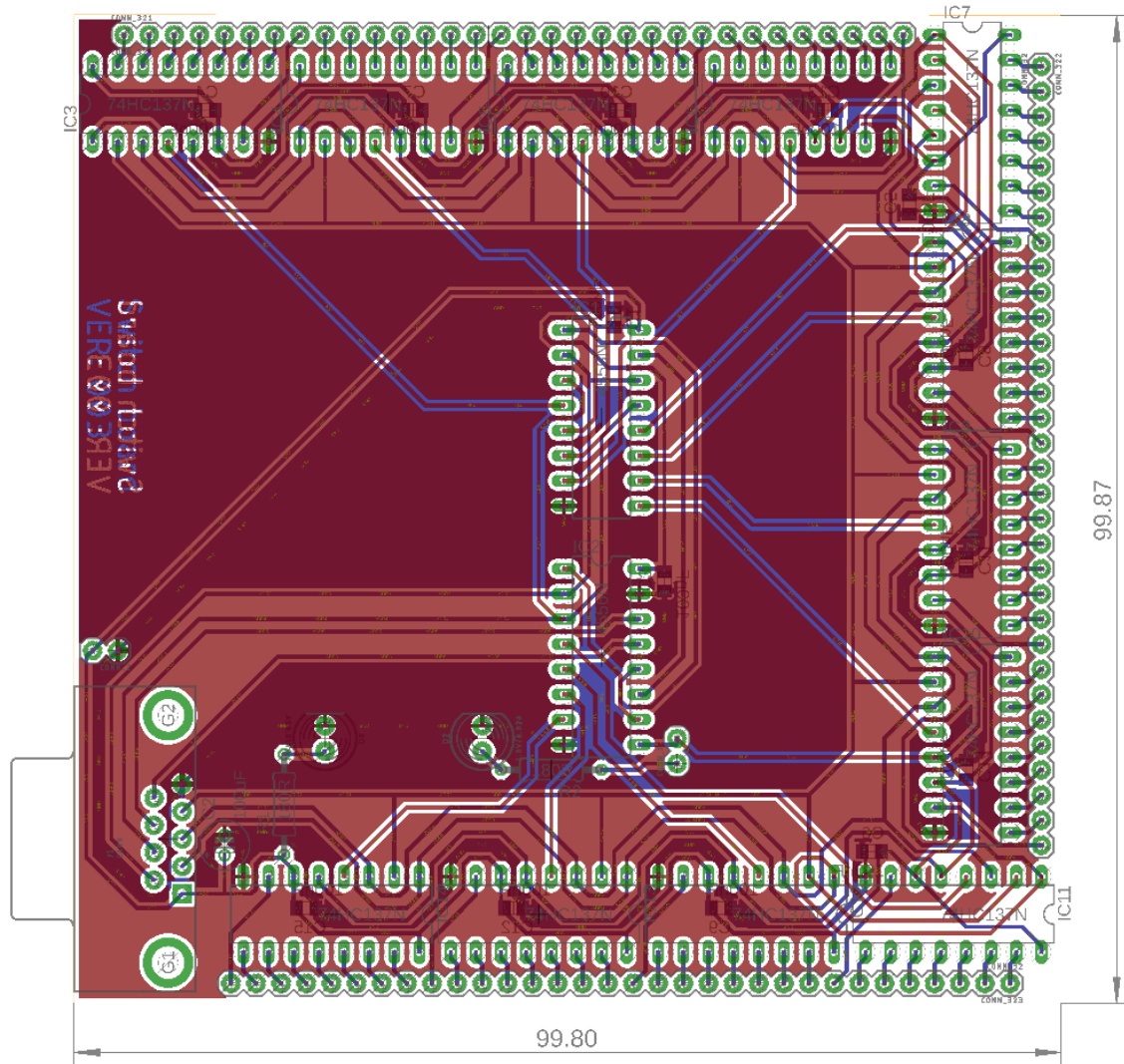
Touto verzí (Obr. 5.4 a Příloha A) byly odstraněny zásadní chyby, které mohly způsobit nesprávnou funkci, a bylo také nutné dodefinovat resetovací bit. V předchozí verzi byl použit nesprávný dekodér ze 3 na 8. Během testování se zjistilo, že model 74HC138 si nepamatuje sepnutý stav, tudíž při adresování byl pouze jednou sepnut a jakmile bylo nutno použít jiný, tak přešel do stavu zablokováno a zapomněl na předchozí nastavený stav.

Tuto chybu odstranil jiný typ dekodéru, přesněji o třídu níže 74HC137, který je taktéž invertovaný, ale má stav, kde má přepínání povoleno (latch enable), a zvláště povolovací bity pro celý čip, které je možno použít pro resetování nastavených hodnot do původních, tj. do logické 1.

Z hlediska návrhu byly na vrstvě top úplně odstraněny napájecí spoje a umístěny do spodní vrstvy, také byly přidány piny, které umožní volitelnou signalizaci resetovacího bitu. Dále byly přidány piny, ze kterých lze vyvést napájení.

Odstraněné chyby:

- Přidán resetovací bit a jeho indikace D2.
- Výměna dekodéru 3 na 8 (74HC138 za 74HC137).
- Doplnění indikační diody pro napájení D1.
- Přidání výstupního pinu pro napájení a pro resetovací bit (pro desku s relé).



Obr. 5.4 Verze 003 přepínací desky

5.1.2 Verze 004 přepínací desky

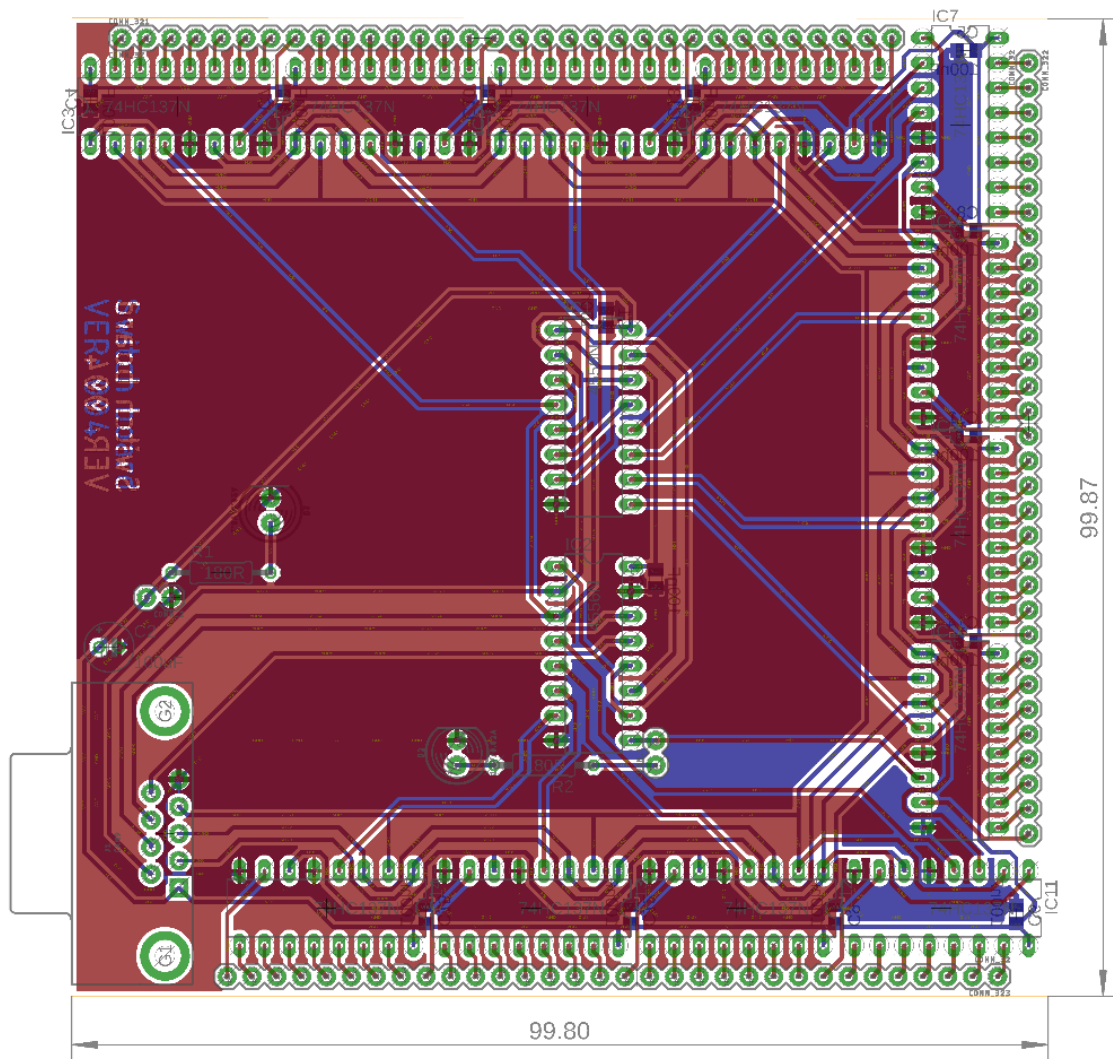
V další verzi (Obr. 5.5 a Příloha B) bylo opraveno pár chyb, které mohou způsobit problémy v budoucí implementaci a montáži. Především výstupní piny jsou rozmístěny do mřížky a součástky taktéž. Pokud bude dodržena mřížka, je poté jednodušší pro tuto desku navrhnout další plošný spoj, který zajistí přepínání jednotlivých smyček.

Také jsou opraveny konstrukční chyby, které zhoršovaly sestavení předchozího prototypu. Zejména díky absenci prokovaných otvorů bylo nutno volit pečlivě strany, kde budou připojovány jednotlivé signální piny. Kvůli těmto komplikacím byly upraveny obě strany plošného spoje. Konstrukční chyby se hůře odhalují, proto se většinou odstraňují až s druhou plně funkční deskou.

Dále byly posunuty vývody pro napájení, skupinový blokovací kondenzátor (C2) a samozřejmě i signalizace napájení, aby se jednodušeji pracovalo s deskou a čipy, kterou jsou na ní osazené. Tato verze měla být poslední, ale po zvážení došlo na další, která by měla být menší s lépe rozmístěnými součástkami. V současném stavu jsou totiž čipy rozmístěné do tří bloků: měření, rozpojení a synchronizace. Avšak tyto bloky nejsou posloupně za sebou rozmístěny, ale vedle sebe.

Odstraněné chyby:

- Rozmístění výstupních propojovacích pinů (spínaných) do mřížky.
- Upravení desky pro jednodušší sestavení (drobné posuny součástek atd.).
- Vedení trasy k výstupním pinům ve horní vrstvě (deska s relé bude po touto deskou).



Obr. 5.5 Verze 004 přepínací desky

5.1.3 Verze 005 přepínací desky

Finální verze (Obr. 4.4, Obr. 5.6, Obr. 5.7 a Obr. 5.8) přepínací desky obsahuje spoustu změn, zejména po stránce návrhové. Došlo zde k celkem radikálnímu zmenšení, které může do budoucna ušetřit finance a dále byly využity všechny poznatky z přechozích prototypů. Nejdůležitější bylo rozmístění a efektivní vedení signálových spojů.

Namísto 9967 mm² nový návrh zabírá pouze 7797 mm² což je téměř o ¼ méně. Byly odstraněny nevyužité plochy díky nevhodnému rozmístění. Nyní jdou všechny piny v logickém sledu a tvoří určitou cestu, díky které bude mnohem jednodušší vést signálové cesty jejich spínání. Je logické, že deska, která se bude nacházet pod touto, bude muset být oboustranná, dle plánu na vrchní signálové straně bude umístěno buzení pro relé ULN2003A a na druhé straně této destičky budou už samotná 5 V relátka.

Tímto návrhem jsou eliminovány i možnosti potencionálního rušení, které by mohla relátka způsobit. Díky vhodnému umístění na druhé straně spínací desky. Pro jistotu jsou obě strany desky rozlité zemí tak, aby byla signálová spojení odrušena.

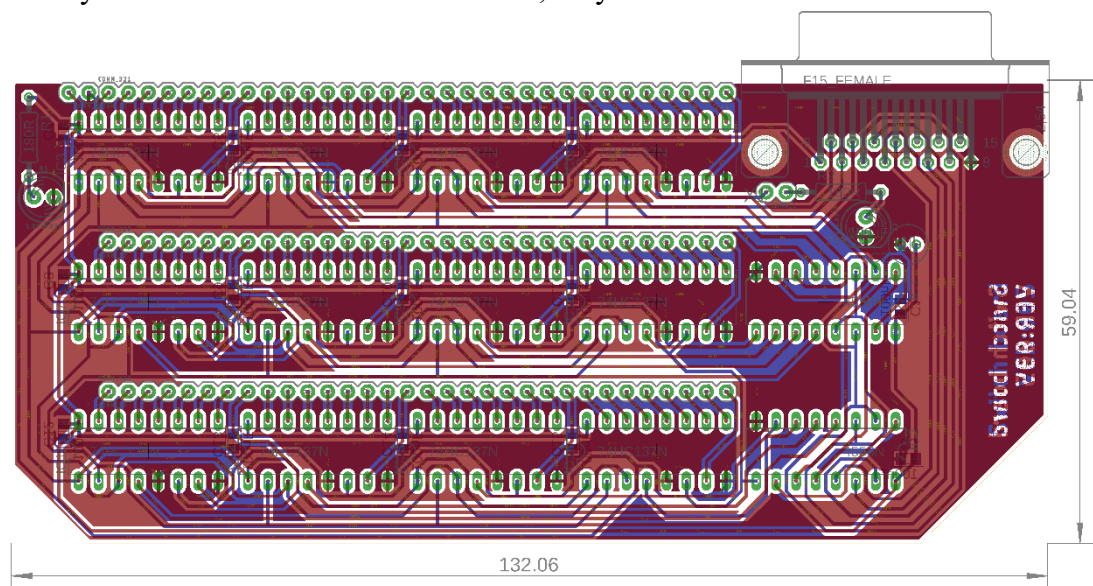
Při návrhu bylo dbáno na dodržení úhlu spojů a pájecích plošek, protože při výrobě leptáním se tyto ostré úhly můžou podleptat, tím pádem výsledný výrobek nedosahuje vysokých kvalit a může dojít během pájení odlepení mědi od podkladu. Připojení k jednotlivým pájecím ploškám byla vedena pod minimálním úhlem 80° .

Dále byla odstraněna obrovská chyba, jenž může způsobovat nechtěná přepnutí, tato chyba byla nalezena v rámci testování a je zde i blíže popsána. Kvůli této chybě je zaměněn i CAN9 za CAN15, protože je zapotřebí pro správné přepnutí více bitů.

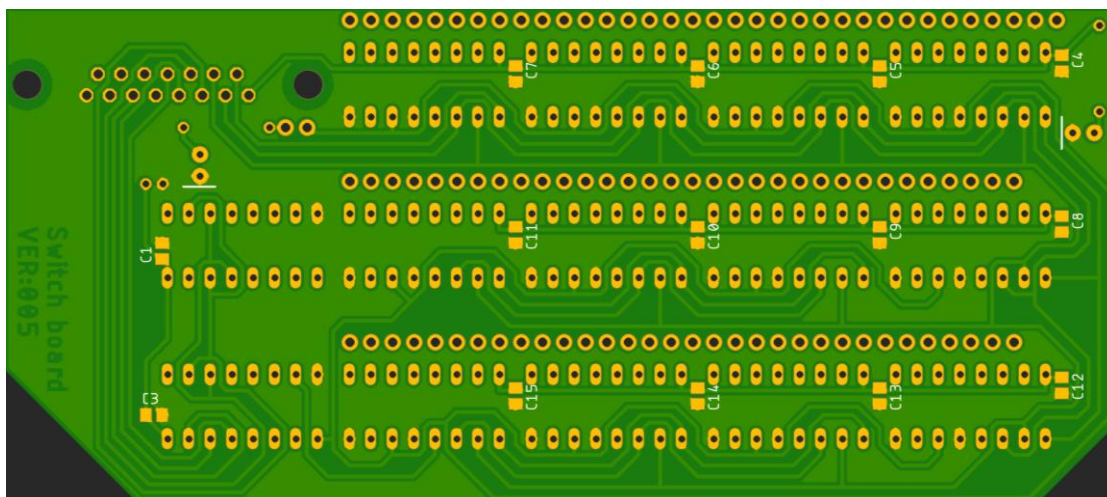
Tato verze ještě stále čeká na vyhotovení, proto ji nešlo otestovat.

Odstraněné chyby:

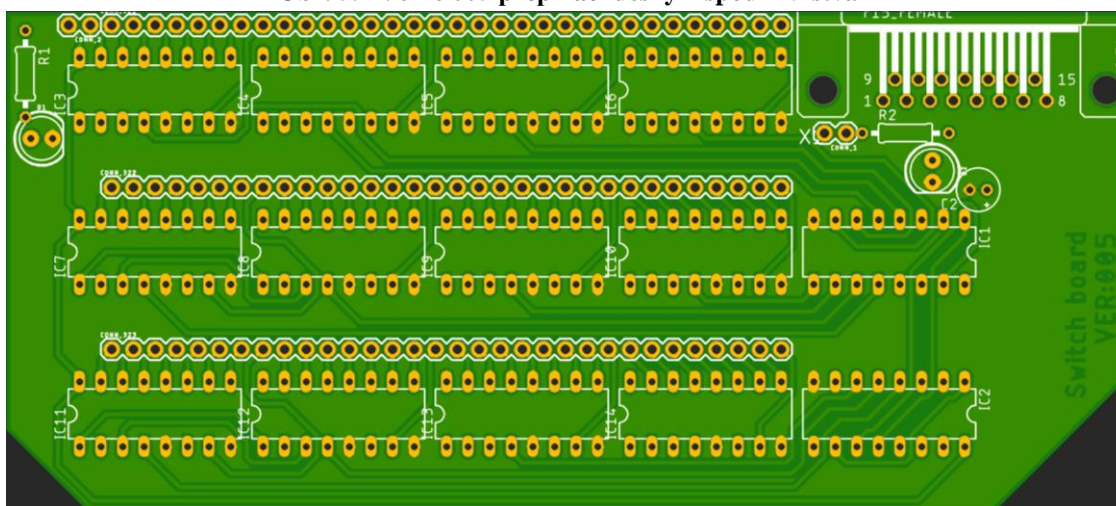
- Zmenšení návrhu.
- Rozmístění 32 pinů logicky za sebou ve 3 řadách.
- Odstranění nejistého přepínání (přidáním dalšího bitu)
- Výměna konektoru CAN9 za CAN15, díky většímu množství bitů.



Obr. 5.6 Verze 005 přepínací desky



Obr. 5.7 Verze 005 přepínací desky – spodní vrstva



Obr. 5.8 Verze 005 přepínací desky – horní vrstva

5.2 Napájecí deska

Během návrhu napájecí desky (Obr. 4.5) bylo nutné zajistit požadavky, jako je propojení s NI USB 6009, stabilizované 5 V/1 A napájení, samozřejmostí je ochrana proti přepólování napájecích svorek, a nakonec proudová pojistka. Tato kritéria se promítla i do výsledného provedení plošného spoje, během verzování těchto desek bylo zjištěno několik nedostatků, které musely být odstraněny.

Nejdůležitější bylo zajistit správnou rozteč propojovacích pinů, aby bylo možné zapojení snadno připojit k NI USB 6009. Informace o správné rozteči pinů se musela nalézt v dokumentaci od výrobce. Následně byl plošný spoj navrhnut tak, aby mřížka byla identická s roztečí mezi jednotlivými výstupy z MyDAQ (NI USB 6009).

Během realizace bylo nutné učinit rozhodnutí, která ovlivnila celý pozdější vývoj. Nejvýznamnější bylo použití lineárního napěťového regulátoru. Původní myšlenka byla taková, že zde bude na výběr, mezi externím napájením a napájením

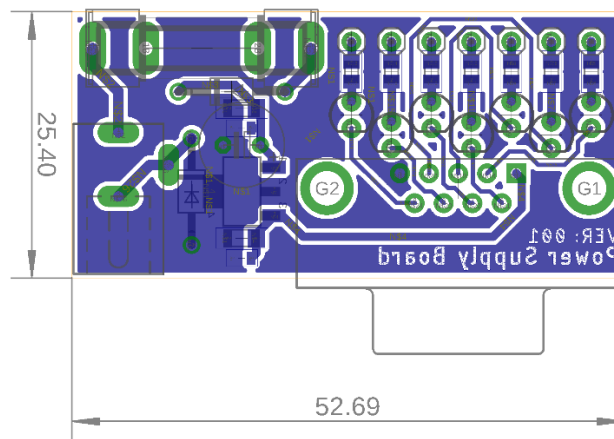
z MyDAQ, ale po zjištění maximální hodnoty proudu (konkrétně 200 mA), kterou může tato periférie nabídnout, padlo definitivní rozhodnutí pro externí napájení.

5.2.1 Verze 001 a 002 napájecí desky

U napájecích desek byli v prvopočátku dvě verze. Tyto dvě verze by spíše bylo vhodné nazývat variantami, ale i když se vývoj jedné z těchto variant zastavil, bude na místě toto řešení alespoň okrajově zmínit.

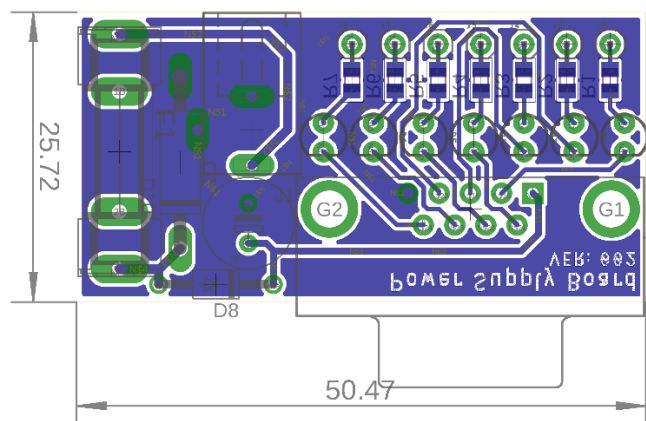
S rozhodnutím použít externí napájení se nabízel další otázka. A to, zda bude třeba realizovat převodník z vyššího napájecího napětí na nižší, nebo rovnou použít přesné napájecí napětí. První verze, náročnější, z těchto dvou provedení, umožňuje jistou variabilitu, díky které lze použít různé napájecí zdroje. Kupříkladu místo 9 V, je možné zapojit klidně i 12 V. Tato změna se nám projeví pouze při vyšších výkonech, kdy bude docházet k vyšším tepelným ztrátám na chladiči.

Proto tedy verze 001 (Obr. 5.9 a Příloha C) byla navržena s regulátorem napětí, usměrňovací diodou a proudovou pojistkou, později bylo na tuto verzi navázáno.



Obr. 5.9 Verze 001 napájecí desky

Verze 002 (Obr. 5.10 a Příloha D) byla možnou alternativou, která byla bez regulátoru a jako ochranný prvek byl použit transil a opět proudová pojistka. Tato verze byla ale jen slepou uličkou.



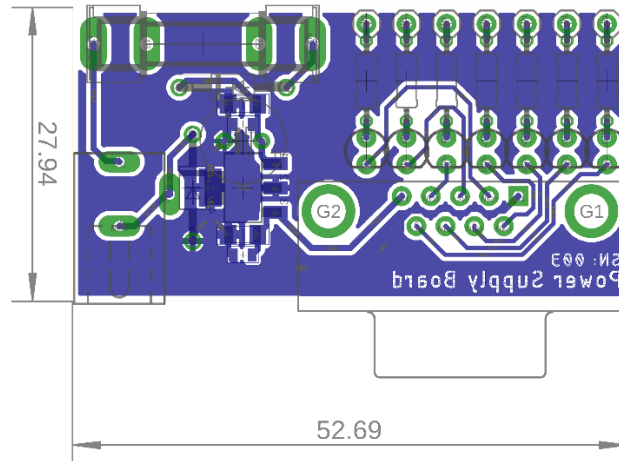
Obr. 5.10 Verze 002 napájecí desky

5.2.2 Verze 003 napájecí desky

Další verze (Obr. 5.11 a Příloha E) měla za úkol opravit nedostatky, které ve verzi 001 nebyly zjištěny. Hlavní opravou je použití konektoru CAN9 s vidlicí a oprava umístění napájecího konektoru pro tento plošný spoj.

Odstraněné chyby:

- Záměna konektoru CAN9 (namísto zdířky je použit vidlice).
- Oprava velikosti pájecích plošek pro SMD tantalové kondenzátory.



Obr. 5.11 Verze 003 napájecí desky

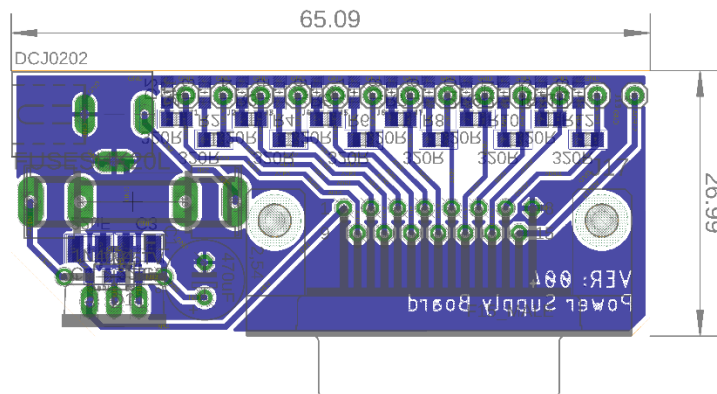
5.2.3 Verze 004 napájecí desky

Poslední verze (Obr. 4.5, Obr. 5.12 a Obr. 5.13), jež opravuje chyby převážně v oblasti funkčnosti. Důležité je taktéž rozšíření nabídky digitálních vstupů a výstupů pro další moduly, jež v budoucnu budou moci vyžadovat i větší množství bitových kombinací.

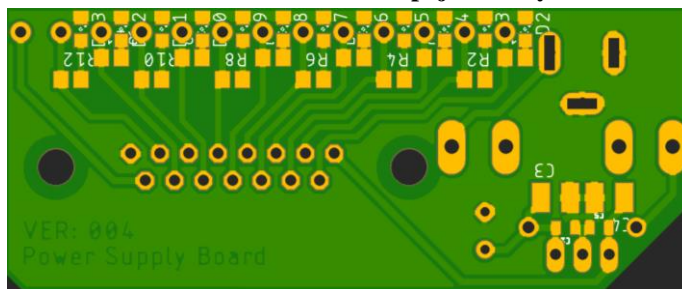
Další významnou opravou bylo použití vývodového regulátoru napětí v obalu TO220 namísto SMD SOT223. Zaměněny byly i všechny diody a odpory za SMD provedení. Výsledné zarovnání rozmístěných pájecích plošek pro blokovací kondenzátory, které měly být umístěny co nejbližší regulátoru od nejmenší hodnoty po největší. Toto rozmístění do jisté míry potlačuje parazitní indukčnost způsobenou přívody.

Odstraněné chyby:

- Reorganizace diod na paralelní zapojení (namísto sériového).
- Výměna SMD stabilizátoru za TO220 s chladičem.
- Uspořádání součástek podle chladiče a jejich velikosti.
- Záměna vývodových součástek za SMD velikosti 0805 (diody a rezistory).
- Výměna konektoru CAN9 za CAN15, aby bylo možné propojit s návrhem v kapitole 5.1.3.



Obr. 5.12 Verze 004 napájecí desky



Obr. 5.13 Verze 004 napájecí desky – spodní vrstva

6 KONSTRUKCE PROGRAMU

Aby bylo dosaženo lepšího náhledu do celkové konstrukce programu, musí být celý program rozložen na jednotlivé části a ty jsou podrobněji popsány v jednotlivých podkapitolách. Výsledné podprogramy pak budou následně dávat mnohem větší smysl.

Jednotlivé části programu jsou rozloženy do SubVI (nebo je můžeme označit jako podprogramy, či moduly) a výsledné podoby jsou volány v hlavním listu VI. Celkový průběh programu je téměř identický vývojovým diagramem programu (Obr. 4.6). Všechny vazby lze pozorovat v Main VI Hierarchy (Příloha F).

6.1 Main

Páteří SubVI (Příloha G a Obr. 6.1), které umožňuje uživateli ovládat činnost pomocí event handler, což je událostmi řízení programu (např. při stisku tlačítka nastane událost Stop). Výsledkem tohoto řešení je přehledné VI s jasně definovanými stavy, reagující ihned na události. Tato konstrukce pro hlavní VI je od NI přímo doporučena, bohužel pro pochopení konstrukce je nutné znát LabVIEW na mírně pokročilé úrovni.

Je zde použita pouze událost. Value Change, kde je brána pouze hodnota při změně stavu (např. pro proměnnou typu bool z false do true). Celkovou reprezentaci by šlo zapsat v programovacím jazyku C pomocí while smyčky a uvnitř této smyčky by se nacházel switch. Pro ukázkou je zde pořízený snímek, na kterém je zobrazen průběh programu při stisknutí **Run bitmap**.

Na Obr. 6.1 je zobrazena výsledná podoba hlavního modulu. Důležité jsou naimplementované pravidla. V původním stavu **Visa status** a **MyDAQ status** jsou červené, **Run bitmap** nelze spustit, avšak po stisknutí tlačítka **Check connection** dojde ke zkontrolování přístrojů. Jakým způsobem se tato kontrola provádí bude objasněno dále. Při splnění podmínky připojení, lze už událost **Run bitmap**, jenž spouští podprogram **Bitmap**. Při spuštění, tlačítko zešedne a zablokuje se, aby se předešlo dalšímu spuštění po dokončení SubVI.

Samozřejmostí je možnost nastavení rutiny **Bitmap**, které lze nalézt pod tlačítkem **Bitmap options**. Při stisknutí tohoto tlačítka se objeví přední panel **BitmapOpt**, jenž umožňuje podrobné nastavení celého procesu.

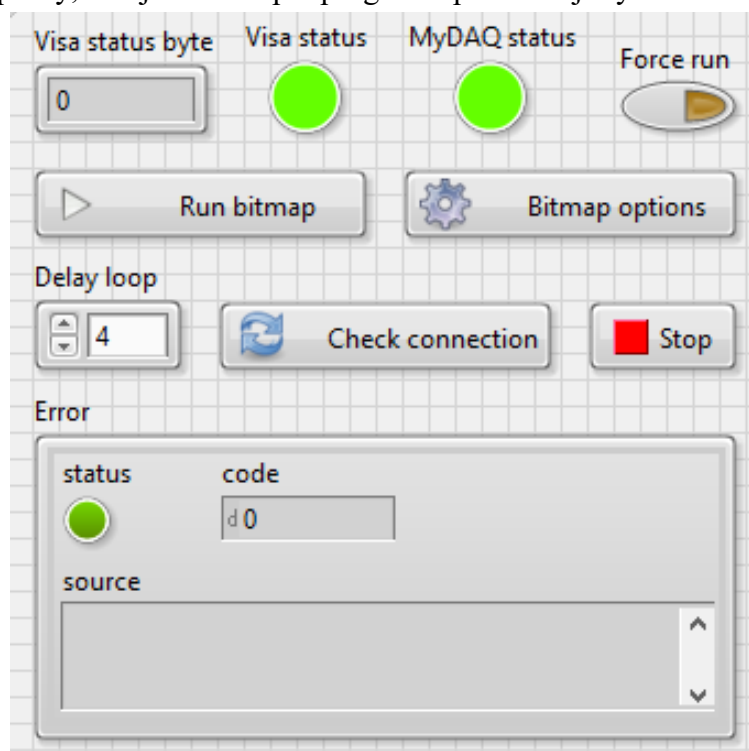
Dalším důležitým nastavením je zpoždovací smyčka, jenž umožňuje osciloskopu zotavení při náročnějším nastavení. Pozor, zde je minimální hodnota 4 sekundy a je i programově ošetřena, uživatel tedy může nastavit pouze hodnoty vyšší jak 4. Jedná se sice o pozůstatek z odladování, ale raději je zde ponechán (pro případy opravdu složitých nastavení). Více informací o této smyčce v kapitole 6.3.

Force run je také pozůstatkem z dob odladování. V podstatě jen odblokuje tlačítko **Run bitmap**, a tak nemusí být prováděna kontrola připojení před měřením. Tato možnost zde zůstává pouze kvůli kontinuálnímu běhu, kdy by si programátor

vynutil neustálý běh podprogramu **Bitmap** a nechtěl by se „zdržovat“ kontrolou připojení.

Nakonec tlačítko stop ukončuje celý program a zároveň uzavírá VISA a MyDAQ datový kanál.

Aby byla perfektně pochopená činnost **Main** VI, tak je nutností přečíst následující kapitoly, kde je činnost podprogramů podrobněji vysvětlena.



Obr. 6.1 Main – přední panel

6.2 Adresování přepínací desky

Na úvod je vhodné začít jednodušším podprogramem, který neobsahuje příliš bloků a nebylo v něm nutné použít SubVI, které nebylo vydáno přímo od NI.

Adresovací modul je nazvaný **MyDAQSw** (= MyDAQ switching) a uvnitř jsou vloženy všechny potřebné převody, aby bylo možné použít další podprogram, který je konstruovaný univerzálněji, konkrétně **BitSwMyDAQ** (= binary switching MyDAQ). **BitSwMyDAQ** je univerzálnější, protože v něm je možné spínat jednotlivé bity se striktně popsány výstupy.

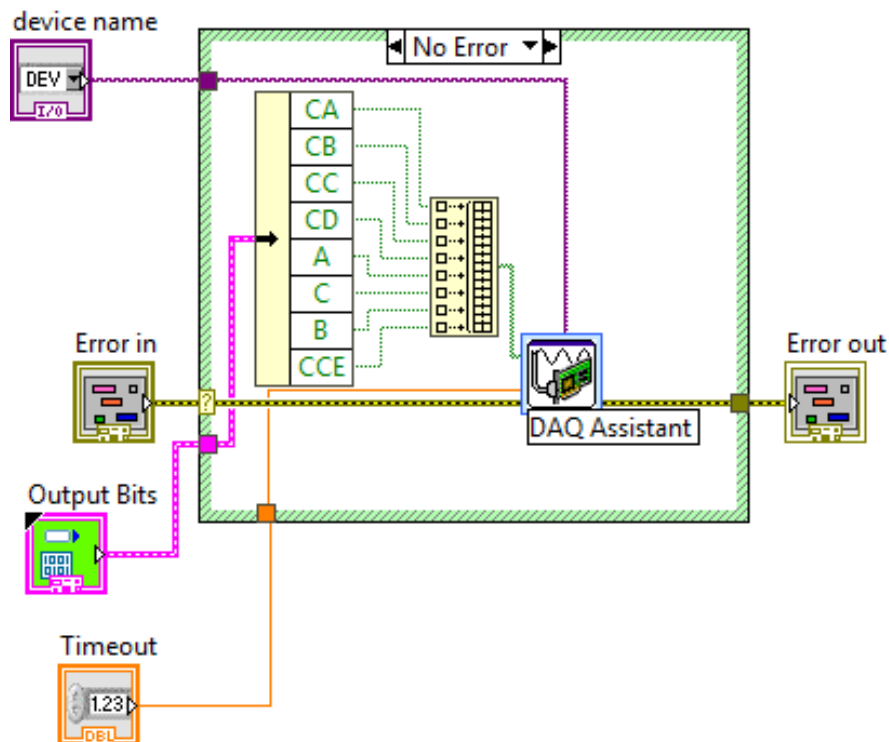
6.2.1 Popis BitSwMyDAQ

Prvním vstupním parametrem tohoto podprogramu (Obr. 6.2) je **device name**, za ním následuje **Output Bits**, **Timeout** a **Error in**, jediným výstupním parametrem je **Error out**.

Pro konfiguraci výstupních bitů je zde zavedený nový datový typ **Output Bits**, typu cluster. Je záměrně navržený tak, aby se v něm snáze orientovalo. Je jasné, jaké bity jsou spínané, díky clusteru. V něm si můžeme název proměnné snadno pohlídat.

Dále zde můžeme naleznout modul DAQAssist, konkrétně od NI, který jednoduše nastavuje jednotlivé výstupy.

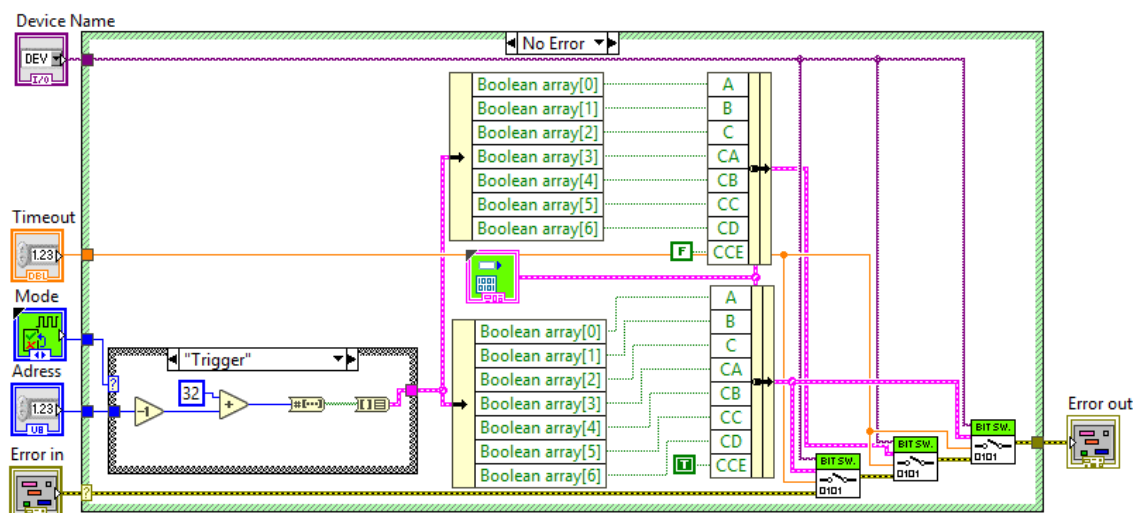
Timeout stanoví maximální přípustnou prodlevu pro nastavení vstupů z NI USB 6009. Pokud dobu přesáhne, došlo k chybě a následně ji ohlásí operátorovi.



Obr. 6.2 BitSwMyDAQ – blokový diagram

6.2.2 Popis MyDAQSw

Tento blok (Obr. 6.3) uskutečňuje převod mezi binárním adresovacím módem a dekadickým, přičemž je zde možnost přepínat mezi jednotlivými módy, jako jsou measure, trigger a switch. Módy uživatelé mají pomoc si zvolit konkrétní řadu, která bude adresována.



Obr. 6.3 MyDAQSw – blokový diagram

6.3 Nastavení osciloskopu

Nejprve je nutné si nastudovat instrukce a jejich možnosti. Dále je nutné určit způsob propojení, pokud se jedná o USB, tak je nutné dávat pozor na to, že USB má maximální komunikační rychlost 60 MB/s, avšak osciloskop vysoký tok dat nezvládá a dochází ke zpoždění. Celkové zpoždění se těžko dá spočítat, protože během nastavování pořad přijímá příkazy z LabVIEW a ukládá si je do fronty, tzn. že program v LabVIEW předbíhá a zahrnuje osciloskop příkazy. Není zde zavedená zpětná vazba od výrobce, takže výsledná fronta není pod kontrolou. Výsledná doba, po kterou neodpovídá je úměrná počtu změn v nastavení, které mu bylo přiděleno. V této práci bude osciloskop (KEYSIGHT DSOX3014T) propojen pomocí USB, takže bude nutné zavést do programu zpoždovací smyčku, kvůli výše uvedeným důvodům. Dobu zotavení osciloskopu nelze stanovit exaktně pouze odhadem.

Při pravidelném měření bylo zjištěno, že průměrná doba zpoždění byla přibližně 2-3 sekundy. Výsledný časový interval byl naměřen ze 6 měření, při změně všech nastavení. Toto testování bylo náročné, jelikož pokaždé, kdy byl osciloskop neúmyslně zahlcen příkazy, jej bylo nutné kompletně restartovat a sním celý program. Na otázku aktuálního stavu řady příkazů (tj. příkaz :STATQ?) nereagoval, proto výsledný čas smyčky pro kontinuální běh byl zvolen **na minimálně 4 sekundy** (s jednosekundovou rezervou).

Dalším důležitým parametrem je maximální počet vzorků, kterých může vyčíst z jednoho úseku. Jeho maximální počet vzorků je 62500.

Dále bylo vhodné zadat maximální hodnotu pro „timeout“ čtení hodnoty. Bylo zvoleno deset sekund na základě toho, že jedno vyčtení trvá maximálně jednu až dvě sekundy. Také bylo nutné zvolit čas takový, aby při běžném chodu nezahlásil vypršení časového intervalu a nezpůsobil následný pád.

Posledním úskalím, jenž bylo objeveno, je chybějící modul pro nastavení horizontální časové osy. Paradoxně, na toto nastavení není ani v IVI žádný blok, a proto je vhodné použít VISA. Tento krok obnášel nastudování příkazů od výrobce pro komunikaci s osciloskopem a následně jej posílat přes rozhraní. Výrobce měl definovaný příkaz pouze pro nastavení jednoho dílku, tzn. bylo nutné tuto hodnotu vynásobit osmkrát, aby bylo dosaženo plného rozsahu. Výsledná číselná hodnota musí být převedena na textový řetězec. Na závěr je nutností sloučit řetězec tak, aby vznikl výsledný příkaz, který je možné odeslat pomocí VISA.

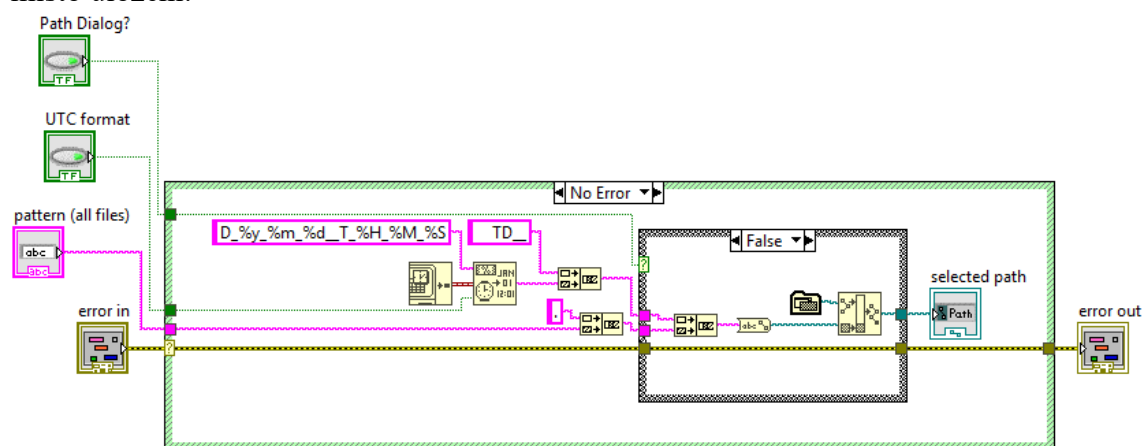
Nastavení osciloskopu má v režii SubVI nazývaní se **DSO** (Příloha H a Obr. 6.7), v tomto VI jsou další vytvořené SubVI, které je nutné popsat. Například **ChannelSet** (Obr. 6.6) a **Trigger** (Obr. 6.5). Veškeré nastavované parametry osciloskopu jsou patrné z podprogramu **BitmapOp** (Obr. 6.10), přesněji v červeném obdélníku. Jakým způsobem tyto parametry jsou nastavovány, je popsáno v kapitolách 6.3.2, 6.3.3, 6.3.4 a 6.4. Podprogram **DMC** (Obr. 6.8) nastavuje kurzory pro přesně měření času.

Je též vhodné zmínit podprogram **FOpen** (Obr. 6.4), který nevyužívá další podprogramy. Pouze zajišťuje vytváření souboru měření pro osciloskop a režim manipulace s ním.

6.3.1 Popis FOpen

Tento podprogram (Obr. 6.4) má čtyři vstupní parametry: vyskakovací dialogové okno pro uložení dat do souboru, formát názvu souboru s časovou značkou, formát uložení a jako poslední standardně **error in** a na výstupu **error out**.

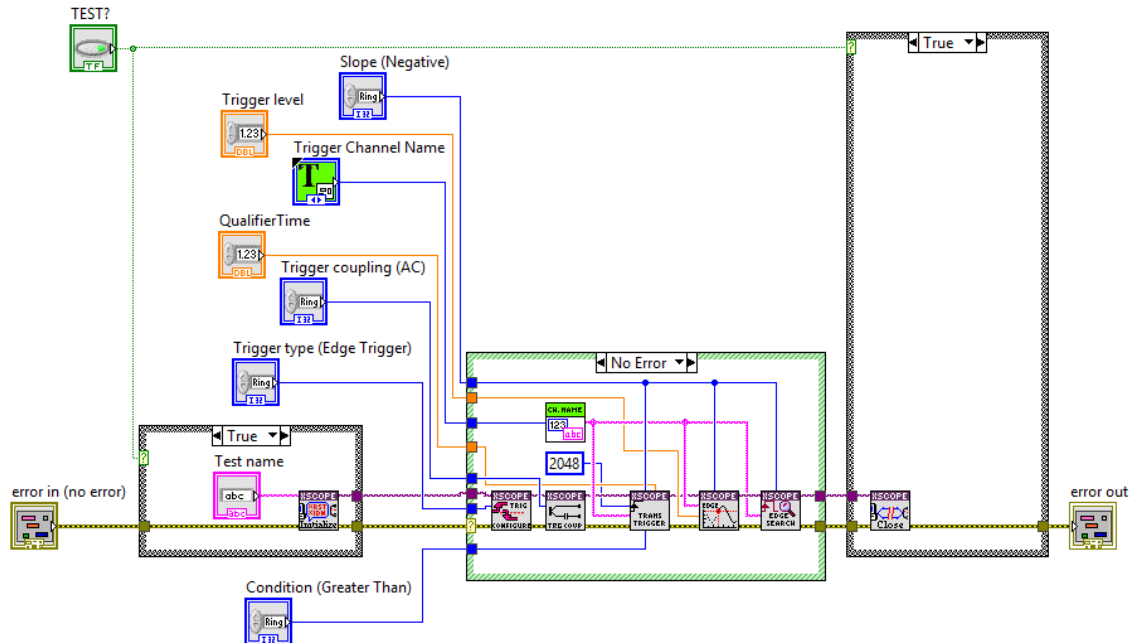
Adresa pro ukládání je nastavena implicitně na adresu aplikace. V případě povoleného dialogového okna uživateli vyskočí pole, kde si může vybrat konkrétní místo uložení.



Obr. 6.4 FOpen – blokový diagram

6.3.2 Popis Trigger

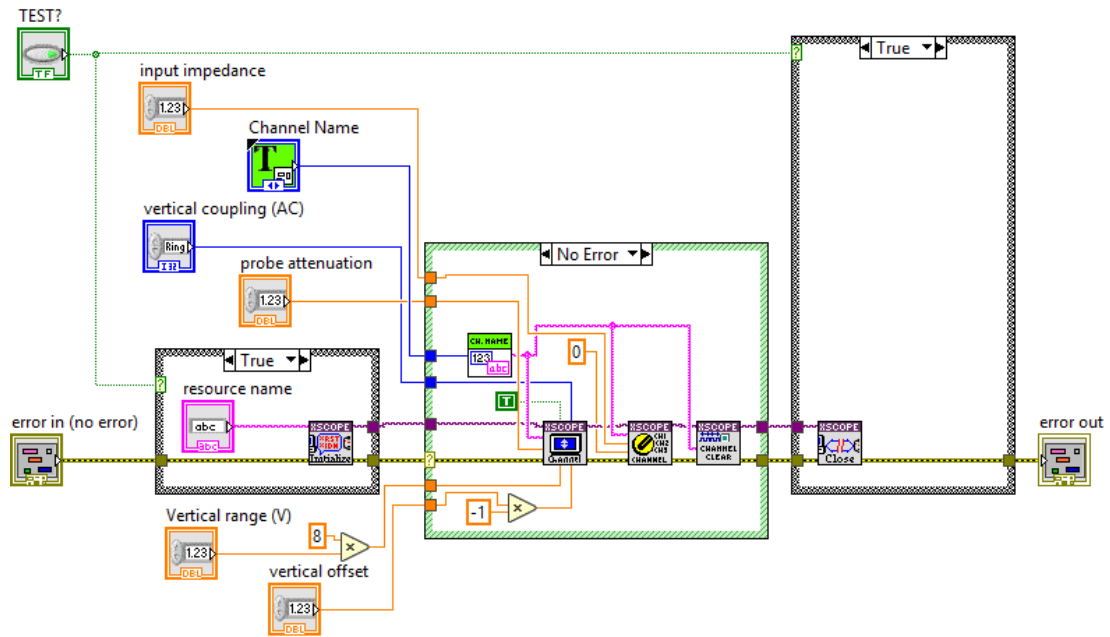
Zde (Obr. 6.5) už dochází k nastavování kanálu a k přípravě na jeho budoucí synchronizaci. Vstupní parametry jsou odvozeny od požadavků na daný kanál a také samozřejmě závisí i na typu signálu, který bude synchronizován. Takže je logické, že ze začátku je nutné srovnat kanál na požadovanou úroveň.



Obr. 6.5 Trigger – blokový diagram

6.3.3 Popis ChannelSet

SubVI (Obr. 6.6) nastavuje zvolený kanál včetně všech podrobností, jako je i vstupní impedance či offset. Je nutné znát způsob nastavování jednotlivých modulů. Některé z nich se chovali neobvykle, jako například nastavení rozsahu, kde bylo nutné výsledné číslo vynásobit 8 (počet dílků na vertikální ose), to samé platilo i pro posun na vertikální ose, kde jej bylo nutné vynásobit číslem -1 (výsledná hodnota napětí lze vypočítat jako naměřená na vertikální ose – offset). Case bloky před a za hlavní částí, slouží pouze k testování.

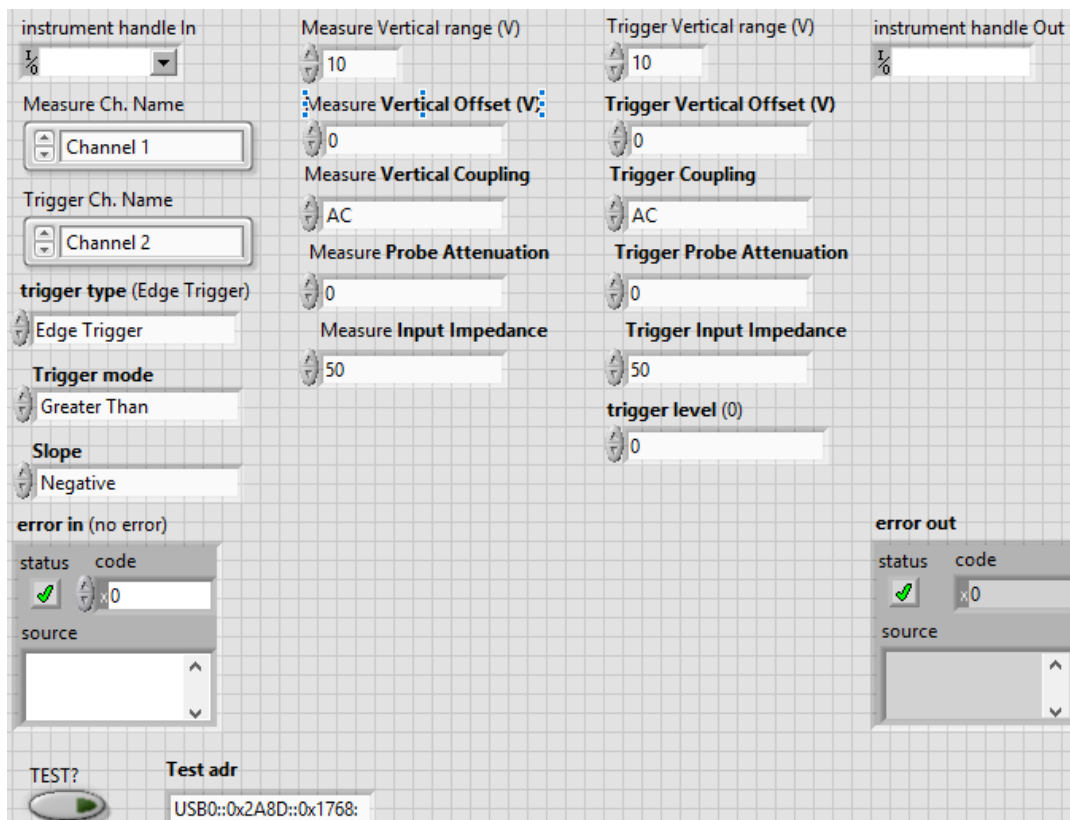


Obr. 6.6 ChannelSet – blokový diagram

6.3.4 Popis DSO

Všechny zmíněné části jsou pomocí SubVI naimplementovány do hlavního modulu Digital Storage Oscilloscope, neboli **DSO** (Příloha H a Obr. 6.7). Zde se odehrává celá manipulace s osciloskopem. Vše začíná zastavením osciloskopu, nastavením kanálů, následuje nastavení synchronizace a poté program přepíná osciloskop do single módu a zahajuje měření. Opět zde lze pozorovat dva case bloky na začátku a na konci, jenž ulehčují odlaďování.

Je zde uvedený přední panel **DSO** na Obr. 6.7 pro představu všech parametrů, které je možné v programu nastavit. Časová osa je nastavena až v podprogramu **Bitmap**. Tento přední panel není nijak upravený pro pravidelné používání, jelikož tento modul bude sloužit pouze jako podprogram.



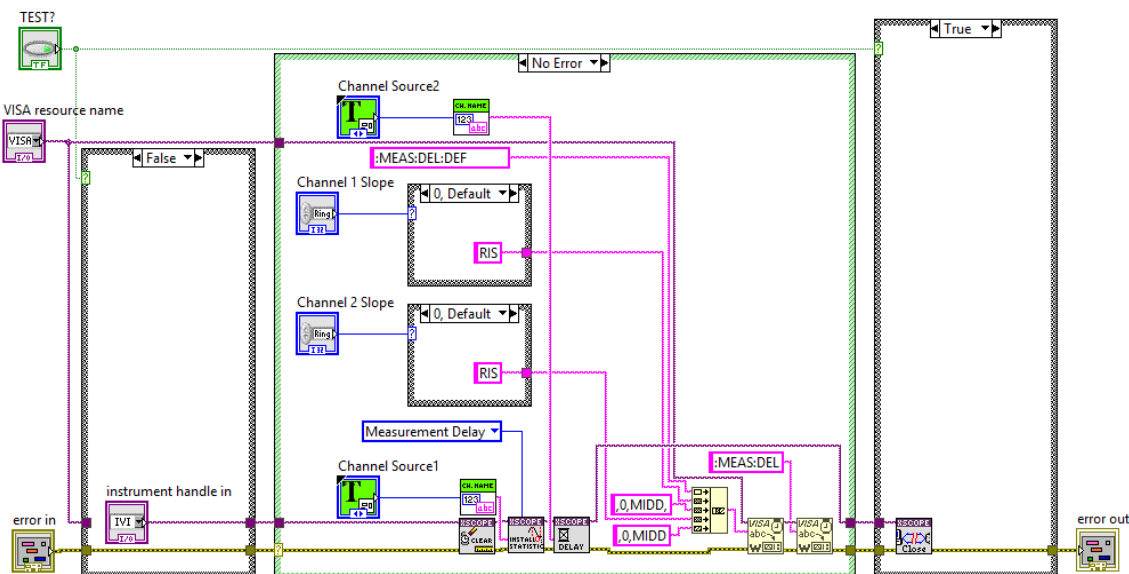
Obr. 6.7 DSO – přední panel

6.3.5 Popis DMC

SubVI **DMC** (= Delay Measurement Cursors) má za úkol přidat měření časové prodlevy mezi synchronizačním a měřicím kanálem. Podprogram má několik vstupů, například **VISA resource name**, **Channel 1 Slope** a **Channel 2 Slope**, kde je definováno, s jakou hranou má měření probíhat a samozřejmě **Channel Source1** a **Channel Source2**, tyto dva parametry upřesňují zdroj hrany. Nedílnou součástí tohoto modulu je i **error in** a **error out**.

Samotný průběh rutiny není příliš složitý, nejprve se vymažou všechny kurzory, poté se nastaví zdroj hrany, následuje nastavení hrany a celý proces je ukončen přidáním měření na obrazovku.

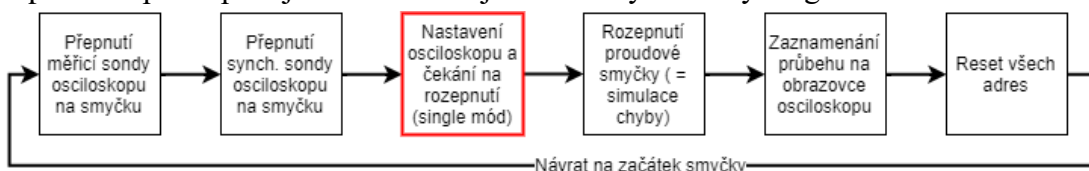
V Bitmap je do parametru **Channel Source1** použit synchronizační kanál a do parametru **Channel Source2** měřicí kanál. **Channel 1 Slope** je nastaven podle hrany na kterou synchronizujeme, takže jediné nastavení, jenž uživatel musí zvolit je **Channel 2 Slope**. Na předním panelu **BitmapOpt** (Obr. 6.11) je toto nastavení pojmenováno jako **Measure Cursor Slope**.



Obr. 6.8 DMC – blokový diagram

6.4 Bitmap

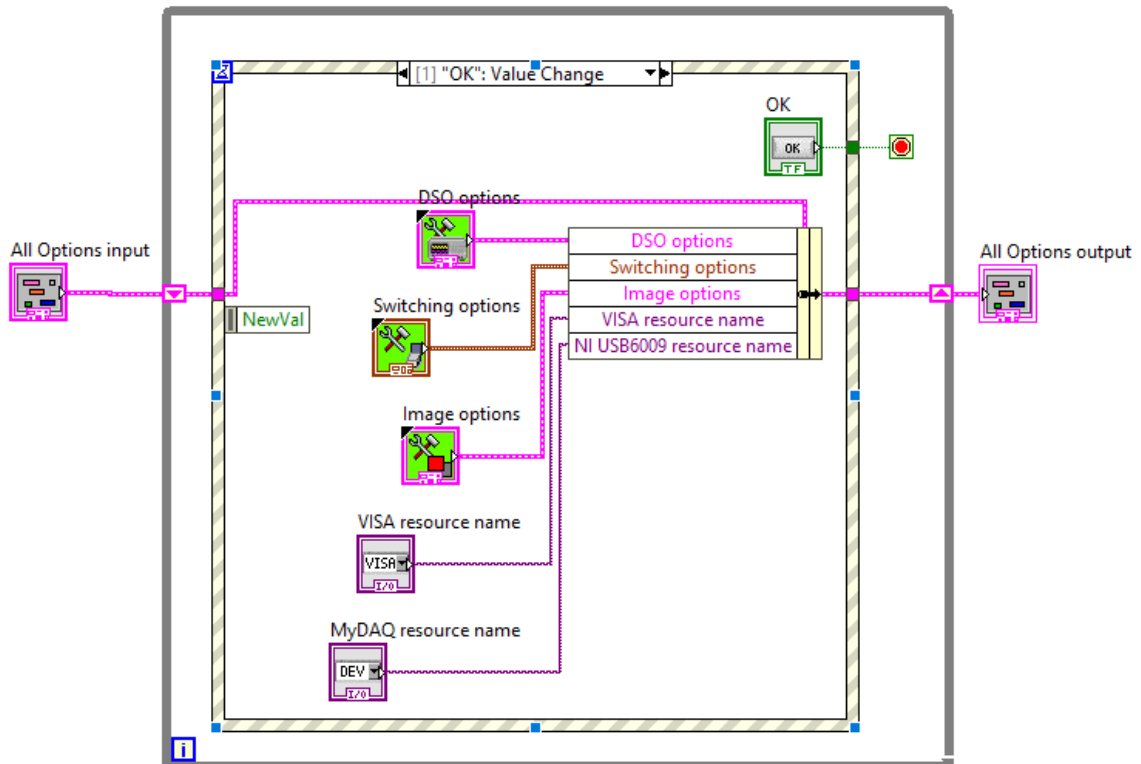
Jedná se v podstatě o hlavní modul (Příloha I), ve kterém jsou sjednocené všechny podprogramy dohromady. Jako první dochází ke přepínání, poté následuje nastavování osciloskopu v bloku **DSO**. Nakonec se rozeptíná smyčka a ukládá se výsledný průběh do souboru. Pro vytvoření tohoto souboru s naměřenými daty program využívá modul FOpen. Pro pochopení je zde uveden zjednodušený blokový diagram na Obr. 6.9.



Obr. 6.9 Bitmap – zjednodušený blokový diagram

6.4.1 BitmapOpt

Tento podprogram (Obr. 6.10) pouze slouží jako načtení nastavení pro modul **Bitmap**. Je volán pouze v hlavním (**Main**) VI.



Obr. 6.10 BitmapOpt

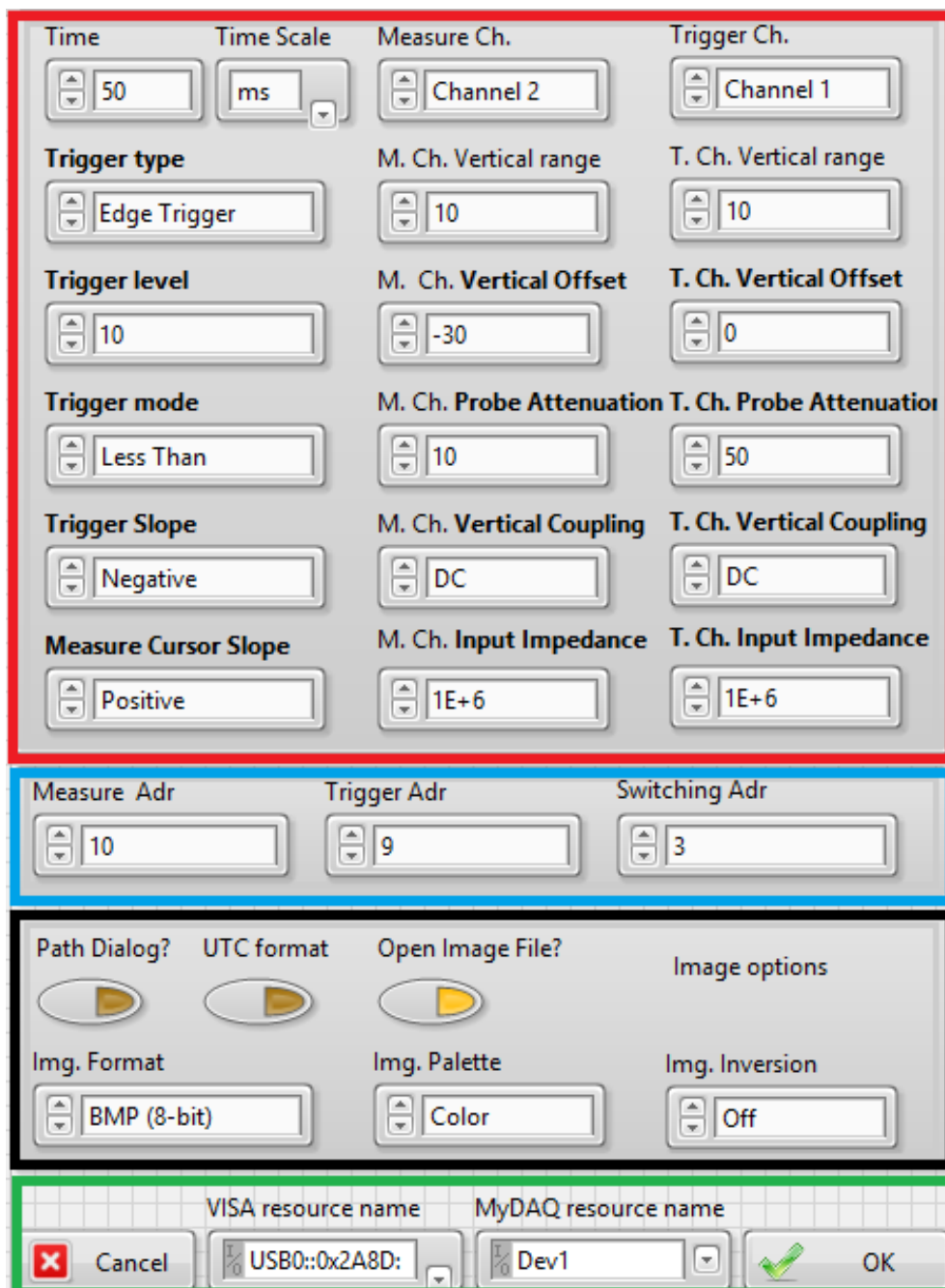
6.4.2 Přední panel BitmapOpt

Na předním panelu (Obr. 6.11) v **červeném obdélníku** lze nalézt několik možností pro nastavení osciloskopu, včetně nastavení synchronizace. Pro jednotlivé nastavení jsem vždy zvolil zkratky jako M – measure, T – trigger channel, což upřesňuje jednotlivá nastavení. Časovou osu je nutné nastavovat manuálně podle rozpětí naměřených hodnot. Aby je program nastavoval automaticky, musel by umět vyčíst vše podle obrázku, což je velmi technicky náročné. Čtení je možné v případě uložení jednotlivých bodů, například pomocí read wfm (waveform). Measure cursor slope nastavuje hranu (pro měřící kanál), na kterou se má kurzor měřící dobu zpoždění mezi měřícím a synchronizačním kanálem zachytit.

V **modrém obdélníku** je nastavení adres, na které je možné se připojit. Lze vybírat mezi 32 adresami.

Černý obdélník upřesňuje formát uložení obrázku a umožňuje nastavit umístění naměřených hodnot.

Poslední **zelený obdélník** tvoří VISA resource name, v němž po rozkliknutí lze zvolit adresu připojeného osciloskopu a parametr NI USB6009 resource name určuje adresu modulu MyDAQ. Také je zde možné nalézt, tlačítka, která umožňují



Obr. 6.11 BitmapOpt – přední panel

7 TESTOVÁNÍ

Nejprve byly testovány jednotlivé komponenty, poté NI USB 6009 napojené na přepínací desku a poslední test proběhl v kompletním zapojení. Vždy bylo nutné si stanovit prioritní nedostatky, které by mohli vést k pádům a ty následně odstranit.

7.1 Test komponentů

Návrh a testování bylo ze začátku úzce spjato, jelikož bylo nutné na nepájivém poli otestovat jednotlivé logické prvky. Všechny testy logických prvků byly vykonány pomocí MCU, konkrétně na čipu ATmega8, jenž díky programátoru USBASP (Obr. 7.1) a programovacího prostředí Atmel Studio byl programován.

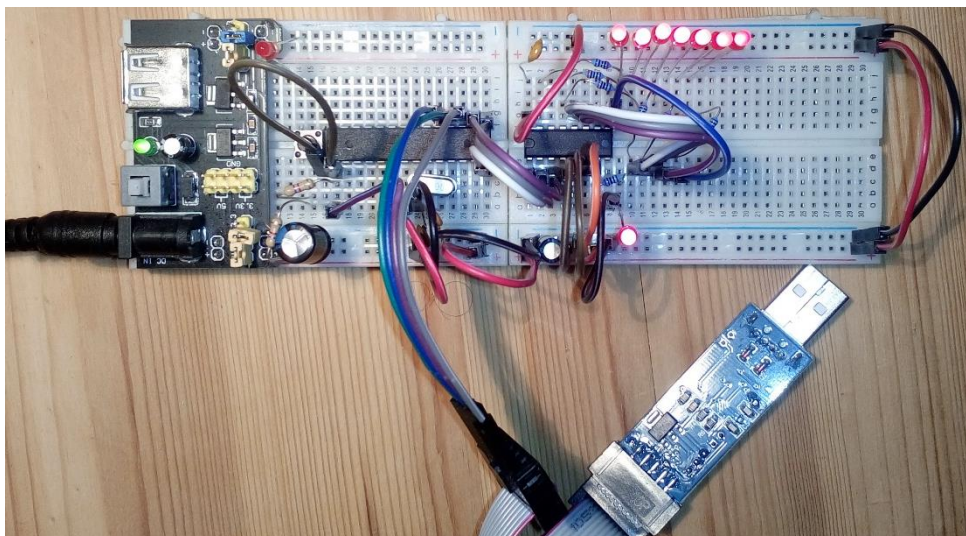


Obr. 7.1 USBasp V2.0

Následovalo testování plošného spoje, přesněji řídicí desky od verze 002, kde byly zjištěny nedostatky jako například špatný typ dekodéru a chybějící resetovací bit. Přepínací deska byla testována až do verze 004, verze 005 je navržena, ale není vyhotovena, proto nemohla být podrobena všem testům. Napájecí deska byla testována už od verze 001. Zde bylo zjištěno několik nedostatků, které jsou rozebrány v kapitole 5.2.

Pokud bereme v potaz chyby po softwarové stránce, tak drtivá většina, která bránila funkčnosti je odstraněna. Jako například chybná interpretace adresování.

Separované testování vždy probíhá úplně jinak než v plném sestavení a to proto, že se zde mohou promítnou chyby nahodilé. Většinu chyb, které byly v průběhu nalezeny, jsou podrobněji rozebrány v následujících kapitolách.



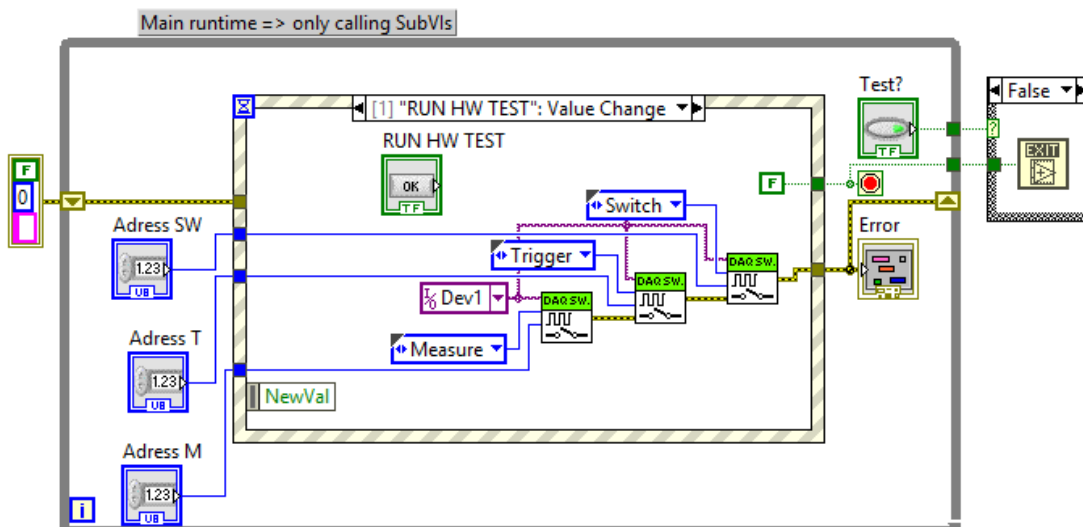
Obr. 7.2 Test čipů na nepájivém poli

7.2 Hardware

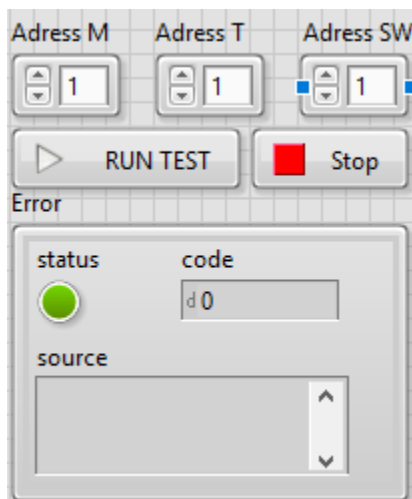
Testování probíhalo většinou tak, že po sestavení a osazení bylo nutné všechny obvody vizuálně i signálně zkontrolovat. Některé kontroly byly nutné i v případě diod a hodnot odporů. Před každým testovacím zapojením do napájení bylo nutné zkontrolovat zkratky, které by mohly vést k fatálním ztrátám, a dokonce ke znehodnocení desky.

Plošný spoj byl připojován na zdroj, který měl nastavený maximální proud a pojistku, takže vždy bylo nutné znát přibližný odběr, aby nedošlo případně k nepřetížení obvodu a k výslednému úbytku napájecího napětí. Po připojení probíhalo proměřování jednotlivých spojů, zda opravdu přenáší žádané úrovně napětí.

Pro testování přepínací desky byl vytvořen program HW TEST (Obr. 7.3 a Obr. 7.4), jenž je také zkompilovaný příložený na CD. Tento program celé testování ulehčil a je možné ho použít pro ověření funkčnosti, bez nastavování osciloskopu.



Obr. 7.3 HW TEST



Obr. 7.4 HW TEST – přední panel

Jedno z důležitých testování bylo měření doby zpoždění mezi prvním adresovacím bitem a výstupní hodnotou, viz Obr. 7.5, kde se ukázalo, že v případě třech čipů je celková doba zpoždění přibližně 176,4 ns (můžeme pozorovat na Obr. 7.6). Největší zpoždění je dle katalogu výrobce (Tab. 7.1) na posledním čipu, tj. dekodér 3 na 8, který dosahuje při napájení 4,5 V (v našem případě 5 V) až 25 ns (doba zapnutí + doba přechodu).

Tab. 7.1 Doba zpoždění 74HC137 [16]

t_t	transition time	see Figure 6				
		$V_{CC} = 2.0\text{ V}$	-	19	75	ns
		$V_{CC} = 4.5\text{ V}$	-	7	15	ns
		$V_{CC} = 6.0\text{ V}$	-	6	13	ns
t_w	pulse width	\overline{LE} HIGH; see Figure 8				
		$V_{CC} = 2.0\text{ V}$	50	11	-	ns
		$V_{CC} = 4.5\text{ V}$	10	4	-	ns
		$V_{CC} = 6.0\text{ V}$	9	3	-	ns
t_{su}	set-up time	An to \overline{LE} ; see Figure 8				
		$V_{CC} = 2.0\text{ V}$	50	3	-	ns
		$V_{CC} = 4.5\text{ V}$	10	1	-	ns
		$V_{CC} = 6.0\text{ V}$	9	1	-	ns

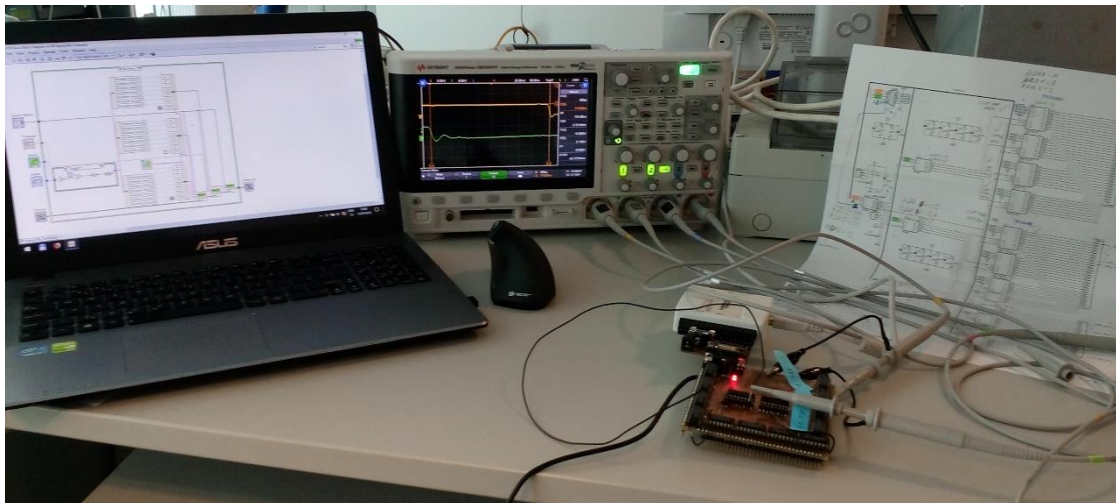
Zbýlý čas udává zpoždění na dvou dekodérech 2 na 4, které vychází pro každý přibližně 75 ns, tato hodnota zapadá do maximální hodnoty výrobce (Tab. 7.2), jenž je stanovena typicky až na 100 ns.

Tab. 7.2 Doba zpoždění CMOS4556 [17]

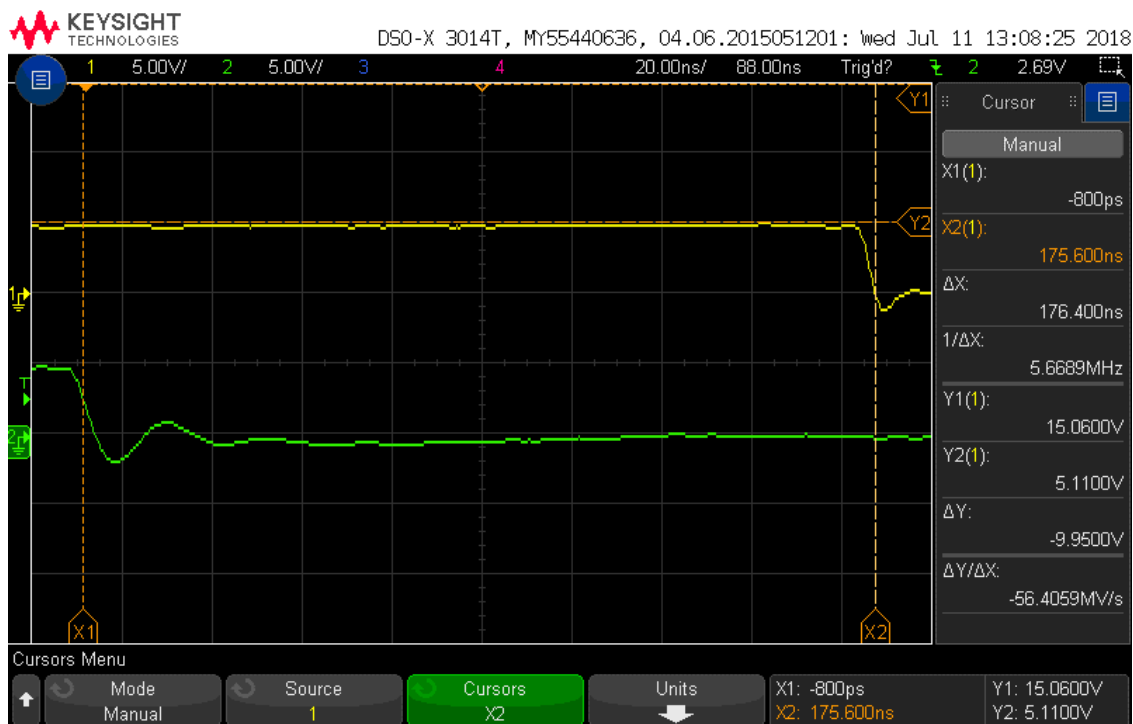
DYNAMIC ELECTRICAL CHARACTERISTICS at $T_A = 25^\circ\text{C}$; Input $t_p, t_f = 20\text{ ns}$,
 $C_L = 50\text{ pF}$, $R_L = 200\text{ K}\Omega$

CHARACTERISTIC	TEST CONDITIONS	LIMITS		UNITS	
		V _{DD} Volts	TYP.		MAX.
Propagation Delay Time, t_{PHL} , A or B Input to t_{PLH} Any Output		5	220	440	ns
		10	95	190	
		15	70	140	
\bar{E} Input to Any Output		5	200	400	ns
		10	85	170	
		15	65	130	
Transition Time t_{THL} , t_{TLH}		5	100	200	ns
		10	50	100	
		15	40	80	
Input Capacitance C_{IN}	Any Input		5	7.5	pF

Z těchto důvodů bylo nutné pro adresování zavést bit (v programu je pojmenovaný jako CCE) a s ním i pravidlo příprav na adresování zablokováním horního čipu, adresuj, a nakonec zablokuj na další adresování. Chyba byla odstraněna až v poslední verzi desky. V případě neodstranění chyby může docházet k přepínání nechtěných adres. Tato prodleva nemůže ovlivnit naměřené hodnoty.

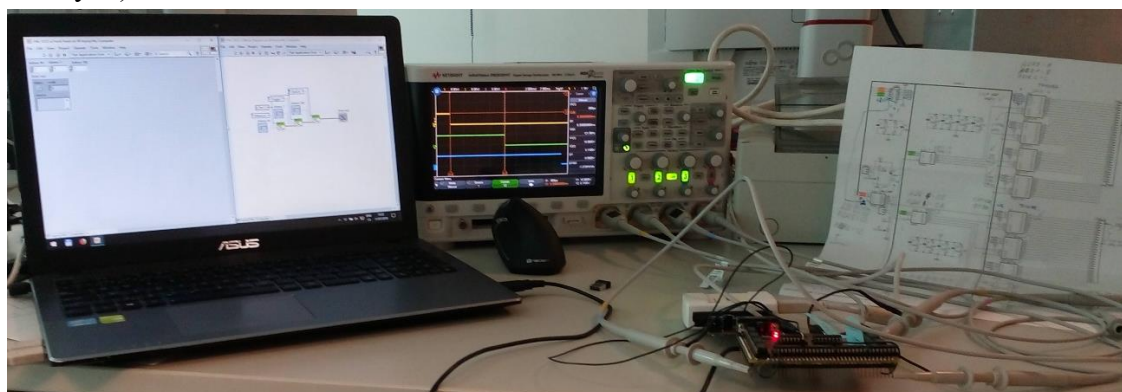


Obr. 7.5 Test prodlevy na čípech

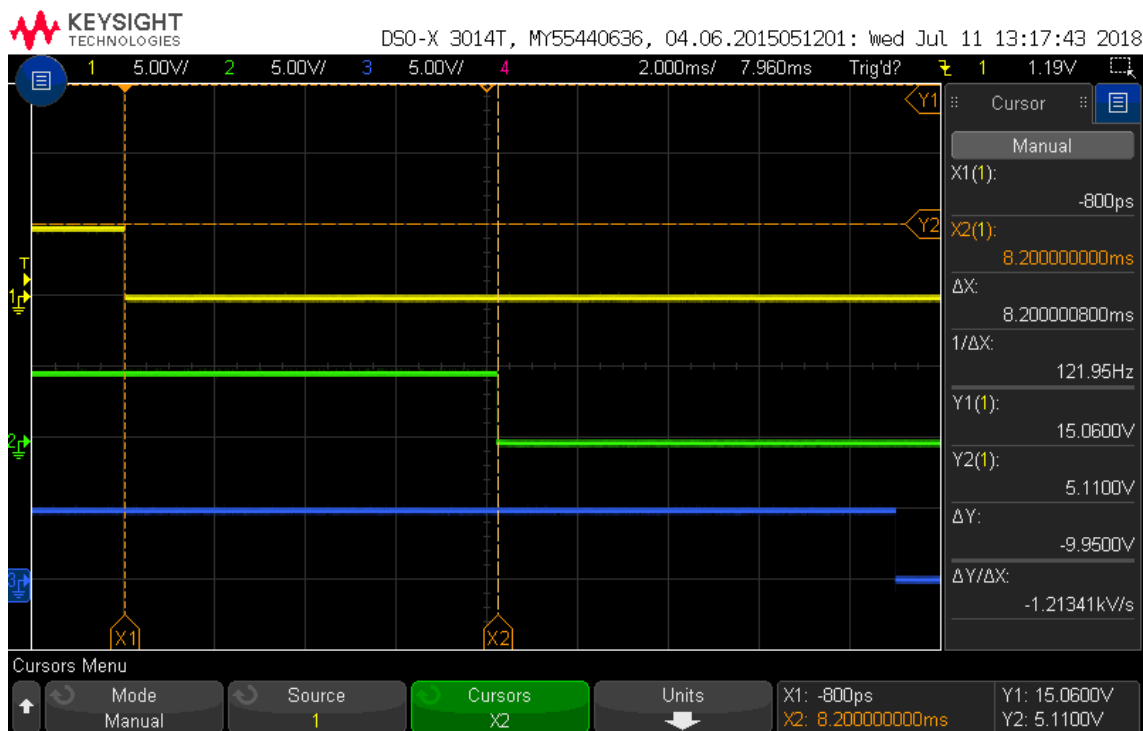


Obr. 7.6 Prodleva mezi prvním adresovacím čipem a výstupem

Další testování na Obr. 7.7 probíhalo poměrně jednoduše, zkoušením kombinace, jež je použita přímo v programu, pro tento případ je vytvořeno testovací program, který se nazývá HW TEST. Uvnitř HW TEST je jen třikrát volán již popsany klíčový podprogram MyDAQSw. Na Obr. 7.8 je pomocí kurzorů změřeno zpoždění mezi jednotlivými kanály. Díky předešlým výsledkům lze říci, že zpoždění na čipech je při měření zanedbatelné. Přibližně 8 ms mají zpoždění program a modul MyDAQ. Toto zpoždění už z principu měření nijak neovlivňuje hodnoty, avšak ověřuje funkčnost spínání a vypovídá o výsledné měřicí sekvenci. Na kanálu 1 je připojena linka měření na adresu 1., na kanálu 2 je připojena linka synchronizace na adrese 1 a na kanálu 3 je připojena linka měření na adrese 1, tímto je uzavřena celá smyčka (tzn. 1 z 32 možných).



Obr. 7.7 Postupné spínání (pro jednu smyčku)



Obr. 7.8 Prodleva způsobená čipem a programem

Všechny chyby, které se během testování vyskytly v zapojení, nebo v návrhu, byly opraveny a posléze byla vydána nová, opravená verze. Podrobnější popis chyb lze nalézt v kapitolách 5.1 a 5.2.

7.3 Software

Softwarové testování se může zdát jako jednodušší část testování, ale je tomu právě naopak.

Nejprve bylo nutné začít testovat osciloskop s LabVIEW a zde se objevilo již několik problémů, hlavně díky použití IVI, které jak se díky těmto testům ukázalo, bylo slepou uličkou vývoje. Implementace IVI byla pohodlná, ale odlaďování programu bylo nemožné díky omezené podpoře výrobce. Často bylo zmiňováno přetížení sběrnice a v tomto případě k němu docházelo opakovaně.

Řešením problému byla implementace VISA. Testování neprobíhalo hladce, všechny podprogramy byly testovány odděleně, proto může ve většině z nich nalézt TEST? (což je vlastně bool), který se uživatele ptá, jestli nechce přepnout do režimu ladění. Avšak přepínač není předán jako parametr, takže zvenčí není tento režim nijak přístupný. Úkolem přepínaného obvodu TEST? bylo většinou inicializovat osciloskop pro budoucí použití a následně ho poté i zavřít.

Test programu neprobíhal úplně snadno, hlavně díky komplikacím, které způsobovaly většinou přetížení sběrnice a následný restart zařízení. Dokumentace výrobce byla sice velmi obsáhlá, pokud tedy bereme instrukce, ale vůbec dostatečně nepopisovala funkci vytvořených SubVI výrobcem.

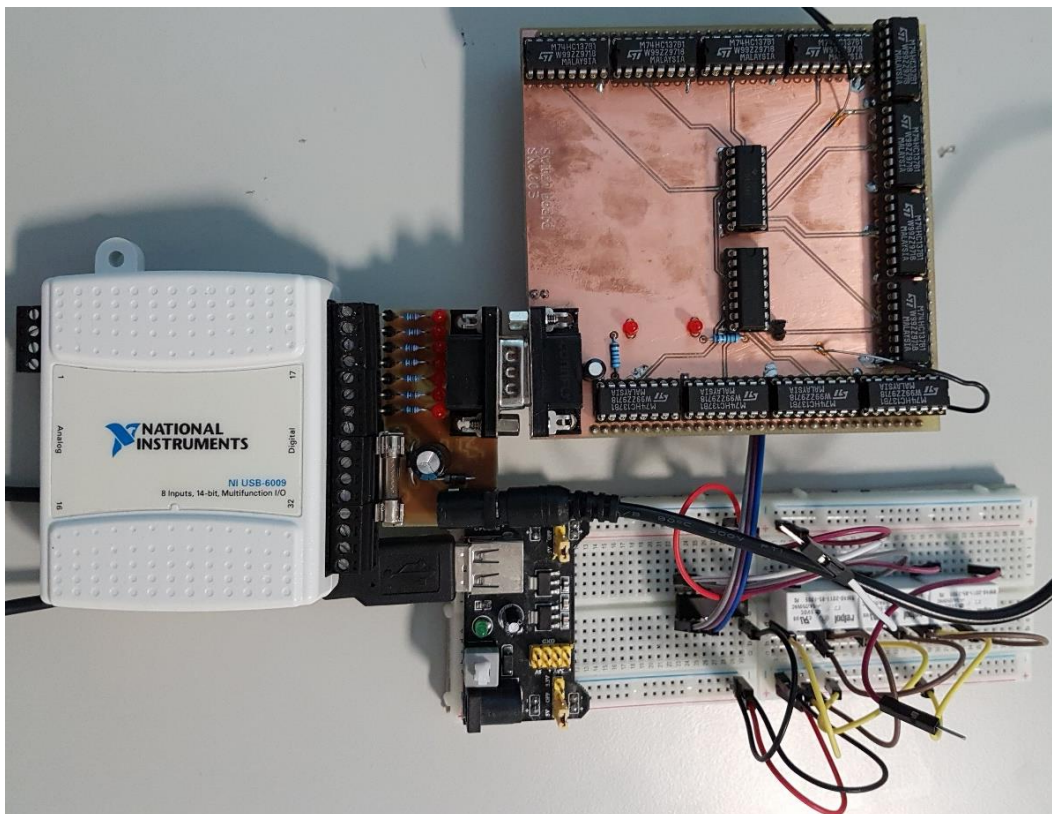
7.4 Testování bez dopravního řadiče

Tento test už kompletně testoval celý měřicí kanál jako takový, to znamená nastavování kanálů, synchronizace a přepínání. Během tohoto testu se také objevily chyby, ale spíš se jednalo o chyby nahodilé, jako například špatně v programu zařazený pin, či chybně zvolená konstanta pro další adresovací řádek. Tyto chyby se odstranily poměrně snadno a rychle.

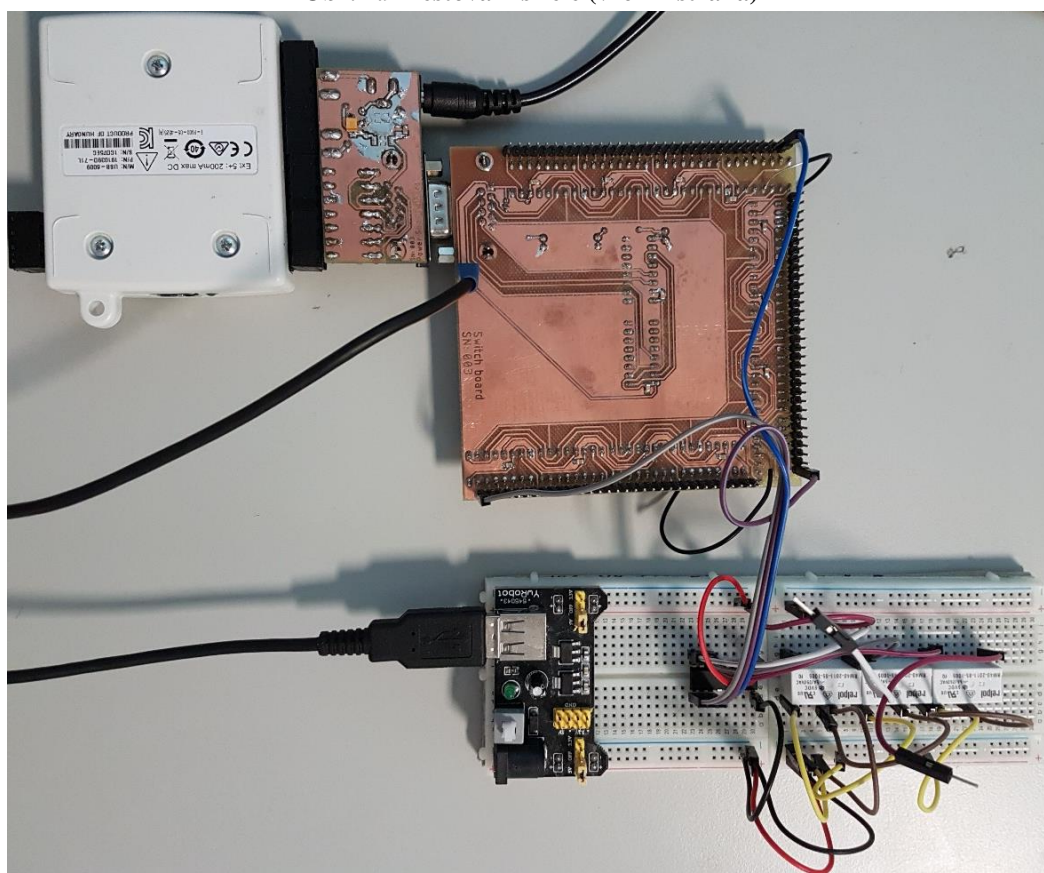
Další chyby byly většinou z pohledu budoucího pokračování návrhu. Jednalo se již o zmíněnou posunutou mřížku pinů (u přepínací desky), která by komplikovala návrh rozšiřující desky s relátky. Tato chyba je též odstraněna už od verze 004.

Díky Obr. 7.9 a Obr. 7.10 lze vidět výsledné zapojení, ale není připojen osciloskop. Během testů byl připojen na dva piny, které jsou na obrázku zapojené, ale bez sond. Také není zapájený SMD regulátor napájení pro napájecí desku, protože ho bylo nutné vyměnit (neudržel svou hodnotu napětí, zřejmě byl přepálený).

Pro testy nanečisto postačila jen jedna smyčka (tzn. tři relé) vytvořená na nepájivém poli. Spínaná relátka vytváří cestu, po které se šíří obdélníkový signál s amplitudou 5 V a pro tento signál byl osciloskop nastavován. Nejprve bylo testováno přepínání, poté nastavení osciloskopu a vše ukončil test s uložení obrázku osciloskopu, tedy kompletní test. Kompletních testů bylo více než 20. Na nepájivém poli bylo také zapojeno ULN2003, což posloužilo jako proudové buzení a ochrana výstupů před vybíjející se indukční zátěží (myšleno relé). Bohužel nepájivé pole není uzpůsobené pro větší výkony. Tímto testem byla ověřena funkčnost vyrobených desek.



Obr. 7.9 Testování s relé (vrchní strana)



Obr. 7.10 Testování s relé (spodní strana)

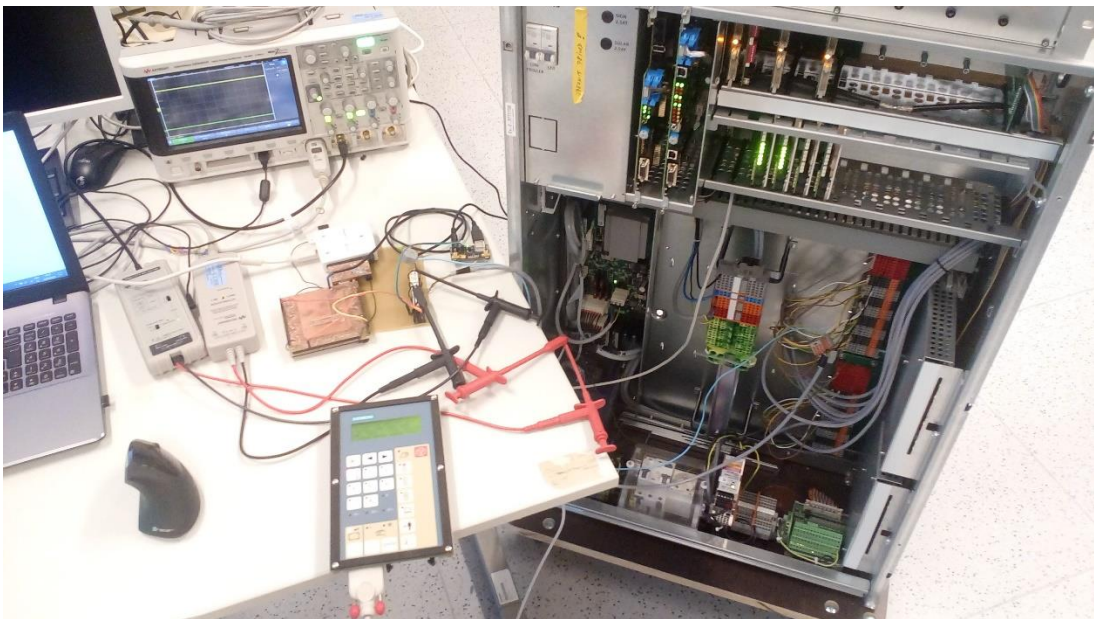
7.5 Konečné testování

Poslední a nejdůležitější test, jenž ověřuje celé řešení. Zásadní je pochopení zapojení na Obr. 7.11. Výsledné hodnoty pak lze pozorovat na Obr. 7.12.

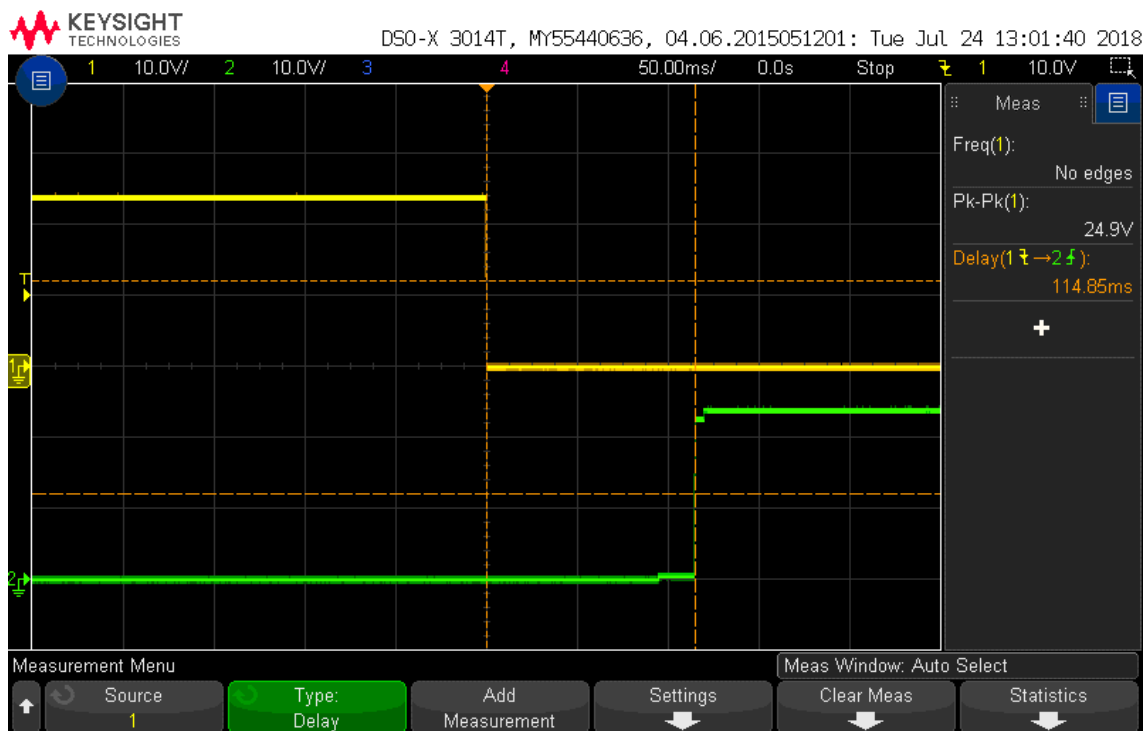
Před zahájením testů byla vyhotovena provizorní deska s relé a již zmíněným ULN2003, díky tomuto spojení bylo možné provést testy na radiči. Jedná se v podstatě o desku s otvory v mřížce, v nichž jsou napájeny komponenty a navzájem mezi sebou pospojovány. Na tomto spojení je možné nalézt pouze tři relé jenž umožňují simulaci testů. Deska byla zapojena tak, aby se přepnula na kanál s červenou lampou, jenž rozpojím relé. Za rozpojovacím relé je umístění synchronizační kanál, který je taktéž připojený pomocí relé. Měřicí kanál je připojen opět pomocí relé na oranžovou lampu, jenž signalizuje pád.

Test probíhal tak, že došlo k sepnutí měřicího a synchronizačního vedení, následně se nastavil osciloskop na potřebnou úroveň a došlo k rozpojení smyčky červené signalizace. Radič správně reagoval na pád a sepnul oranžovou signalizaci. Samotný průběh signálů lze pozorovat na Obr. 7.12, kde 1. kanál ukazuje napět'ovou úroveň červené a 2. kanál napět'ovou úroveň oranžové.

Dopravní radič má vlastní zem, a proto bylo nutné použít pro měření diferenční sondu (s vlastním napájením). Bez použití této sondy by nebyly naměřené žádné hodnoty.



Obr. 7.11 Ostrý test



Obr. 7.12 Ostrý test – průběh na osciloskopu

Z výsledku vyplývá, že návrh i výrobek funguje a tím pádem bylo ověřeno řešení. Lze tedy říci, že výsledné řešení je správné.

8 ZÁVĚR

Průběh celé práce je ovlivněn přímo zkušenostmi, znalostmi a přípravou pracovníka, který se tohoto úkolu ujme. Na začátku je popsán a zanalyzovaný aktuální stav v laboratoři, viz kapitola 2. Z analýzy vyplývá, že v laboratoři bude nutné nahradit aktuální manuální simulaci (Obr. 2.2 a Obr. 2.3) přerušení proudové smyčky a měření odezvy zautomatizovanou variantou. Tím pádem je splněn první úkol zadání.

Návrh zautomatizované varianty je popsán v kapitole 4 (konkrétně na blokovém diagramu Obr. 4.1), kde jsou podrobněji rozebrány veškeré aspekty a možné varianty návrhu, dále se v kapitole nachází i návrh napájecí (kapitola 4.1.4) a přepínací desky (kapitola 4.1.3). Je tedy splněn i další bod zadání.

Jednotlivé varianty plošných spojů jsou popsány v kapitole 5. Každá verze má rozepsaný výčet opravených chyb, přičemž některé z nich byly odhaleny v kapitole 7.2. Tedy bod z oblasti realizace návrhu plošných spojů je splněný.

Realizace programu je dle veškerých požadavků (od zadavatele) sepsána v kapitole 6. Je zde věnovaná velká pozornost nastavení osciloskopu (v kapitole 6.3), ale též není opomenuta hlavní rutina programu (kapitola 6.1 a 6.4). Také jsou zde zmíněny podprogramy, jež nastavují NI USB 6009 (kapitola 6.2). Touto kapitolou je splněný předposlední bod zadání

Z výsledku testování v kapitole 7 vyplývá, že výsledný výrobek funguje správně, viz kapitola 7.5, a je ověřeno řešení dané úlohy. Nyní stačí prototyp doplnit o plošný spoj s relé, na kterém bude připojena proudová smyčka řadiče.

V práci jsou popsány všechny body zadání, každý bod je podrobně rozebrán.

LITERATURA

- [1] JOHNSON, Gary W; JENNINGS Richard. LabVIEW Graphical Programming. New York: McGraw-Hill, 2006. 4th ed. ISBN 0-07-145146-3. Přeloženo z AJ.
- [2] ZÁHLAVA, Vít. Metodika návrhu plošných spojů. Praha: ČVUT, Elektrotechnická fakulta, 2000. ISBN 80-01-02193-9.
- [3] CHURÝ, Lukáš. Programujte.com. Desktopový vývoj: Vývojové diagramy – díl 1 [článek]. CHYTIL Jiří. [cit. 2017-12-29]. Dostupné z: <http://programujte.com/clanek/2005080105-vyvojove-diagramy-1-dil/>
- [4] NATIONAL INSTRUMENTS CORPORATION. NI LabVIEW 2017 (64-bit.) [software]. [cit. 2017-12-29]. Dostupné z: <http://www.ni.com/cs-cz/shop/labview.html>. Požadavky na systém: Windows 10/8.1/7 SP1, Server 2012 R2, Server 2008 R2 SP1; 256 MB RAM; 620 MB místa na disku.
- [5] AUTODESK INC. Autodesk EAGLE [software]. [cit. 2017-12-29]. Dostupné z: <https://www.autodesk.com/products/eagle/free-download>. Požadavky na systém: Windows 10/8.1/7 SP1, Linux (kernel 2.6), Apple Mac OS X (verze 10.10); 3 GB RAM; 650 MB místa na disku.
- [8] JGRAPH LTD. draw.io [software]. [cit. 2017-12-29]. Dostupné z: <https://www.draw.io/>
- [9] IVI Foundation. About IVI. Ivifoundation.org [online]. ©2001-2018 [cit. 2018-05-12]. Dostupné z: <http://www.ivifoundation.org/about/overview.aspx>
- [10] NATIONAL INSTRUMENTS CORPORATION. NI Home > VISA. Ni.com [online]. ©2014-2018 [cit. 2018-05-12]. Dostupné z: <http://www.ni.com/visa/>
- [11] NATIONAL INSTRUMENTS CORPORATION. NI Home > IVI. Ni.com [online]. ©2014-2018 [cit. 2018-05-12]. Dostupné z: <http://www.ni.com/ivi/>
- [12] NATIONAL INSTRUMENTS CORPORATION. Support. NI Product Manuals [online]. ©2004-2015 [cit. 2018-05-12]. Dostupné z: <http://www.ni.com/pdf/manuals/371303n.pdf>
- [13] Keysight Technologies. Technical Support. InfiniiVision 3000T X-Series Oscilloscopes – Data Sheets [online]. ©Keysight Technologies, 2014-2017 [cit. 2018-05-12]. Dostupné z: <https://literature.cdn.keysight.com/litweb/pdf/5992-0140EN.pdf?id=2545408>
- [14] Keysight Technologies. Technical Support. InfiniiVision 3000T X-Series Oscilloscopes – Instrument Drivers LabVIEW [software]. ©Keysight Technologies, 2014-2017 [cit. 2018-06-14]. Dostupné z: <https://www.keysight.com/main/software.jsp?ckey=2862255&lc=eng&cc=GB&nid=-32541.1150348&id=2862255>

- [15] Keysight Technologies. Technical Support. InfiniiVision 3000T X-Series Oscilloscopes – Instrument Drivers IVI [software]. ©Keysight Technologies, 2014-2017 [cit. 2018-06-14]. Dostupné z: <https://www.keysight.com/main/software.jsp?ckey=2019021&lc=eng&cc=GB&nid=-32541.1150348&id=2019021>
- [16] Nexperia. Technical Support. 74HC137 – Data Sheets [online]. ©Nexperia B.V. 2017, 2015-2018[cit. 2018-06-14]. Dostupné z: <https://assets.nexperia.com/documents/data-sheet/74HC137.pdf>
- [17] Texas Instruments. Technical Support. CD4556B – Data Sheets [online]. ©Texas Instruments 2018, 2003-2018[cit. 2018-06-14]. Dostupné z: <http://www.ti.com/lit/ds/symlink/cd4556b.pdf>
- [18] NATIONAL INSTRUMENTS CORPORATION. Support. Model USB 6009 [online]. ©2018 [cit. 2018-05-12]. Dostupné z: <http://www.ni.com/cs-cz/support/model.usb-6009.html>

SEZNAM ZKRATEK A SYMBOLŮ

Zkratky:

PLC	-	Programmable Logic Controller
NI	-	National Instruments
IVI	-	Interchangeable Virtual Instruments
VISA	-	Virtual Instrument Software Architecture
GPIB	-	General Purpose Interface Bus
VXI	-	VME eXtensions for Instrumentation
VME	-	Virtual Machine Environment
PXI	-	PCI eXtensions for Instrumentation
PCI	-	Peripheral Component Interconnect
DTM	-	Delay Time Measurement
eqv	-	ekvivalentní

Symboly:

V	-	volty
A	-	ampéry
W	-	watty
s	-	sekundy

SEZNAM PŘÍLOH

Příloha A Schéma přepínací desky verze 003

Příloha B Schéma přepínací desky verze 004

Příloha C Schéma napájecí desky verze 001

Příloha D Schéma napájecí desky verze 002

Příloha E Schéma napájecí desky verze 003

Příloha F VI Hierarchy

Příloha G Blokový diagram Main

Příloha H Blokový diagram DSO

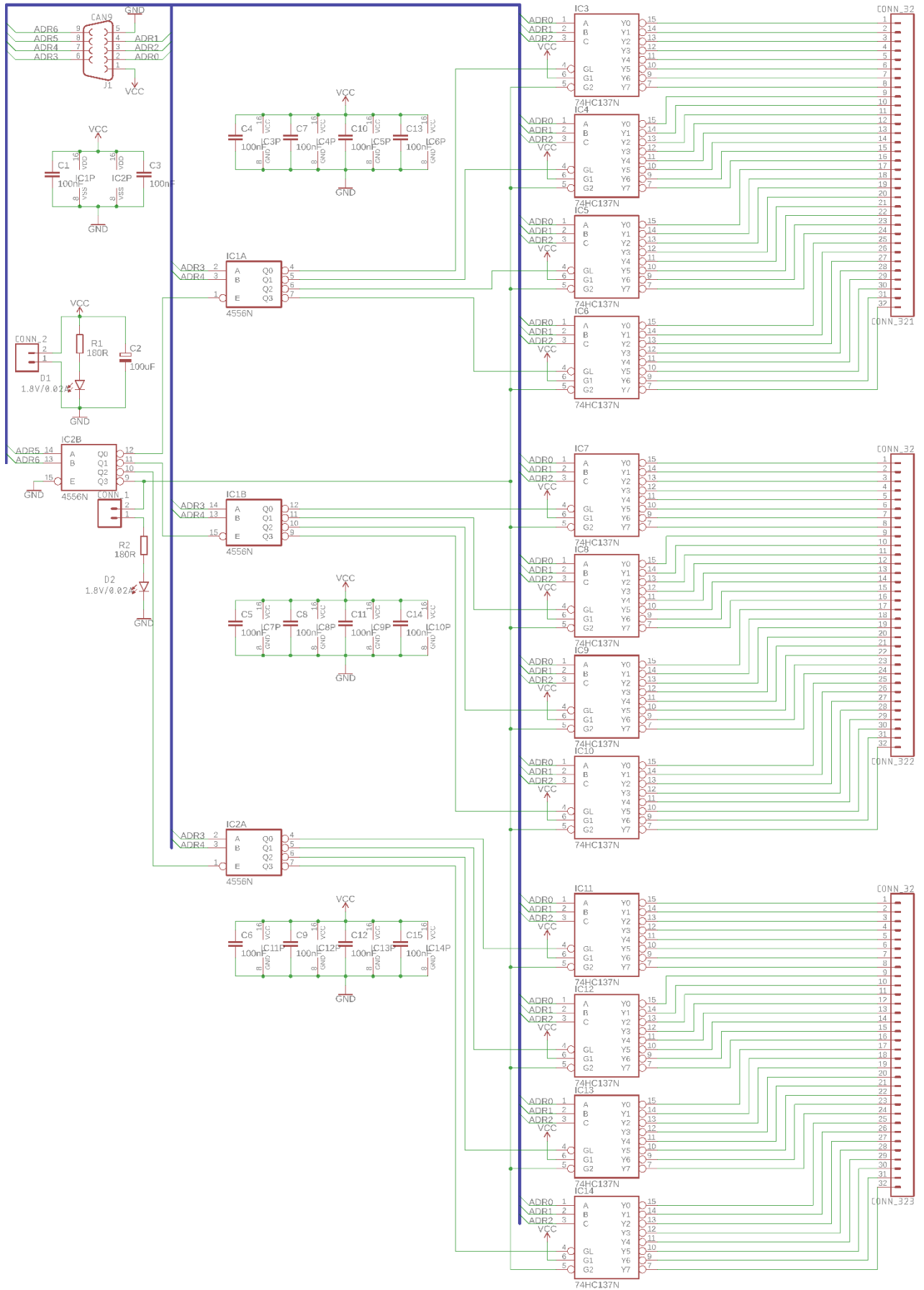
Příloha I Blokový diagram Bitmap

Příloha J Tabulka použitých součástek

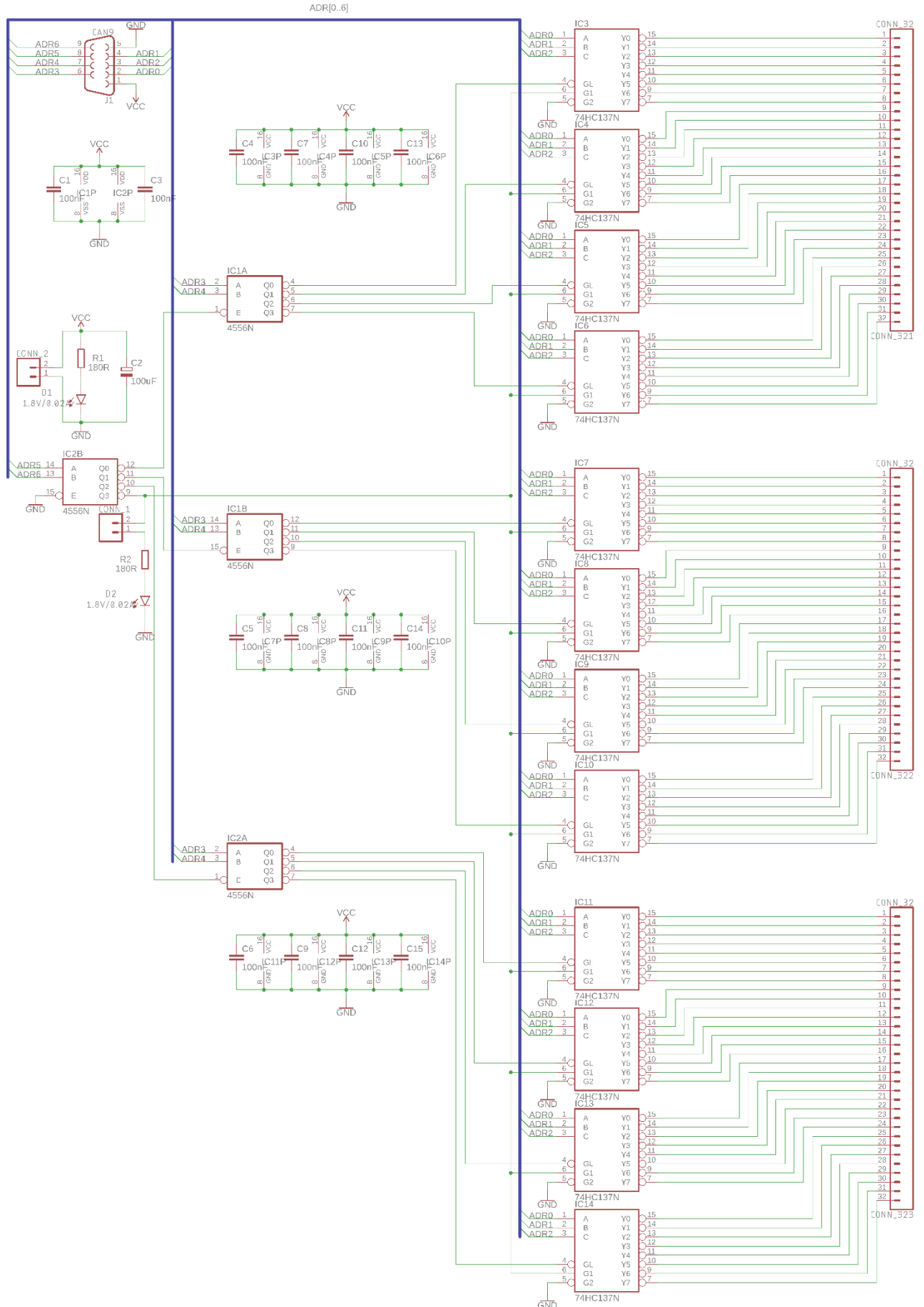
Příloha K Obsah přiloženého CD

Příloha A Schéma přepínací desky verze 003

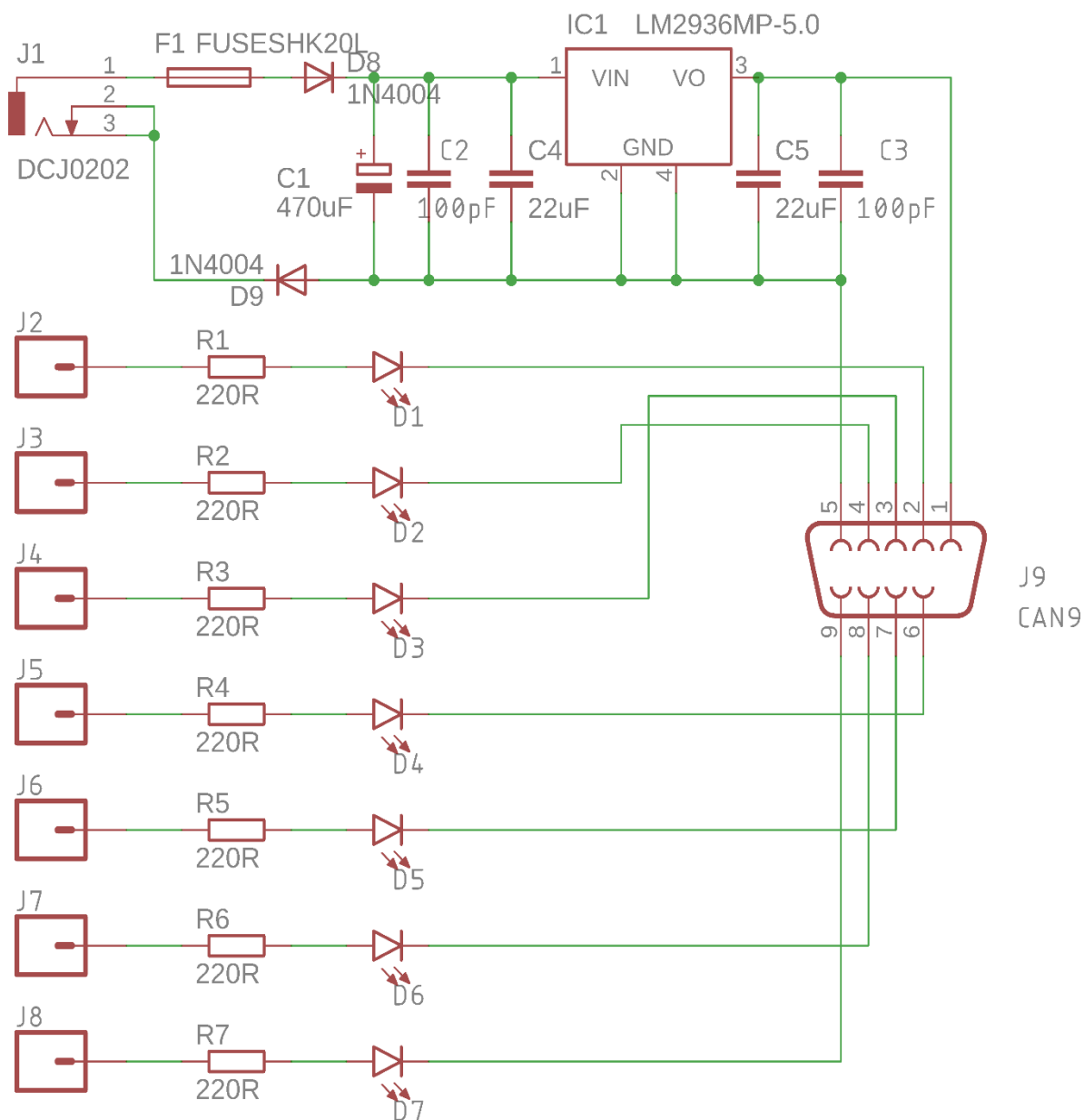
ADR[0..6]



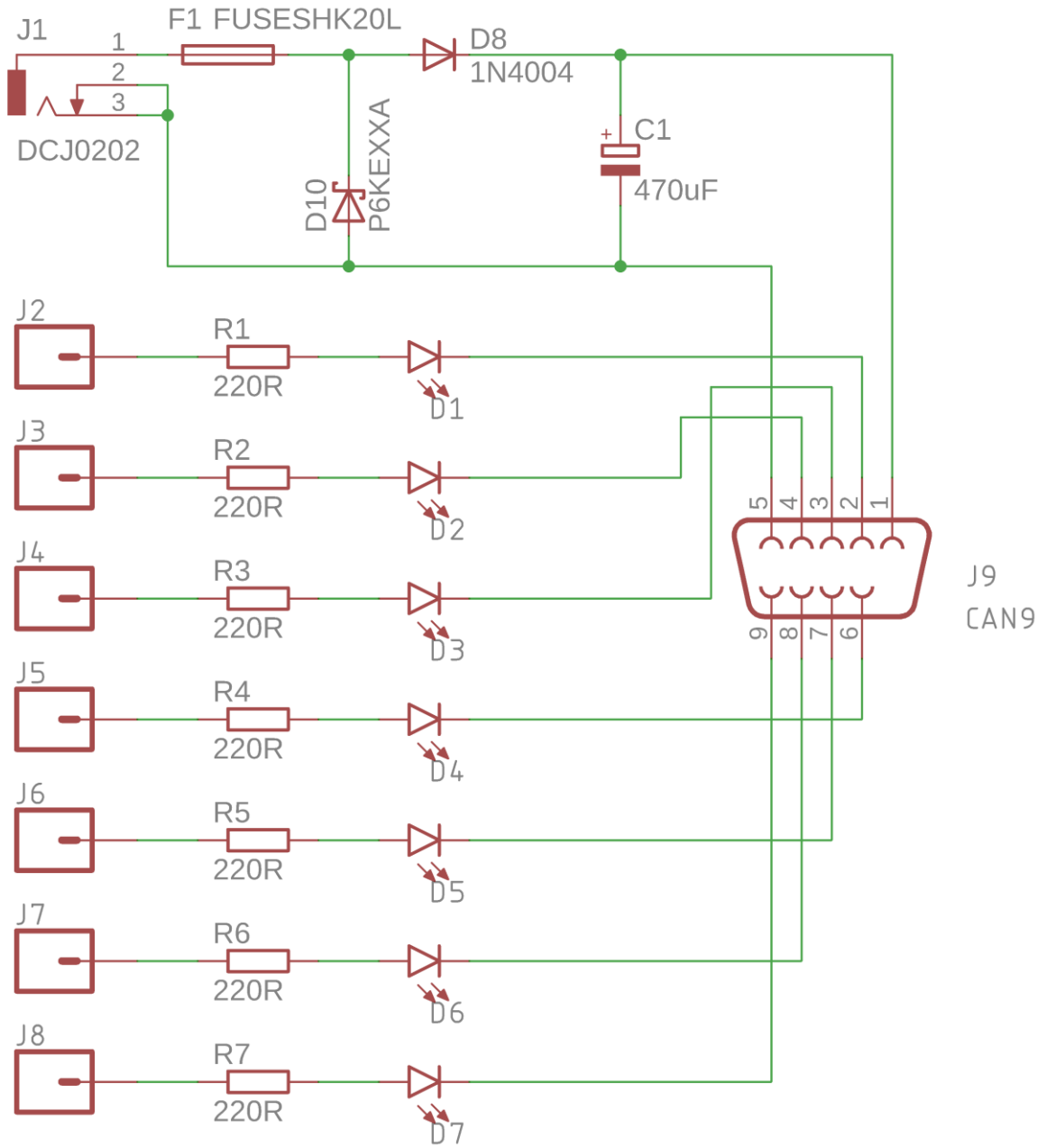
Příloha B Schéma přepínací desky verze 004



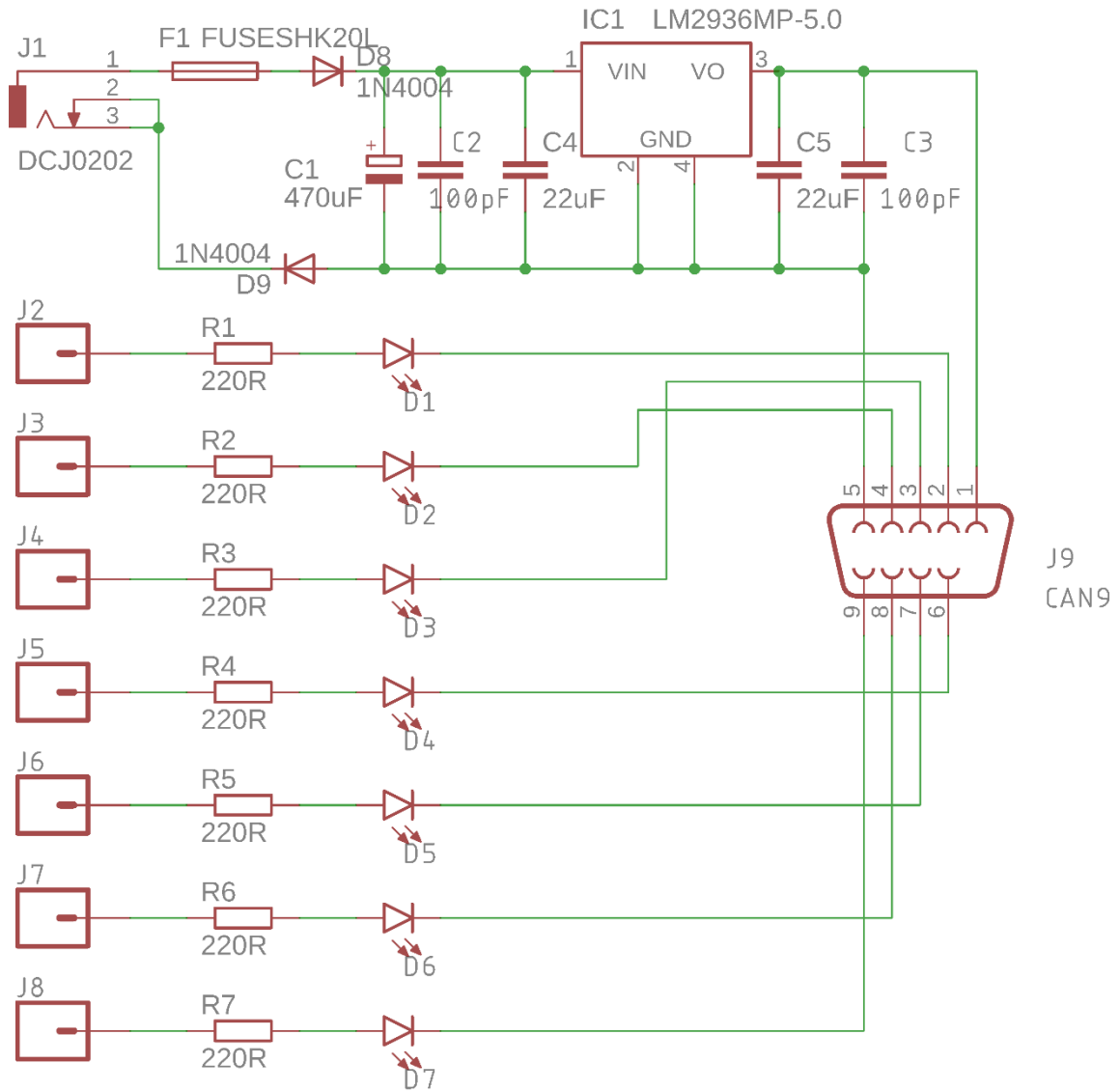
Příloha C Schéma napájecí desky verze 001



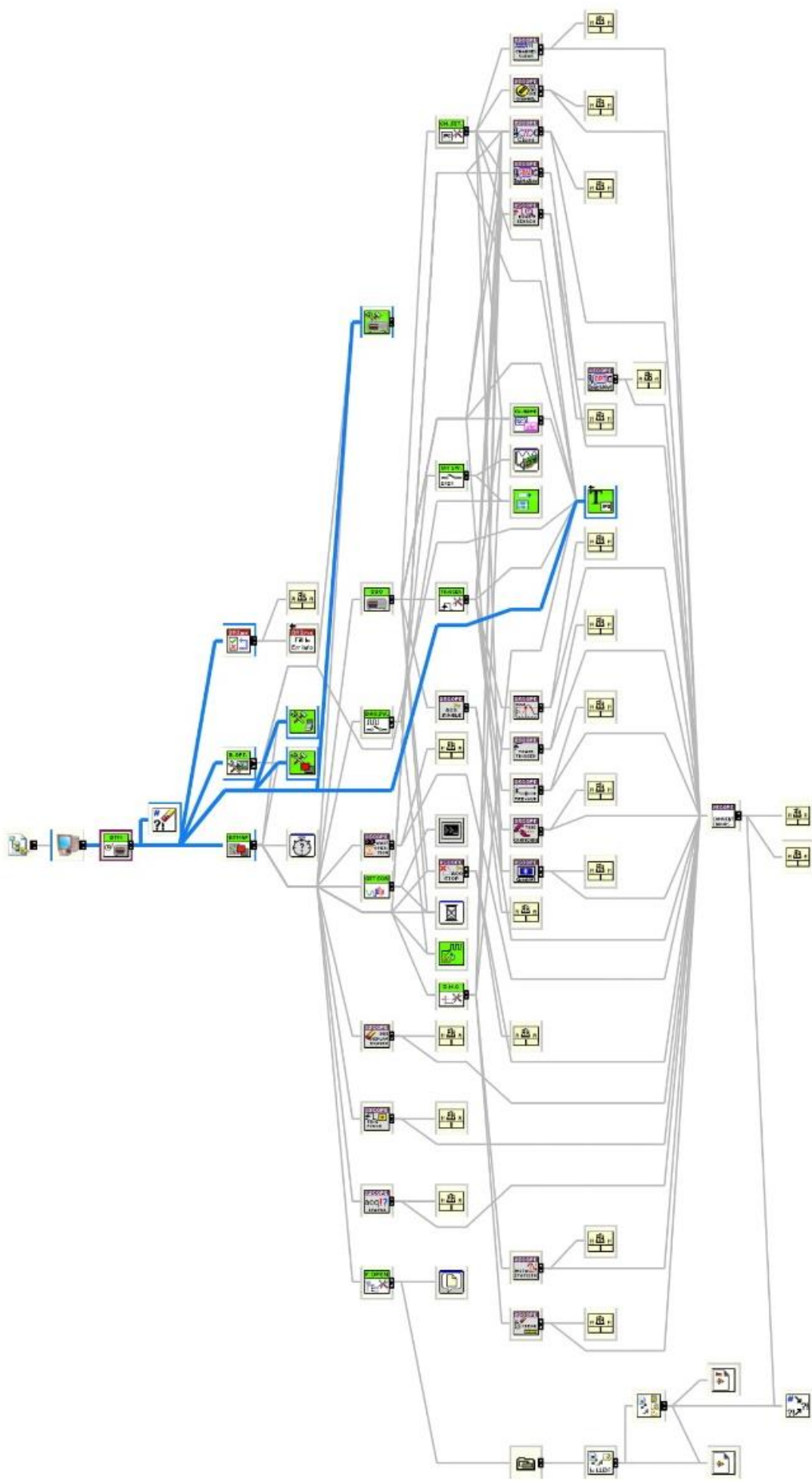
Příloha D Schéma napájecí desky verze 002



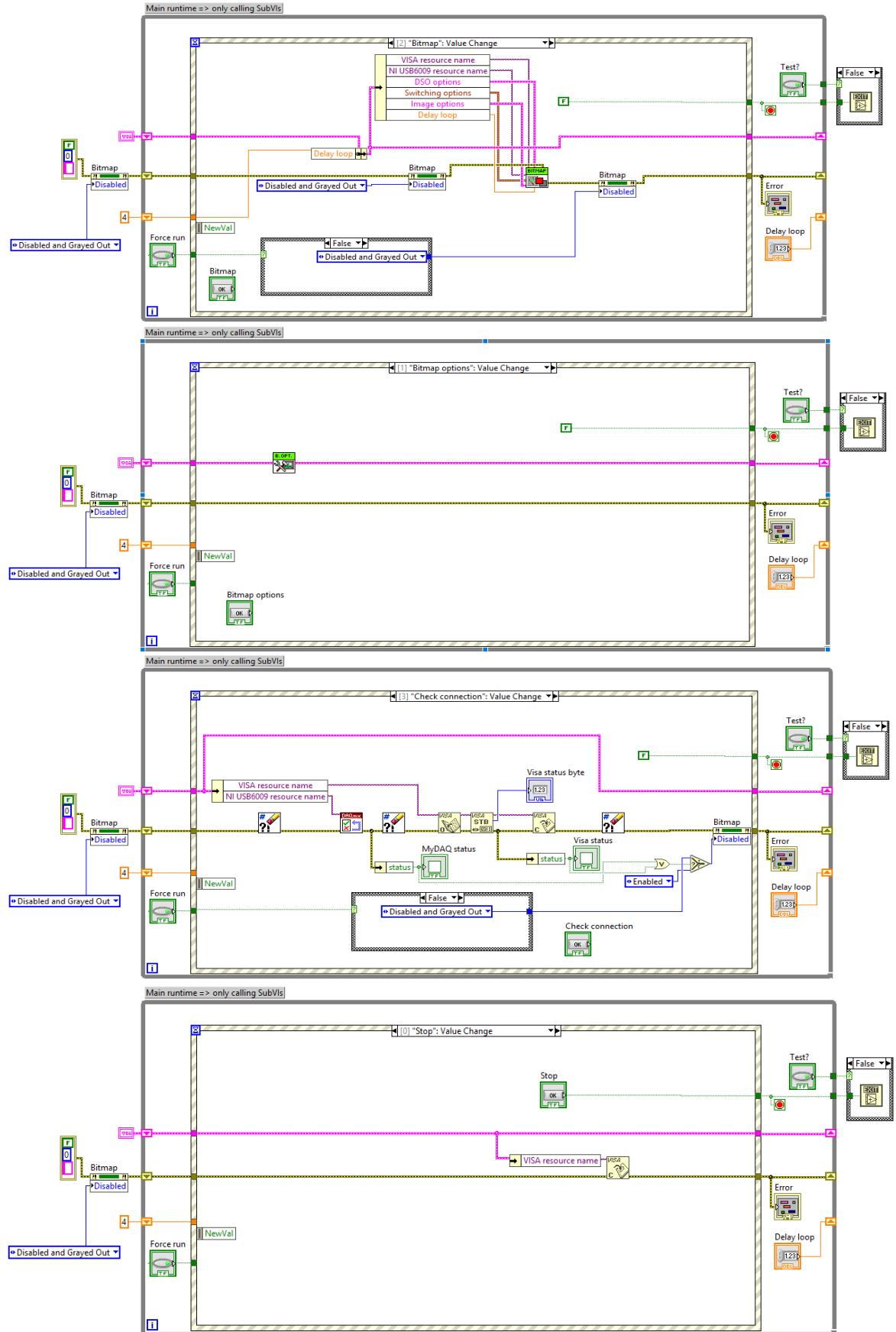
Příloha E Schéma napájecí desky verze 003



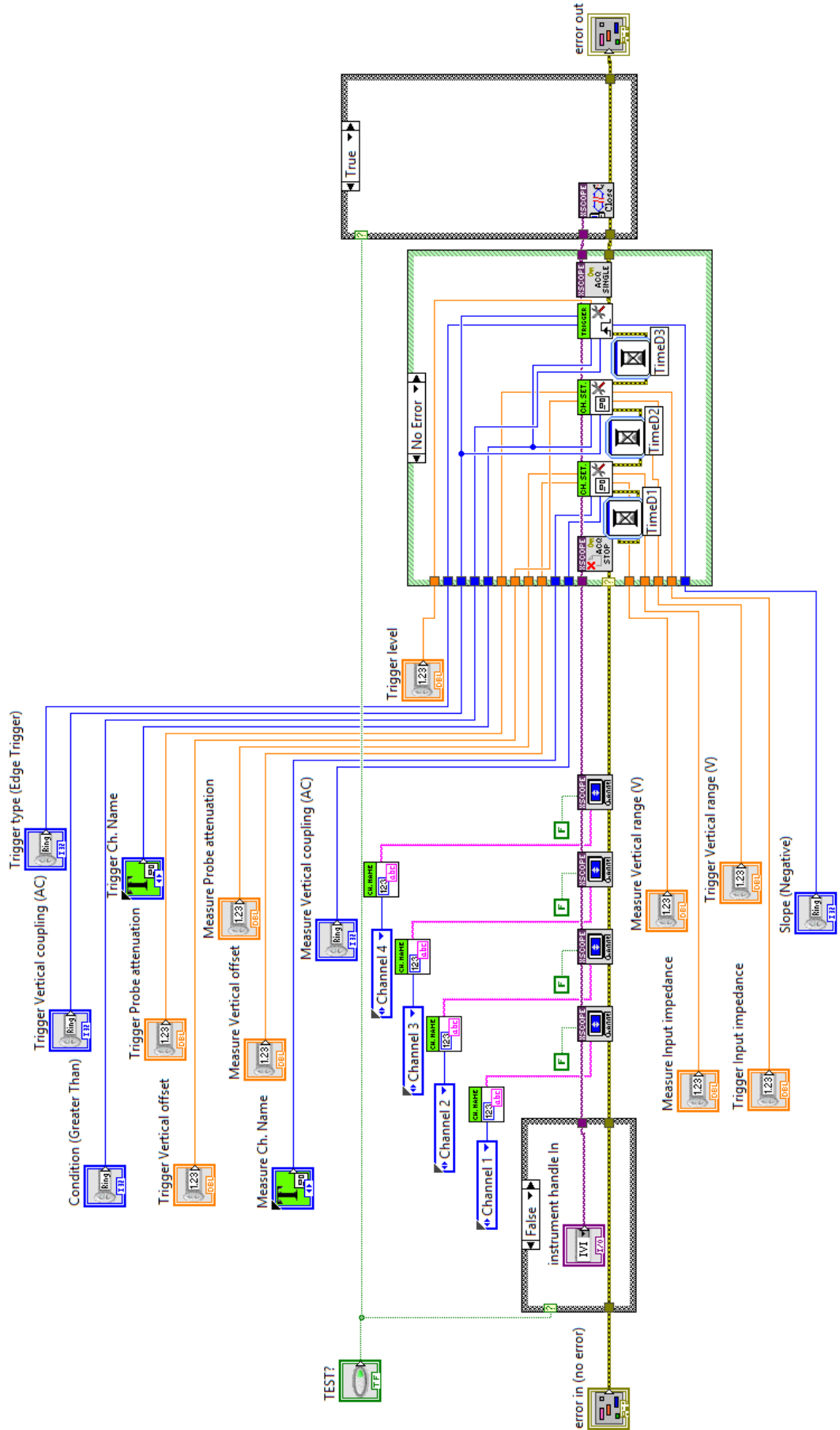
Příloha F VI Hierarchy



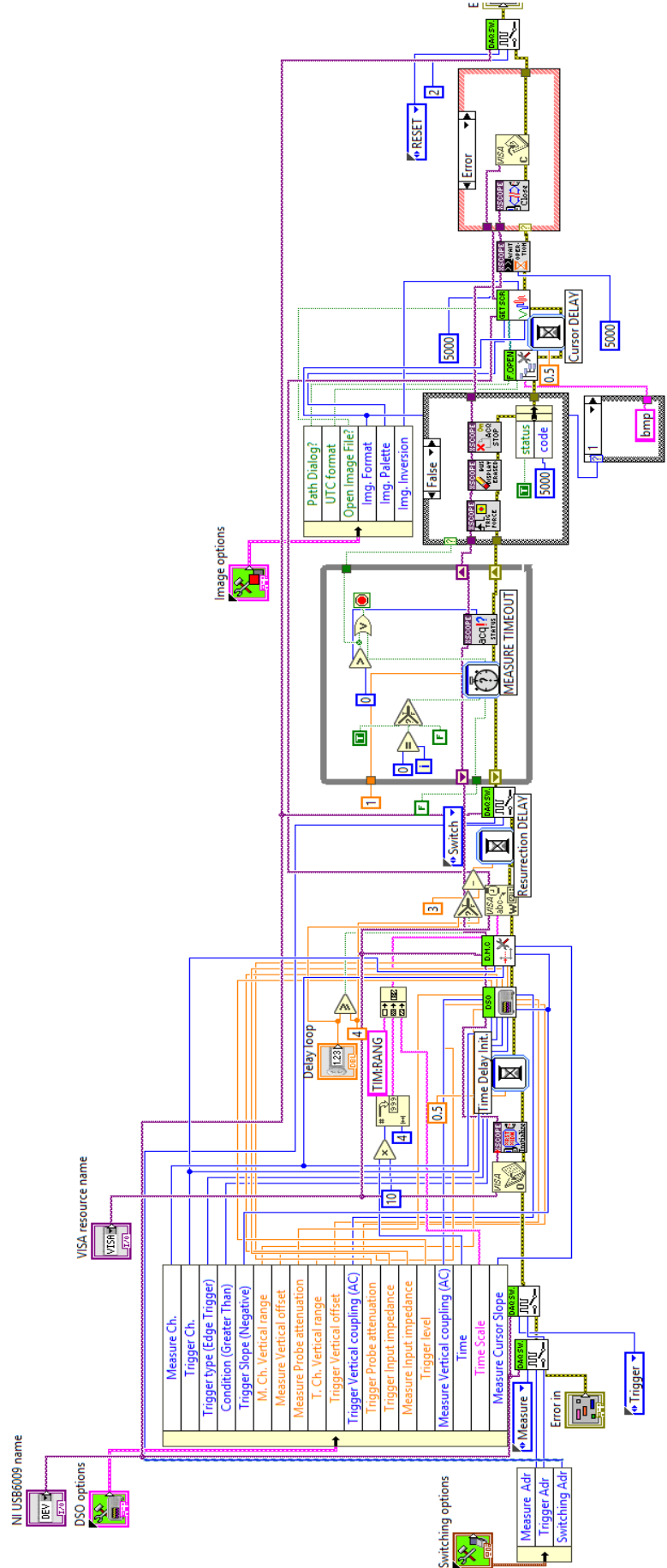
Příloha G Blokový diagram Main



Příloha H Blokový diagram DSO



Příloha I Blokový diagram Bitmap



Příloha J Tabulka použitých součástek

Tabulka použitých součástek				
Název	Schématický název	Hodnota	Množství	Pouzdro/ Rozměry
Seznam součástek pro řídicí desku (ver. 005)				
Konektor CAN15 (vidlice)	J1		1	
Keramický kondenzátor	C1, C3-C15	100 nF/50 V	14	SMD 0805
Elektrolytický kondenzátor	C2	100 μ F/16 V	1	5x11 mm
LED dioda	D1, D2	1,8 V/20 mA	2	3 mm
Rezistor	R1, R2	180 Ω / 0,6 W	2	0207
Oboustranný kolík	CONN_321- CONN_323		96	rozteč 2,54 mm
Dekodér CMOS 4556	IC1, IC2		2	DIP16
Dekodér 74HC137	IC3-IC14		12	DIP16
Seznam součástek pro napájecí desku (ver. 004)				
Konektor CAN15 (zdířka)	J17		1	
Tantalový kondenzátor	C3, C4	22 μ F/16 V	2	SMD C1210
Keramický kondenzátor	C2, C5	100 nF/50 V	2	SMD 0805
Usměrňovací dioda	D1	200 V/1 A	1	DO41
Elektrolytický kondenzátor	C1	470 μ F/16 V	1	8x11mm
Stabilizátor L7805	IC2	5 V/1,5 A	1	TO220
Oboustranný kolík	J1-J13		13	rozteč 2,54 mm
LED dioda	D2-D13	2 V/20 mA	12	SMD 0805
Rezistor	R1-R12	300 Ω /0,125 W	12	SMD 0805
Pojistkové pouzdro (pojistky 5x20 mm)	F1 FUSESHK20L		2	
Pojistka		1 A/250 V	1	5x20 mm
Konektor (souosý) 2,1 mm vidlice	J16		1	

Příloha K Obsah přiloženého CD

Obsah přiloženého CD

Příloha A Zkompilovaný program DTM.exe včetně potřebných souborů (v support directory)

Příloha B Zkompilovaný program HW_TEST.exe včetně potřebných souborů (v support directory)

Příloha C Veškeré verze plošných spojů navrhnuté v Eagle s part listem (včetně odkazů na stránku obchodu)

Příloha D Kompletní projekt BP (v LabVIEW) se všemi SubVI

Příloha E Veškeré použité obrázky