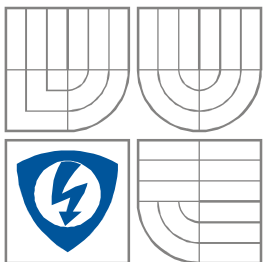


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ
ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND
COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS

Modul digitálního signálového procesoru pro ruční RFID čtečku

DIGITAL SIGNAL PROCESSOR FOR HANDHELD RFID READER

DIPLOMOVÁ PRÁCE
MASTER'S THESIS

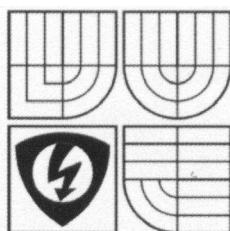
AUTOR PRÁCE
AUTHOR

Bc. Miroslav Benetka

VEDOUCÍ PRÁCE
SUPERVISOR

Ing. Jiří Šebesta, Ph.D.

BRNO, 2008



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ
Fakulta elektrotechniky
a komunikačních technologií
Ústav radioelektroniky

Diplomová práce

magisterský navazující studijní obor
Elektronika a sdělovací technika

Student: Benetka Miroslav, Bc.

ID: 89579

Ročník: 2

Akademický rok: 2007/08

NÁZEV TÉMATU:

Modul digitálního signálového procesoru pro ruční RFID čtečku

POKYNY PRO VYPRACOVÁNÍ:

Prostudujte metody komunikace mezi RFID čtečkou a tagy (odpovědači) v pásmu 868 MHz (dle ISO/IEC18000-6) a navrhnete koncepci řešení modulu digitálního signálového procesoru pro čtečku. Předpokládejte zpracování analogového RFID signálu v základním pásmu a připojení počítače typu PALM pro zpracování identifikačních údajů odpovědačů. Proveďte rozbor požadavků na řídicí mikroprocesor modulu a A/D a D/A rozhraní pro vf. díl.

Proveďte rozbor modulu digitálního signálového procesoru pro čtečku z hlediska technického řešení, navrhnete blokové schéma modulu a desku plošných spojů.

Osadte desku plošných spojů a otestujte základní funkčnost signálového procesoru. Sestavte řídicí program pro mikrokontrolér signálového procesoru a odladte jeho funkčnost. Proveďte soubor testovacích měření a vyhodnoťte parametry zařízení.

DOPORUČENÁ LITERATURA:

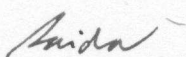
[1] Definice GS1 a EPCglobal standardů. Dostupné na WWW: <http://www.epcglobalinc.org/standards/>

[2] RFID Tutorial. Dostupné na WWW: <http://www.tutorial-reports.com/wireless/rfid/introduction.php>

Termín zadání: 5.10.2007

Termín odevzdání: 30.5.2008

Vedoucí projektu: Ing. Jiří Šebesta, Ph.D.


prof. Dr. Ing. Zbyněk Raida
předseda oborové rady



UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

LICENČNÍ SMLOUVA

POSKYTOVANÁ K VÝKONU PRÁVA UŽÍT ŠKOLNÍ DÍLO

uzavřená mezi smluvními stranami:

1. Pan/paní

Jméno a příjmení: Bc. Miroslav Benetka
Bytem: Štětovice 114, Kralice na Hané, 798 12
Narozen/a (datum a místo): 26. října 1983 v Prostějově

(dále jen „autor“)

a

2. Vysoké učení technické v Brně

Fakulta elektrotechniky a komunikačních technologií
se sídlem Údolní 53, Brno, 602 00
jejímž jménem jedná na základě písemného pověření děkanem fakulty:
prof. Dr. Ing. Zbyněk Raida, předseda rady oboru Elektronika a sdělovací technika
(dále jen „nabyvatel“)

Čl. 1

Specifikace školního díla

1. Předmětem této smlouvy je vysokoškolská kvalifikační práce (VŠKP):

- disertační práce
 - diplomová práce
 - bakalářská práce
 - jiná práce, jejíž druh je specifikován jako
- (dále jen VŠKP nebo dílo)

Název VŠKP: Modul digitálního signálového procesoru pro ruční RFID čtečku

Vedoucí/ školitel VŠKP: Ing. Jiří Šebesta, PhD.

Ústav: Ústav radioelektroniky

Datum obhajoby VŠKP: _____

VŠKP odevzdal autor nabyvateli*:

- v tištěné formě – počet exemplářů: 2
- v elektronické formě – počet exemplářů: 2

2. Autor prohlašuje, že vytvořil samostatnou vlastní tvůrčí činností dílo shora popsané a specifikované. Autor dále prohlašuje, že při zpracovávání díla se sám nedostal do rozporu s autorským zákonem a předpisy souvisejícími a že je dílo dílem původním.

3. Dílo je chráněno jako dílo dle autorského zákona v platném znění.

4. Autor potvrzuje, že listinná a elektronická verze díla je identická.

* hodící se zaškrtněte

Článek 2

Udělení licenčního oprávnění

1. Autor touto smlouvou poskytuje nabyvateli oprávnění (licenci) k výkonu práva uvedené dílo nevýdělečně užít, archivovat a zpřístupnit ke studijním, výukovým a výzkumným účelům včetně pořizování výpisů, opisů a rozmnoženin.
2. Licence je poskytována celosvětově, pro celou dobu trvání autorských a majetkových práv k dílu.
3. Autor souhlasí se zveřejněním díla v databázi přístupné v mezinárodní síti
 - ihned po uzavření této smlouvy
 - 1 rok po uzavření této smlouvy
 - 3 roky po uzavření této smlouvy
 - 5 let po uzavření této smlouvy
 - 10 let po uzavření této smlouvy
(z důvodu utajení v něm obsažených informací)
4. Nevýdělečné zveřejňování díla nabyvatelem v souladu s ustanovením § 47b zákona č. 111/ 1998 Sb., v platném znění, nevyžaduje licenci a nabyvatel je k němu povinen a oprávněn ze zákona.

Článek 3

Závěrečná ustanovení

1. Smlouva je sepsána ve třech vyhotoveních s platností originálu, přičemž po jednom vyhotovení obdrží autor a nabyvatel, další vyhotovení je vloženo do VŠKP.
2. Vztahy mezi smluvními stranami vzniklé a neupravené touto smlouvou se řídí autorským zákonem, občanským zákoníkem, vysokoškolským zákonem, zákonem o archivnictví, v platném znění a popř. dalšími právními předpisy.
3. Licenční smlouva byla uzavřena na základě svobodné a pravé vůle smluvních stran, s plným porozuměním jejímu textu i důsledkům, nikoliv v tísní a za nápadně nevýhodných podmínek.
4. Licenční smlouva nabývá platnosti a účinnosti dnem jejího podpisu oběma smluvními stranami.

V Brně dne: 30. května 2008

.....

Nabyvatel

.....

Autor

ABSTRAKT

Tato diplomová práce se zabývá návrhem a realizací modulu digitálního signálového procesoru pro ruční RFID čtečku pracující v UHF pásmu. Je zde zvoleno řešení, které využívá speciální integrovaný obvod EM4298 pro zpracování RFID signálů. Modul je řízen mikrokontrolérem ATmega32L, který přes sběrnici USB komunikuje s PC. Pomocí obslužného programu je prováděno veškeré nastavování obvodu EM4298 a také jsou zde zpracovávána přijatá identifikační data získaná z odpovídačů. Zdrojové kódy mikrokontroléru jsou vytvořeny v programu AVR Studio 4.13 a zdrojové kódy pro počítač jsou vytvořeny v programu C++ Builder 6.0.

Dále je zde návrh a realizace analogového rozhraní a UHF transceiveru, které umožní modulu DSP bezdrátově komunikovat s odpovídači. Pro návrh analogového rozhraní bylo využito programu Webench, který je volně k dispozici na internetu. K ověření parametrů analogového rozhraní bylo využito simulačního programu PSpice 10.0. UHF transceiver je sestaven z obvodů MAX2903 (vysílač) a AD8347 (přijímač) a z vysílací a přijímací antény.

ABSTRACT

This diploma thesis deals with design and realization of a module for a digital signal processor, for handheld RFID reader working in UHF band. It utilises a special chip EM4298 for RFID signals processing. Module is controlled by the microcontroller ATmega32L, which communicates with the PC through USB bus. Settings in EM4298 is made by a service program which processes received identifying data obtained from tags. Source codes for microcontroller are created in AVR Studio 4.13 program. Source codes for microcontroller are created in C++ Builder 6.0 program.

Further thing is Design and realization of analog interface and a UHF transceiver for wireless communication with tags. A Webench program was used for the analog interface design, which is freely available on the internet. For verification of parameters of the analog interface it was used PSpice 10.0 program. The UHF transceiver is build-up with a MAX2903 chip (transmitter) and AD8347 (receiver) and transmitting and receiving antennae.

KLÍČOVÁ SLOVA

ATmega32L, časování linky, duty cycle, DSB-ASK, EM4298, ePC (C1G2), FT232R, hloubka modulace, ISO/IEC 18000-6, kódování dat, linková frekvence, modulace nosné, odpovídač, PIE, PR-ASK, preamble, přenosová rychlost, rámcová synchronizace, RFID, SSB-ASK, UHF RFID dekodér/enkodér, UHF transceiver.

KEY WORDS

ATmega32L, link timing, duty cycle, DSB-ASK, EM4298, ePC (C1G2), FT232R, modulation depth, ISO/IEC 18000-6, data coding, link frequency, subcarrier modulation, transponder, PIE, PR-ASK, preamble, data rate, frame synchronization, RFID, SSB-ASK, UHF RFID decoder/encoder, UHF transceiver.

BIBLIOGRAFICKÁ CITACE PRÁCE

BENETKA, M. *Modul digitálního signálového procesoru pro ruční RFID čtečku*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2008. 67 s. Vedoucí diplomové práce Ing. Jiří Šebesta, Ph.D.

Prohlášení

Prohlašuji, že svou diplomovou práci na téma Modul digitálního signálového procesoru pro ruční RFID čtečku jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne 30. května 2008

.....
podpis autora

Poděkování

Děkuji vedoucímu diplomové práce Ing. Jiřímu Šebestovi, Ph.D. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce.

V Brně dne 30. května 2008

.....
podpis autora

OBSAH

ÚVOD	10
1 Popis RFID pro pásmo UHF	11
1.1 Obecné rozdělení RFID tagů	11
1.1.1 Podle napájení	11
1.1.2 Podle regionu použití	11
1.1.3 Podle tříd	11
1.1.4 Podle použití.....	11
1.2 Základní vlastnosti komunikace čtečky s tagy v pásmu 868 MHz.....	12
1.2.1 Komunikace směrem Reader => Tag.....	12
1.2.2 Komunikace směrem Tag => Reader.....	15
1.2.3 Popis modulací používaných pro RFID	17
1.2.4 Časování linky.....	19
2 Rozbor požadavků modulu DSP	20
3 Technické řešení	22
3.1 Modul zpracování dat	22
3.1.1 USB rozhraní s obvodem FT232R	22
3.1.2 Řídící mikrokontrolér ATmega32L	27
3.1.3 UHF RFID Dekodér/enkodér EM4298	32
3.1.4 Napájení	37
3.1.5 Konstrukce modulu	37
3.2 A/D převod, filtrace a úprava signálu.....	40
3.3 UHF transceiver	46
3.4 Propojení modulů	51
4 Software pro ATmega32L	52
4.1 Příkazy pro sériovou linku	52
4.1.1 Hlavní zápis.....	52
4.1.2 Hlavní čtení	52
4.1.3 Čtení jednotlivých položek vyrovnávací paměti.....	52
4.1.4 Vynucené čtení.....	52
4.1.5 Proud dat z vyrovnávací paměti	53

4.1.6	Zápis před proudem dat.....	53
4.1.7	Zápis do registru Control2 před proudem dat	53
4.1.8	Zápis do registru Control2 a Control1.....	53
4.1.9	Dvojitý zápis do registru Control1	53
4.2	Doplnění a úprava firmware.....	54
5	Ovládací software pro PC	56
	Závěr.....	58
	Seznam použité literatury.....	59
	<i>Příloha A – seznamy obrázků, tabulek a zkratek</i>	<i>60</i>
	<i>Příloha B – Fotodokumentace</i>	<i>63</i>
	<i>Příloha C – Poznámky.....</i>	<i>66</i>
	<i>Příloha D – Tag board.....</i>	<i>67</i>

ÚVOD

Cílem mé práce je navrhnout modul digitálního signálového procesoru pro ruční RFID čtečku. Systém RFID se využívá v mnoha odvětvích a oblastech, kde je kladen důraz na co nejrychlejší a přesné zpracování informací a okamžitý přenos těchto načtených dat k následnému zpracování. Informace jsou v elektronické podobě ukládány do malých čipů-tagů, ze kterých je lze následně načítat a opakovaně přepisovat pomocí rádiových vln, toto zpracování se však neděje po jednotlivých čteních jako u v současnosti používaných čárových kódů, ale hromadně. Současná čtecí zařízení dokáží najednou načíst až několik set tagů za sekundu. Technologie RFID je v současné době považována za přímého nástupce čárových kódů a dochází k jejímu nasazení v mnoha dalších oblastech trhu. Největší uplatnění nachází v logistice, výrobě, sledování objektu – logistických jednotek (zboží, palet, kontejneru), sledování majetku, sledování zavazadel na letištích a evidenci osob.

Obsah diplomové práce je rozčleněn do pěti samostatných tematických kapitol, které se zabývají dílčími částmi řešení. První kapitola se zabývá popisem RFID technologie používané v pásmu UHF. Je zde uveden popis standardu EPC C1G2 a jeho nejdůležitější parametry. Druhá kapitola obsahuje soubor požadavků, které by měly být splněny pro správnou funkci čtečky. Jsou zde uvedeny možnosti jejího řešení a výsledné blokové schéma. Třetí kapitola se zabývá technickým řešením čtečky. Jsou zde návrhy schémat jednotlivých modulů (modul DSP, analogové rozhraní, UHF transceiver), jejich plošné spoje, osazovací schémata a také seznamy součástek. Ve čtvrté kapitole je popis programu pro mikrokontrolér ATmega32L. Je zde popis úpravy původního firmware a připsaný zdrojový kód. V páté kapitole je popis ovládacího programu pro PC, který je vytvořen v C++ Builderu 6.0 a v závěru jsou shrnuty dosažené výsledky a parametry zařízení.

1 Popis RFID pro pásmo UHF

1.1 Obecné rozdělení RFID tagů

1.1.1 Podle napájení

- **Aktivní** - vysílají samy své údaje do okolí (TTF tag talks first), toto umožňuje vlastní miniaturní baterie umístěna v chipu, která vydrží cca 1-5 let. Mají vzdálenost čtení až 100m, ale vyžadují poměrně vysoké náklady na pořízení, velikost paměti na chipu může dosahovat až 100 kb.
- **Pasivní** - jsou cenově výrazně levnější, mají různou akční vzdálenost čtení od 0,5m do 10m, dlouhou životnost chipu a používají metodu (RTF reader talk first). Tagy, které pracují na nejvyšší frekvenci UHF mají rádius - cca 3 až 10m. V současné době jsou nejvíce rozšířeny pasivní chipy a to zejména kvůli své nízké ceně, nenáročnosti na obsluhu a odolnosti, velikost paměti 64 - 256 bits.

1.1.2 Podle regionu použití

- **Region 1** 865 - 869 MHz Evropa a Afrika
- **Region 2** 902 - 928 MHz USA, Kanada a Mexiko
- **Region 3** 950 - 956 MHz Japonsko a Asie

1.1.3 Podle tříd

- **Class 0** pouze pro čtení, programováno ve výrobě, 64 nebo 96bit, čtení 1000 tagů/sec
- **Class 1** zápis jednou/zápis mnohokrát, programováno při použití, 64 nebo 96bit, čtení 200 tagů/sec
- **Class 0+** čtení/zápis, programováno kdykoliv, 256bit, čtení 1000 tagů/sec
- **Gen 2** čtení/zápis, programováno kdykoliv, 256 bit, čtení 1600 tagů/sec

1.1.4 Podle použití

RFID tagy se v současné době vyrábějí v několika variantách, dle velikosti a materiálu a s tím souvisejícího použití (tagy produktové, kartonové, paletové, malé tagy na láhve) a dle způsobu použití (nalepení přímo na objekt), tzv. "Inlays" pro další použití pro výrobce - přímo zabudované do produktů a zapouzdřené (například plastové - mají větší odolnost a používají se i v případě umístění tagu na kovový materiál, zde zajišťují oddálení chipu a antén od rušivého podkladního materiálu kovu).

1.2 Základní vlastnosti komunikace čtečky s tagy v pásmu 868 MHz

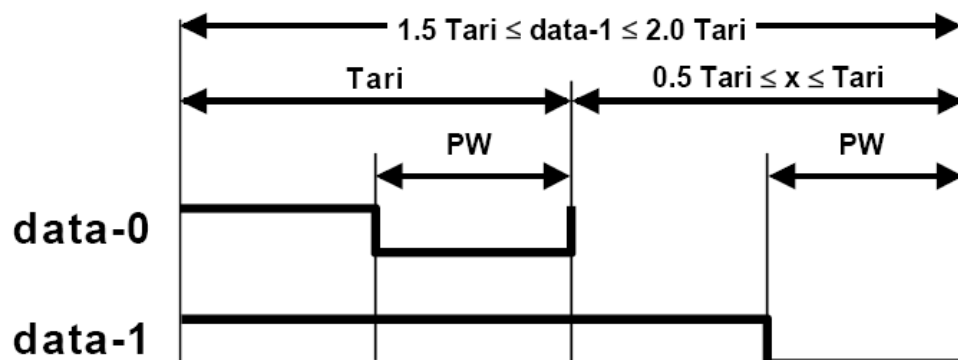
Existuje několik norem, které specifikují parametry komunikace v pásmu UHF. Jedná se o normy ISO/IEC 18000-6A, ISO/IEC 18000-6B, ISO/IEC 18000-6C a IP-X. Dále pak standardy EPC class 0 a EPC class 1, z nichž je v současné době aktuální EPC class 1 generation 2, neboli ePC (C1G2), který je kompatibilní s normou ISO/IEC 18000-6C. Narozdíl od komerčních norem ISO/IEC 18000, je standard ePC (C1G2) volně k dispozici na internetu, a proto jsou zde uvedené informace získány právě z tohoto standardu [1].

1.2.1 Komunikace směrem Reader => Tag

- Modulace nosné: DSB-ASK, SSB-ASK, PR-ASK
- Hloubka modulace: 90 % nominální
- Kódování dat: PIE (Pulse Interval Encoding)
- Duty cycle: 48 až 82,3 %
- Přenosová rychlost: od 26,7 kbps do 128 kbps
- Přesnost přenosové rychlosti: $\pm 1 \%$
- Posloupnost vysílání: MSB je vysílán jako první

Kódování dat PIE

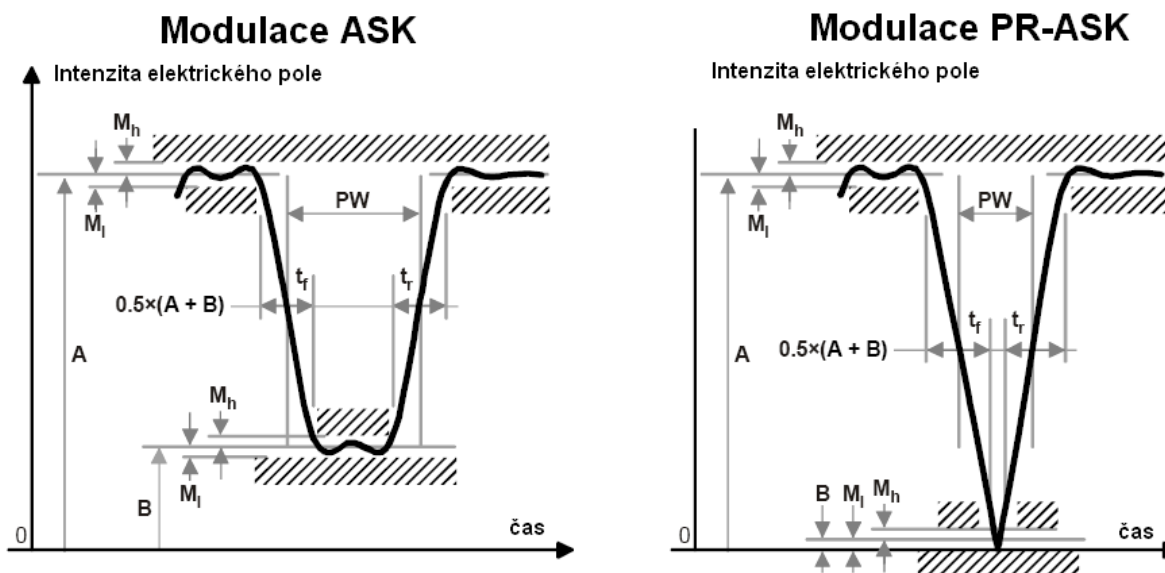
Komunikace směrem čtečka => tag používá kódování využívající doby intervalu pulsu PIE. T_{ari} je referenční časový interval a odpovídá úrovni 0 a jeho dvojnásobná délka úrovni 1. Délka T_{ari} je v rozmezí 6,25 μ s až 25 μ s.



Obr. 1.1: Kódování dat PIE [1]

Obálky signálů pro různé druhy modulací

Maximální velikost elektrického pole A je rovna maximální amplitudě RF obálky. Obálky RF signálů jsou zobrazeny na obr. 1.2 a jejich parametry jsou uvedeny v tab. 1.1.



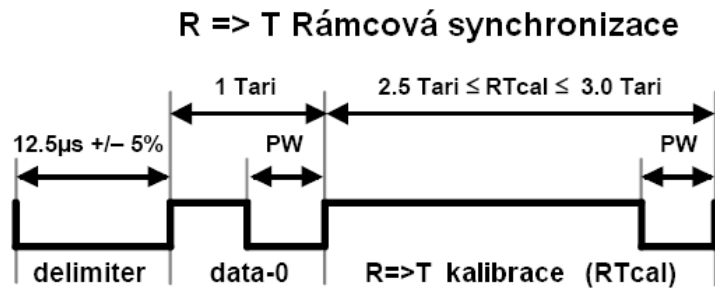
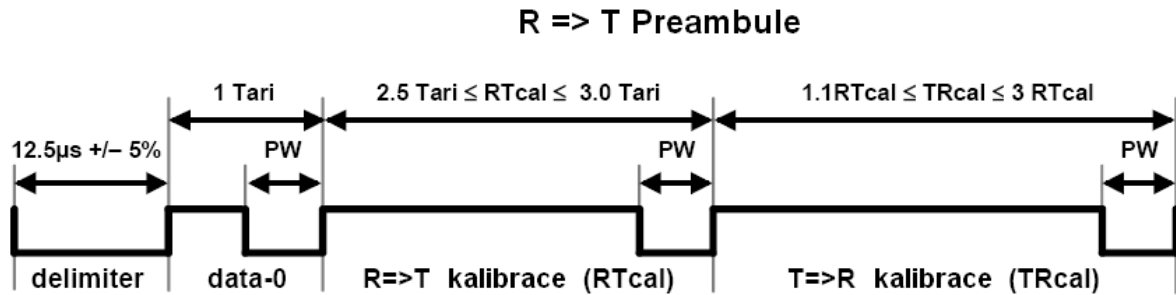
Obr. 1.2: Obálky RF signálů [1]

Tab. 1.1: Parametry obálek RF signálů [1]

Tari	Parametr	Symbol	Minimum	Typ	Maximum	Jednotky
6,25 μ s až 25 μ s	Hloubka modulace	$(A-B)/A$	80	90	100	%
	Zvlnění	$M_h = M_l$	0		$0,05(A-B)$	V/m
	Náběžná hrana	$t_{r,10-90\%}$	0		$0,33 \cdot Tari$	μ s
	Sestupná hrana	$t_{f,10-90\%}$	0		$0,33 \cdot Tari$	μ s
	Šířka pulzu	PW	$\text{MAX}(0,265 \cdot Tari, 2)$		$0,525 \cdot Tari$	μ s

Preamble a rámcová synchronizace

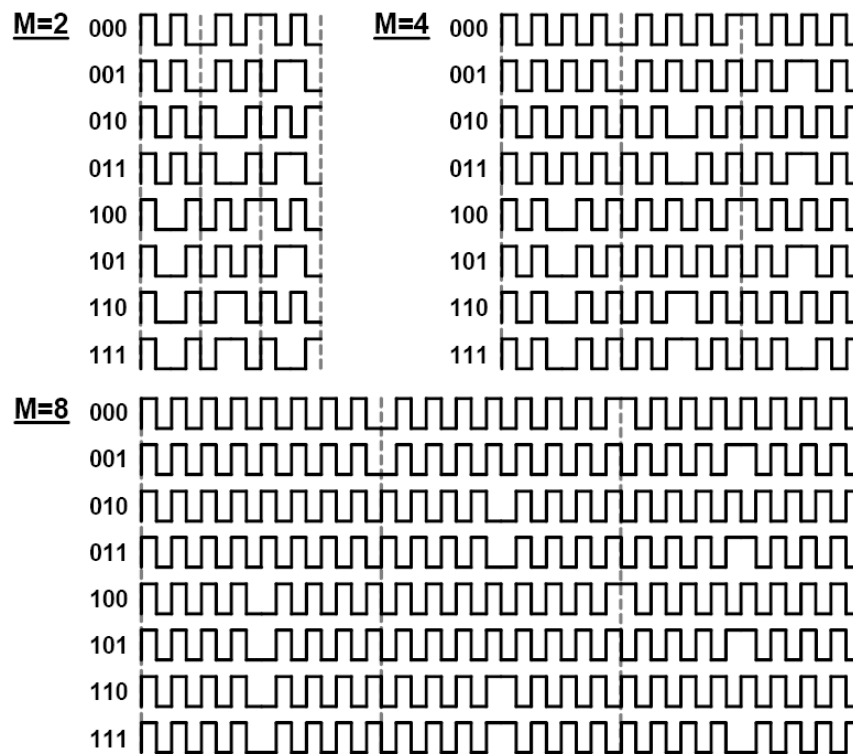
Čtečka začíná veškerou R=>T signalizací, buď s preambulí, nebo s rámcovou synchronizací, jak je naznačeno v následujícím obr. 1.3. Preamble předchází Query příkazu a označuje začátek čtení tagů do seznamu. Všechny ostatní signalizace začínají s rámcovou synchronizací. Tolerance všech parametrů specifikovaných jednotkou Tari je $\pm 1\%$.



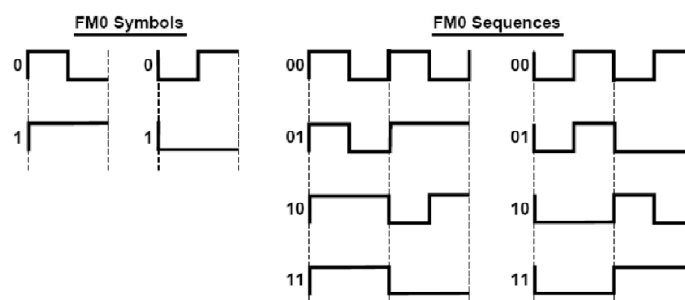
Obr. 1.3: Preamble a rámcová synchronizace[1]

1.2.2 Komunikace směrem Tag => Reader

- Modulace nosné: ASK nebo PSK
- Kódování dat: FM0, Miller
- Duty cycle: 50 %
- Přenosová rychlost: FM0 - od 40 kbps 640 kbps
Miller - od 5 kbps 320 kbps
- Posloupnost vysílání: MSB je vysílán jako první



Obr. 1.4: Kódování dat Millerovým kódem [1]



Obr. 1.5: Kódování dat kódem FM0 [1]

Tab. 1.2: Linková frekvence směrem T => R [1]

DR: Dělicí poměr	TRcal ($\mu\text{s} \pm 1\%$)	LF: Linková frekvence (kHz)	FT: Frekvenční tolerance (nominální teplota)	FT: Frekvenční tolerance (rozšířená teplota)	Kolísání kmitočtu během zpětného rozptylu
64/3	33,3	640	$\pm 15\%$	$\pm 15\%$	$\pm 2,5\%$
	$33,3 < \text{TRcal} < 66,7$	$320 < \text{LF} < 640$	$\pm 22\%$	$\pm 22\%$	$\pm 2,5\%$
	66,7	320	$\pm 10\%$	$\pm 15\%$	$\pm 2,5\%$
	$66,7 < \text{TRcal} < 83,3$	$256 < \text{LF} < 320$	$\pm 12\%$	$\pm 15\%$	$\pm 2,5\%$
	83,3	256	$\pm 10\%$	$\pm 10\%$	$\pm 2,5\%$
	$83,3 < \text{TRcal} \leq 133,3$	$160 \leq \text{LF} < 256$	$\pm 10\%$	$\pm 12\%$	$\pm 2,5\%$
	$133,3 < \text{TRcal} \leq 200$	$107 \leq \text{LF} < 160$	$\pm 7\%$	$\pm 7\%$	$\pm 2,5\%$
8	$200 < \text{TRcal} \leq 225$	$95 \leq \text{LF} < 107$	$\pm 5\%$	$\pm 5\%$	$\pm 2,5\%$
	$17,2 \leq \text{TRcal} < 25$	$320 < \text{LF} \leq 465$	$\pm 19\%$	$\pm 19\%$	$\pm 2,5\%$
	25	320	$\pm 10\%$	$\pm 15\%$	$\pm 2,5\%$
	$25 < \text{TRcal} < 31,25$	$256 < \text{LF} < 320$	$\pm 12\%$	$\pm 15\%$	$\pm 2,5\%$
	31,25	256	$\pm 10\%$	$\pm 10\%$	$\pm 2,5\%$
	$31,25 < \text{TRcal} < 50$	$160 < \text{LF} < 256$	$\pm 10\%$	$\pm 10\%$	$\pm 2,5\%$
	50	160	$\pm 7\%$	$\pm 7\%$	$\pm 2,5\%$
$50 < \text{TRcal} \leq 75$	$107 \leq \text{LF} < 160$	$\pm 7\%$	$\pm 7\%$	$\pm 2,5\%$	
$75 < \text{TRcal} \leq 200$	$40 \leq \text{LF} < 107$	$\pm 4\%$	$\pm 4\%$	$\pm 2,5\%$	

Linkovou frekvenci v předchozí tabulce lze zjistit z následujícího vztahu

$$LF = \frac{DR}{TRcal} \quad (1)$$

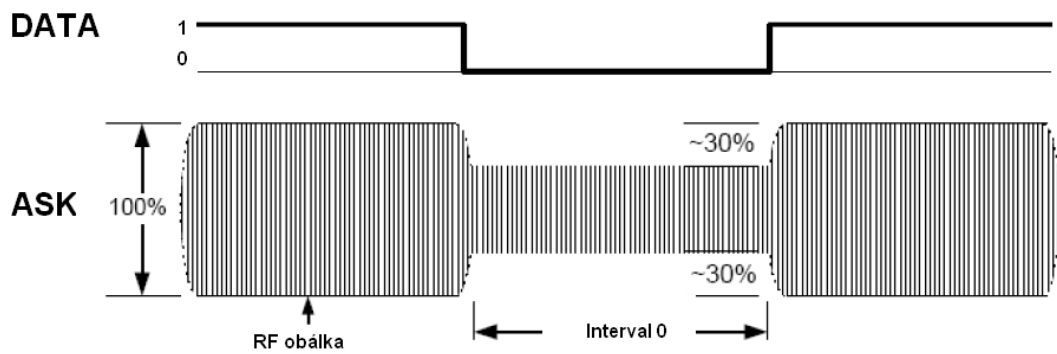
Tab. 1.3: Datové rychlosti směrem T => R [1]

M: Počet pomocných nosných na symbol	Typ modulace	Datová rychlost [kbps]
1	FM0 - základní pásmo	LF
2	Miller – pomocná nosná	LF/2
4	Miller – pomocná nosná	LF/4
8	Miller – pomocná nosná	LF/8

1.2.3 Popis modulací používaných pro RFID

ASK

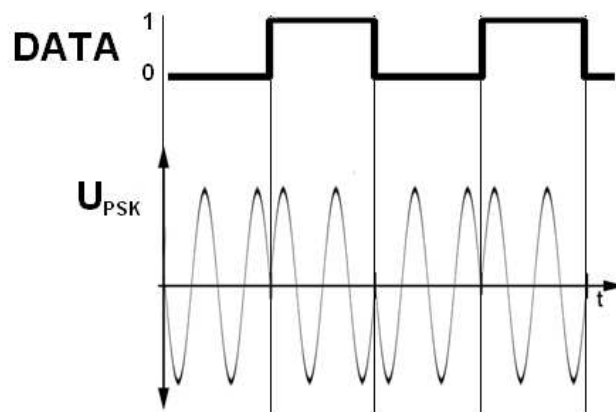
Při modulaci ASK se skokově mění velikost vysílaného signálu současně se změnou vstupních dat, jak je znázorněno na následujícím obr. 1.6.



Obr. 1.6: Modulace ASK [2]

PSK

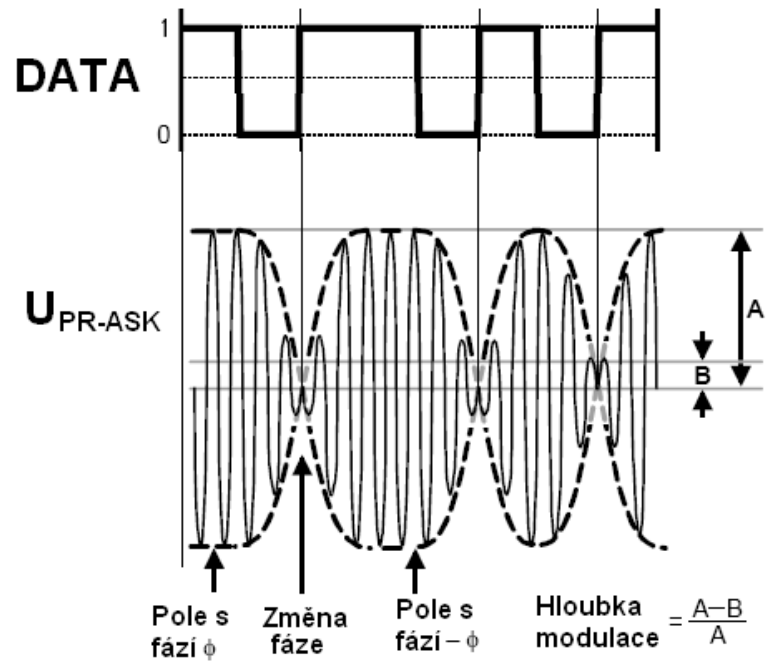
Při modulaci PSK se skokově mění fáze vysílaného signálu současně se změnou vstupních dat, jak je znázorněno na následujícím obr. 1.7.



Obr. 1.7: Modulace PSK [2]

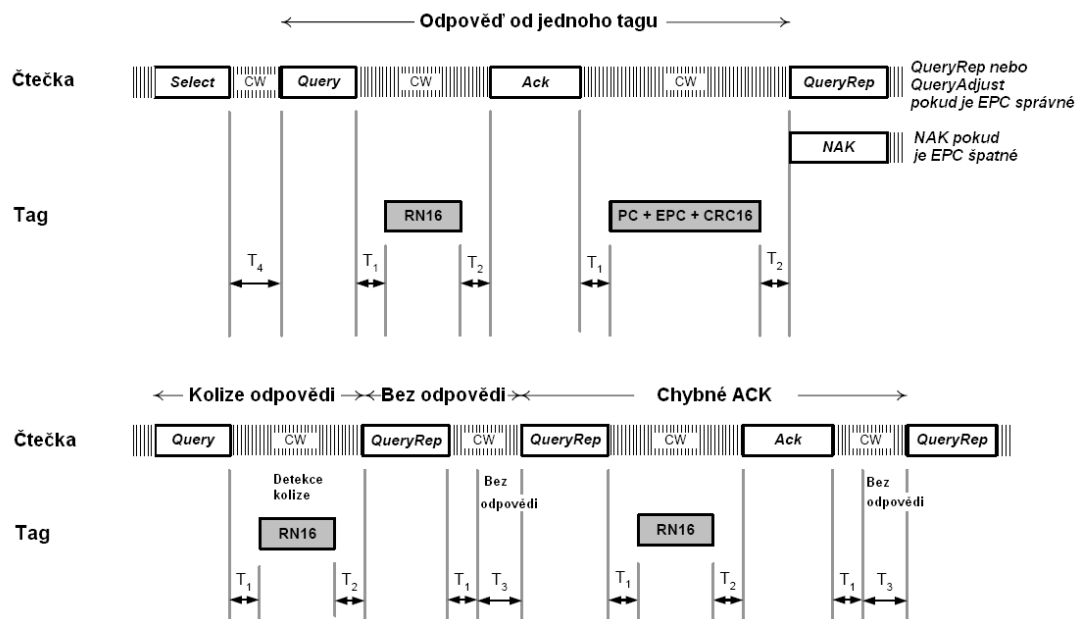
PR-ASK

Při modulaci PR-ASK (phase revers) se mění amplituda i fáze vysílaného signálu současně s náběžnou hranou při změně dat z log. 0 na log. 1, přičemž amplituda se hned po změně vrátí na svou maximální hodnotu, viz. následující obr. 1.8.



Obr. 1.8: Modulace PR-ASK [2]

1.2.4 Časování linky



Obr. 1.9: Časování linky [1]

Tab. 1.4: Parametry časování linky [1]

Parametr	Minimum	Typicky	Maximum	Popis
T_1	$\text{MAX}(\text{RT}_{\text{cal}}, 10T_{\text{pri}}) \times (1-\text{FT}) - 2\mu\text{s}$	$\text{MAX}(\text{RT}_{\text{cal}}, 10T_{\text{pri}})$	$\text{MAX}(\text{RT}_{\text{cal}}, 10T_{\text{pri}}) \times (1+\text{FT}) + 2\mu\text{s}$	Doba odezvy tagu
T_2	$3,0T_{\text{pri}}$		$20,0 T_{\text{pri}}$	Potřebný čas, jestliže tag demoduluje signál čtečky
T_3	$0,0T_{\text{pri}}$			Doba kterou reader čeká (po T_1), než vyšle další příkaz
T_4	$2,0\text{RT}_{\text{cal}}$			Minimální čas mezi příkazy readeru

Pozn: T_{pri} značí dobu symbolu FM0 nebo dobu periody jednotlivých pomocných nosných

2 Rozbor požadavků modulu DSP

RFID technologie se neustále vyvíjí, a proto se mění i požadavky, které musí splňovat zařízení pro zpracování těchto signálů. Existuje několik variant, jak lze takovýto modul sestrojit. Jednou z nich je použití některého ze standardních signálových procesorů pro zpracování signálu. Tato varianta je ale velmi drahá (ceny těchto procesorů se pohybují v řádu tisíců až desetitisíců Kč) a náročná na vývoj celého zařízení, kde je pak nutná podrobná znalost všech norem, které se mají implementovat.

Další, a v poslední době také nejvíce používanou variantou, je použití některého ze speciálních integrovaných obvodů vyvinutých právě pro použití RFID v UHF pásmu. Protože je tato varianta na rozdíl od ostatních velmi levná (IO jsou dostupné za cenu od cca 250 Kč) a její implementace do systému je také mnohem jednodušší (řešíme zde jen komunikaci mezi obslužnými programy a daným RFID integrovaným obvodem a ne normy jako takové), rozhodl jsem se právě pro tuto variantu. V následující tab. 2.1 je porovnání cen některých RFID-IO.

Z těchto obvodů jsem jako nejvhodnější vybral EM4298. Je to vlastně také signálový procesor, který obsahuje všechny potřebné normy a jeho cena je také velmi přijatelná. Následující návrh a jeho požadavky budou tedy pro tento integrovaný obvod.

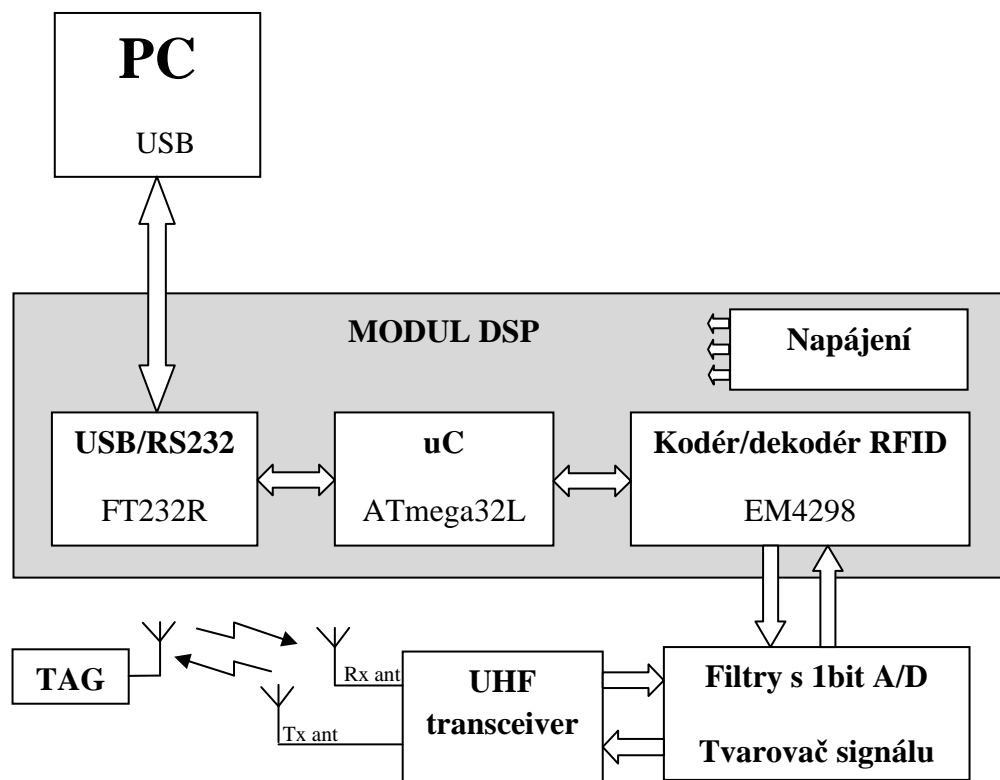
Tab. 2.1: Porovnání některých IO používaných pro UHF RFID

Obvod	Výrobce	Popis	Cena v Kč
AS3990	Austriamicrosystems	UHF RFID jednočipová čtečka EPC (C1G2)	nezjištěna
R1000	Intel	UHF RFID jednočipová čtečka EPC (C1G2), ISO18000-6A/B & C	1200,-
EM4298	EM Microelectronic	UHF RFID dekodér/enkodér EPC (C1G2), ISO18000-6A/B & C, iP-X	250,-

Pro propojení modulu s počítačem typu PALM budeme potřebovat rozhraní USB, které se běžně dnes používá prakticky v jakékoliv elektronice. Protože má být návrh pokud možno co nejlevnější, jako řídicí mikrokontrolér modulu bude použit ATmega32L, který splňuje všechny požadavky obvodu EM4298 kladené na mikrokontrolér:

- napájecí napětí $U_{cc} = 3,3V$, při kterém lze mikrokontrolér i programovat
- dostatečný počet V/V pinů
- dostatečnou rychlost zpracování dat (clk. krystalu je max 8 MHz \Rightarrow max 8 MIPS)
- rozhraní RS232 pro snadnou komunikaci s PC (nemá přímo USB)

Výsledné blokové schéma bude vypadat následovně:



Obr. 2.1: Blokové schéma kompletní RFID čtečky

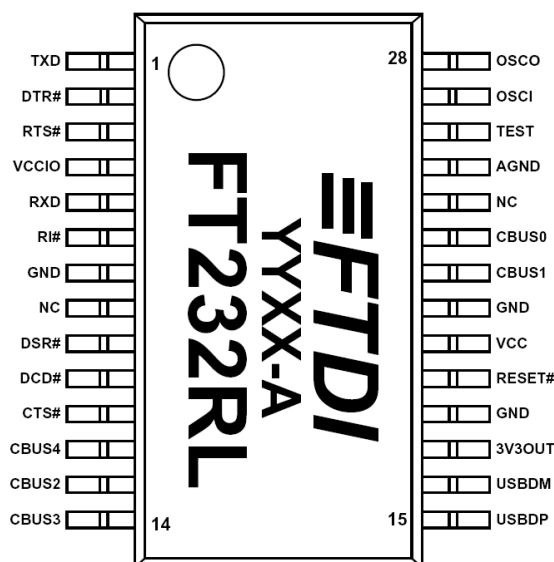
3 Technické řešení

3.1 Modul zpracování dat

3.1.1 USB rozhraní s obvodem FT232R

Převodník RS232<=>USB lze řešit pomocí obvodu FT232R jehož základní vlastnosti jsou:

- Plná kompatibilita s USB 2.0
- Přenosová rychlost 300 Baudů až 1 MegaBaud pro RS232
- Buffer pro vysílání i příjem dat
- Podpora řízení přenosu SW i HW
- Programovatelné polarity signálů
- Podpora úsporných režimů a vzbouzení PC
- Minimální potřeba externích součástek, krystal integrován na čipu
- Konfigurační paměť EEPROM 1024 Bitů, také pro uložení identifikačních údajů VID, PID, sériového čísla a názvu produktu
- Podpora ovladači pro všechny běžné OS jako je Windows, Linux a MAC OS
- Nízká cena (cca 70,- Kč)



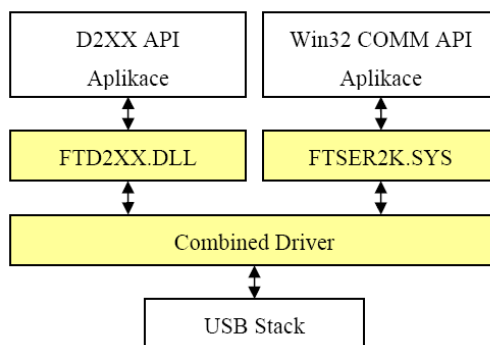
Obr. 3.1: Rozložení pinů na pouzdru SSOP28 [3]

Tab. 3.1: Zapojení jednotlivých pinů obvodu FT232R s pouzdrém SSOP [3]

Číslo pinu	Název	Typ	Popis
USB rozhraní			
15	USBDP	I/O	USB Data signál plus.
16	USBDM	I/O	USB Data signál minus.
Napájení a země			
4	VCCIO	PWR	Napájení pro UART a CBUS.
7, 18, 21	GND	PWR	Země napájení.
17	3V3OUT	Output	Výstup napájení 3,3V z interního L.D.O regulátou.
20	VCC	PWR	Napájení 3,3 V až 5,25 V.
25	AGND	PWR	Analogová zem pro interní násobičku kmitočtu.
Řízení			
8, 24	NC	NC	Nepřipojeno.
19	RESET#	Input	Externí reset. Pokud není potřeba, je připojen přes pull-up rezistor do VCCIO.
26	TEST	Input	Testovací mód. Musí být uzemněn pro provoz v normálním režimu.
27	OSCI	Input	Vstup 12 MHz oscilátoru. Pro normální činnost zůstává nepřipojen.
28	OSCO	Output	Výstup 12 MHz oscilátoru. Pro normální činnost zůstává nepřipojen.
UART rozhraní			
1	TXD	Output	Asynchronní vysílání dat.
2	DTR#	Output	Připravenost ke komunikaci
3	RTS#	Output	Volná cesta komunikace
5	RXD	Input	Asynchronní příjem dat.
6	RI#	Input	Indikátor signálu zvonění
9	DSR#	Input	Připravenost nastavení dat
10	DCD#	Input	Detekce obálky dat
11	CTS#	Input	Smazání indikace příjmu
12	CBUS4	I/O	Konfigurovatelný CBUS I/O Pin.
13	CBUS2	I/O	Konfigurovatelný CBUS I/O Pin.
14	CBUS3	I/O	Konfigurovatelný CBUS I/O Pin.
22	CBUS1	I/O	Konfigurovatelný CBUS I/O Pin.
23	CBUS0	I/O	Konfigurovatelný CBUS I/O Pin.

Architektura driverů

Nová generace driverů pro obvody FTDI používá koncepci kombinovaného driveru (na rozdíl od dřívějších verzí) a stačí tak jediná sada driverů, která dává k dispozici jak rozhraní pro virtuální COM port tak i rozhraní FTDI. U nových obvodů (FT232R, FT2232 a podobně) je konfigurace nastavená v paměti EEPROM součástky.

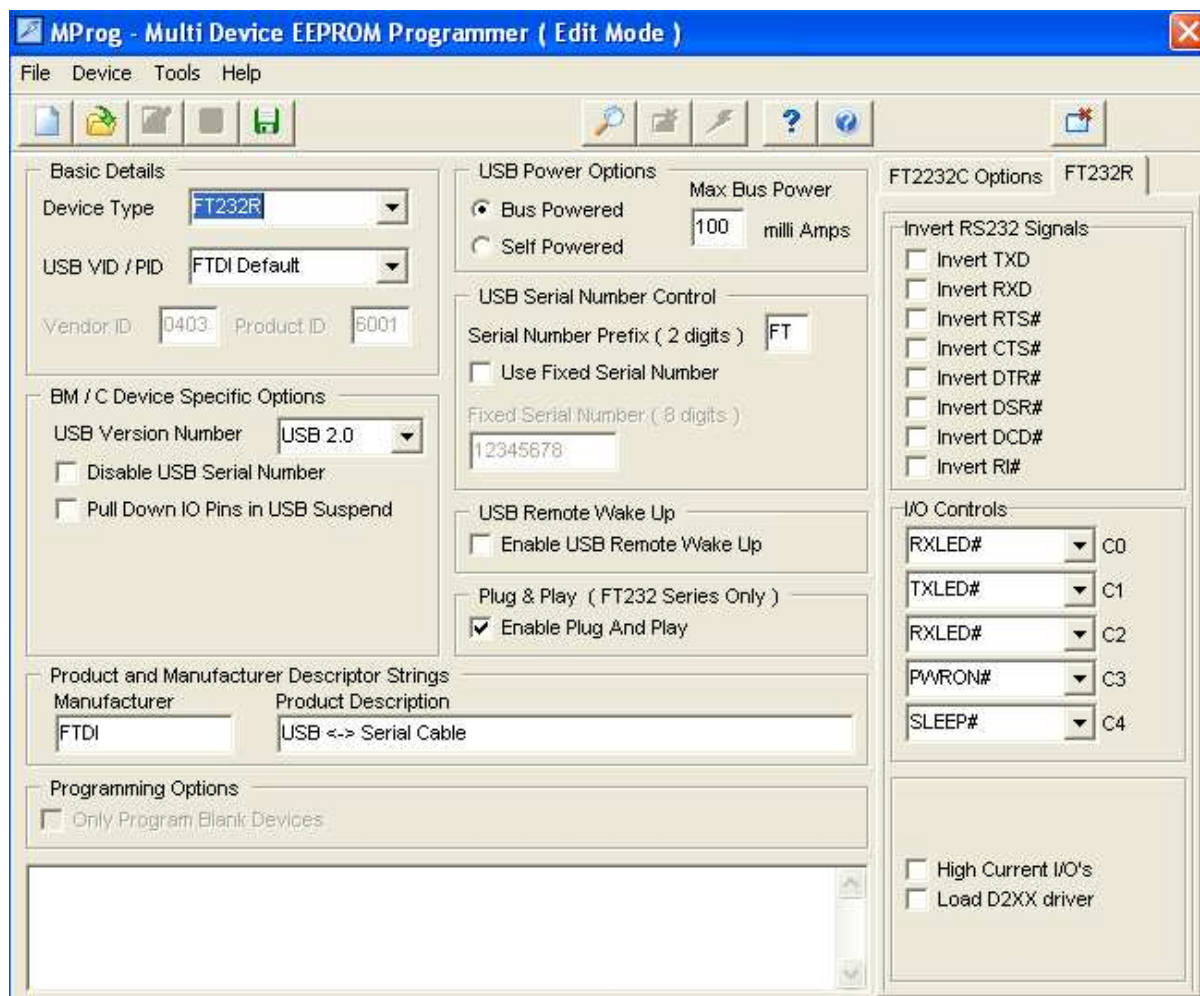


Obr. 3.3: Architektura driverů obvodů FTDI

Konfigurace obvodu

K nastavení konfigurace obvodu slouží program MProg.exe jehož podoba je uvedena na následujícím obr. 3.4. Program umožňuje zapsat do konfigurační paměti EEPROM až po uložení vytvořené konfigurace do souboru.

Pokud se programují vlastní USB VID/PID identifikátory, je třeba upravit i příslušné položky v INF souboru driverů.



Obr. 3.4: Vzhled konfiguračního programu MProg.exe

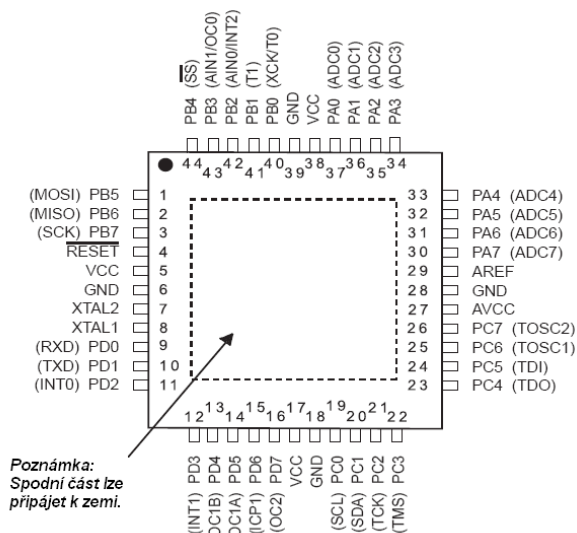
3.1.2 Řídící mikrokontrolér ATmega32L

Jako řídicí mikrokontrolér jsem vybral ATmega32L, splňující požadavky, které jsou na něj kladeny. Jedná se o osmibitový AVR mikroprocesor s instrukční sadou RISC, ve které je většina operací prováděna v jednom strojovém cyklu.

Obvod má následující vlastnosti:

- 131 výkonných instrukcí - většina jednocyklových
- 32 hlavních pracovních registrů
- Až 8 MIPS při frekvenci krystalu 8 MHz
- Paměť programu o velikosti 32 KBytů
- 1024 Bytová paměť EEPROM
- 2 KBytová interní SRAM
- 10.000 Programovacích cyklů Flash/100.000 EEPROM
- Rozhraní JTAG
- 32 programovatelných I/O pinů (4 porty o šířce 8 bitů)
- 8 x 10-bit ADC
- Programovatelné UART
- Rozhraní SPI
- Programovatelný Watchdog
- Analogový komparátor
- Napájecí i programovací napětí 2,7 – 5,5 V
- Frekvence krystalu 0 – 8 MHz
- Cena cca 90,- Kč

Velmi dobrá je i softwarová podpora, protože vše potřebné pro jeho programování je volně k dispozici na internetu, ať už na stránkách výrobce [8] v podobě AVR Studia, nebo i na dalších stránkách, kde jsou především doplňky tohoto AVR studia, které umožňují programování v jazyce C. Jedním z takovýchto programů je například WinAVR [9].

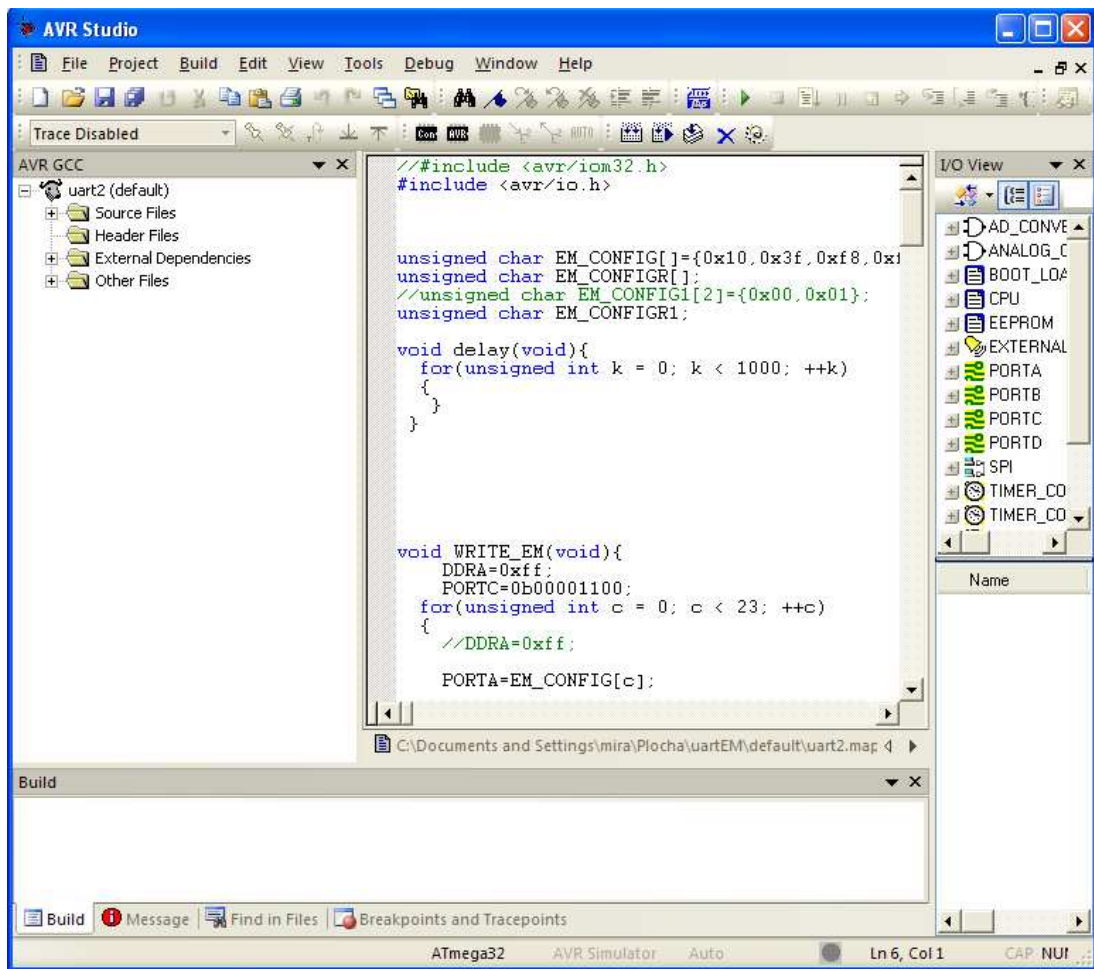


Obr. 3.5: Rozložení pinů na pouzdru TQFP [6]

Tab. 3.2: Zapojení jednotlivých pinů obvodu ATmega32L s pouzdrém TQFP [6]

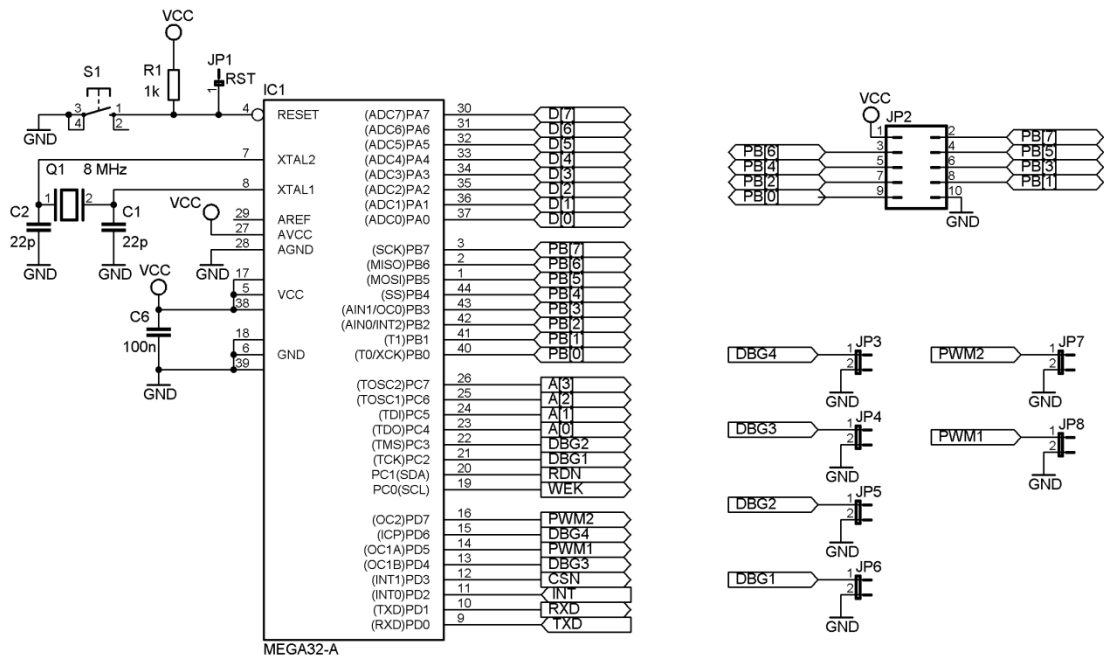
Číslo pinu	Název	Typ	Funkce	Alternativní funkce
Napájení a země				
5, 17, 38	VCC	PWR	Napájení 2,7-5,5V	
6, 18, 28, 39	GND	PWR	Země napájení	
29	AREF	PWR	Referenční napětí A/D	
27	AVCC	PWR	Napájení analog. části	
Řízení				
8	XTAL1	I/O	Vstup pro referenční krystal-oscilátor	Výstup interního oscilátoru
7	XTAL2	I/O		
4	RESET#	Input	Reset obvodu	
Porty				
37-30	PORTA	I/O	PA0-PA7	A/D převodníky
40-44, 1-3	PORTB	I/O	PB0-PB7	SPI Komparátor výstup C/T0* - OC0 Přerušení INT2 Hodinový externí vstup UART XCK
		I/O	PC0-PC7	JTAG 2-vodičové rozhraní SDA, SCL C/T1, C/T2*
9-16	PORTD	I/O	PD0-PD7	UART Výstup C/T1, C/T2 Přerušení INT0,INT1

Poznámka: C/Tx...čítač/časovač x



Obr. 3.6: Vzhled programu AVR studio

Výsledné schéma zapojení obvodu ATmega32L, které je uvedeno na následujícím obr. 3.7, vychází z katalogových listů [6] a je upraveno tak, aby byly co nejvíce využity možnosti obvodu. Je zde využito sériové linky UART pro přenos dat do obvodu FT232RL a následně přes port USB do počítače. Dále je využit jeden port pro datovou (PORTA) a dva porty (PORTC a PORTD) pro řídicí sběrnici obvodu EM4298, ladění programu mikrokontroléru a řízení výkonových úrovní vř částí. Zbývající port (PORTB) je určen k programování mikrokontroléru pomocí sběrnice SPI a lze jej případně využít pro další periferie, jako je například LCD displej nebo klávesnice. Přesný popis jednotlivých pinů uvedených portů je uveden v tab. 3.4. Je zde zapojen krystal 8 MHz, který umožní nejvyšší možný výpočetní výkon obvodu a zároveň zajistí synchronizaci sběrnice UART pro přenosové rychlosti s minimální chybou, které jsou uvedeny v tab 3.3.



Obr. 3.7: Schéma zapojení obvodu ATmega32L

Tab. 3.3: Přesnost nastavení přenosové rychlosti při použití krystalu s $f_{osc} = 8 \text{ MHz}$ [6]

Baud Rate (bps)	$f_{osc} = 8.0000 \text{ MHz}$			
	U2X = 0		U2X = 1	
	UBRR	Error	UBRR	Error
2400	207	0.2%	416	-0.1%
4800	103	0.2%	207	0.2%
9600	51	0.2%	103	0.2%
14.4k	34	-0.8%	68	0.6%
19.2k	25	0.2%	51	0.2%
28.8k	16	2.1%	34	-0.8%
38.4k	12	0.2%	25	0.2%
57.6k	8	-3.5%	16	2.1%
76.8k	6	-7.0%	12	0.2%
115.2k	3	8.5%	8	-3.5%
230.4k	1	8.5%	3	8.5%
250k	1	0.0%	3	0.0%
0.5M	0	0.0%	1	0.0%
1M	—	—	0	0.0%
Max ⁽¹⁾	0.5 Mbps		1 Mbps	

Pozn: (1) UBRR = 0; ERROR = 0,0 %

UBRR....Registr pro nastavení přenosové rychlosti

U2X.....Bit registru UCSRA pro nastavení dvojnásobné přenosové rychlosti

Z tabulky je zřejmé, že pro přenos dat je možno využít všech uvedených rychlostí kromě 57,6 kbps, 115,2 kbps a 230,4 kbps, u kterých je chybovost vysoká.

Tab. 3.4: Význam jednotlivých pinů portů A až D v modulu DSP

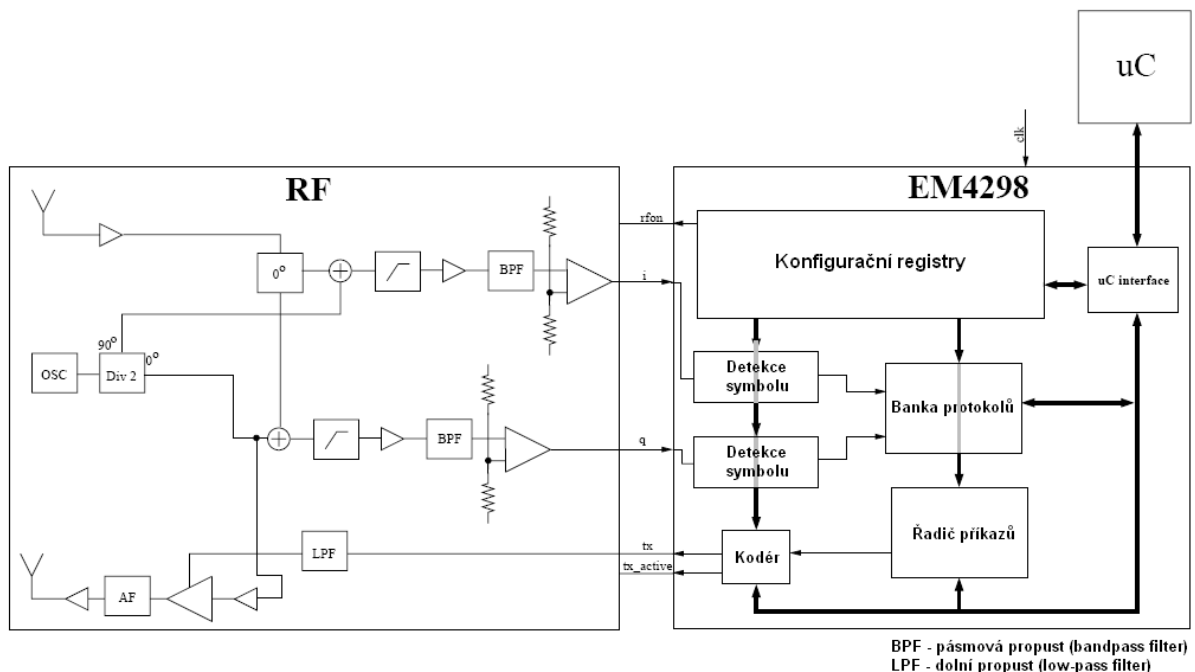
Název pinu	Funkce
PORTA	
PA7 – PA0	Datová sběrnice PA7....MSB PA0....LSB
PORTB	
PB7 – PB0	Volný port určený k programování pomocí SPI nebo pro další periferie (klávesnice, LCD displej atd)
PORTC	
PC7 – PC4	Adresová sběrnice PC7....MSB PC4....LSB
PC3	DBG2 – pin pro ladění programu
PC2	DBG1 – pin pro ladění programu
PC1	RDN – řízení čtení dat obvodu EM4298
PC0	WEK – řízení zápisu dat obvodu EM4298
PORTD	
PD7	PWM2 – řízení D/A převodu pomocí PWM pro nastavování výkonů např. vf části
PD6	DBG3 – pin pro ladění programu
PD5	PWM1 – řízení D/A převodu pomocí PWM pro nastavování výkonů např. vf části
PD4	DBG3 – pin pro ladění programu
PD3	CSN – výběr čipu EM4298
PD2	INT – přerušení od obvodu EM4298
PD1	TxD – zápis dat do RS232
PD0	RxD – čtení dat z RS232

3.1.3 UHF RFID Dekodér/enkodér EM4298

Obvod EM4298 usnadňuje komunikaci mezi RFID rozhraním a zpracováním řídicím mikrokontrolérem. Chová se v podstatě jako externí paměť a je možno jej tak také připojit. Má vlastní synchronizační vstup pro krystal, jehož frekvenci je možno zvolit (16 MHz, 20 MHz, 24 MHz). Jádrem obvodu je 15 registrů, které slouží pro řízení a nastavování obvodu a také pro přenos dat získaných z tagů. Detailní popis registrů je uveden v [7] a příklady jejich praktického využití jsou uvedeny v [10].

Základní vlastnosti obvodu jsou:

- Podpora všech EM RFID UHF tagů
EM4122 (iP-X RO)
EM4444 (iP-X RW)
EM4223 (ISO 18000-6A; FST)
EM4324 (ISO 18000-6C)
- Kompatibilita se standardy ISO 18000 typ A, B a C (EPC C1G2)
- Softwarová konfigurace přenosové rychlosti Tag => Reader
- Vyrovňovací paměť o velikosti až 552 bitů
- Potřebuje pouze řídicí mikrokontrolér a UHF transceiver (RF front-end)

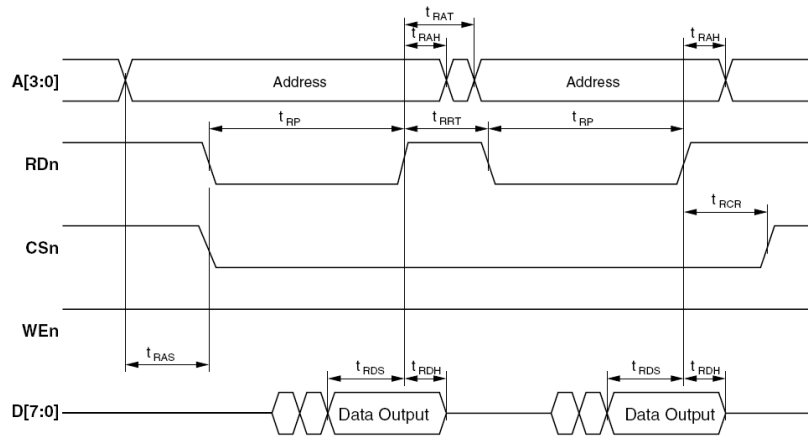


Obr. 3.8: Typické zapojení obvodu EM4298 [7]

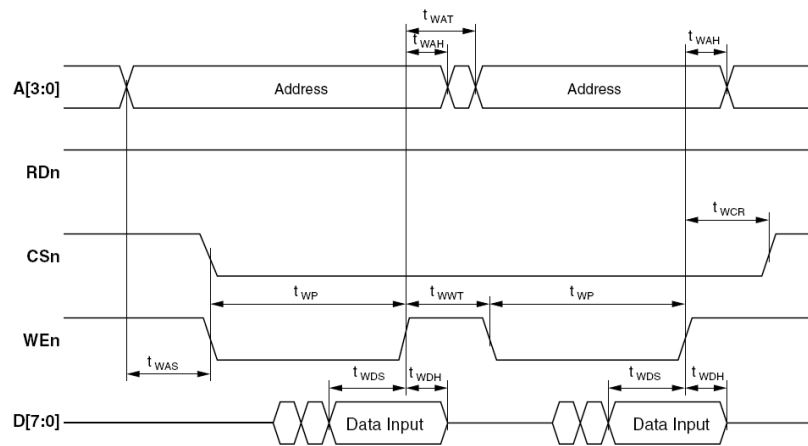
Tab. 3.5: Zapojení jednotlivých pinů obvodu EM4298 s pouzdem TSSOP28 [7]

Číslo pinu	Název	Typ	Funkce	PU/PD	Aktivní úroveň
Napájení a země					
14,28	VDD	PWR	Napájení 3,0-3,6V	-	-
1,15	GND	PWR	Země napájení	-	-
Řídící sběrnice					
2	CSN	Input	Výběr čipu	PU	L
3	RDN	Input	Čtení dat	PU	L
4	WEN	Input	Zápis dat	PU	L
20	INT	Output	Požadavek přerušení	PU	H
21	test_enn	Input	Testovací mód	-	L
23	q	Input	Digitální vstup Q	-	-
24	i	Input	Digitální vstup I	-	-
25	tx	Output	Tx data	-	H
26	tx_active	Output	Info o vysílání dat	-	H
27	rfon	Output	Povolení RF části	-	H
22	NC	-	Nepřipojeno	-	-
5	CLK	Input	Vstup hodin	-	-
Adresová sběrnice					
6	a[0]	Input	Bit 0 [LSB]	PU	-
7	a[1]	Input	Bit 1	PU	-
8	a[2]	Input	Bit 2	PU	-
9	a[3]	Input	Bit 3 [MSB]	PU	-
Datová sběrnice – třístavová					
10	d[0]	I/O	Bit 0 [LSB]	PU	-
11	d[1]	I/O	Bit 1	PU	-
12	d[2]	I/O	Bit 2	PU	-
13	d[3]	I/O	Bit 3	PU	-
16	d[4]	I/O	Bit 4	PU	-
17	d[5]	I/O	Bit 5	PU	-
18	d[6]	I/O	Bit 6	PU	-
19	d[7]	I/O	Bit 7 [MSB]	PU	-

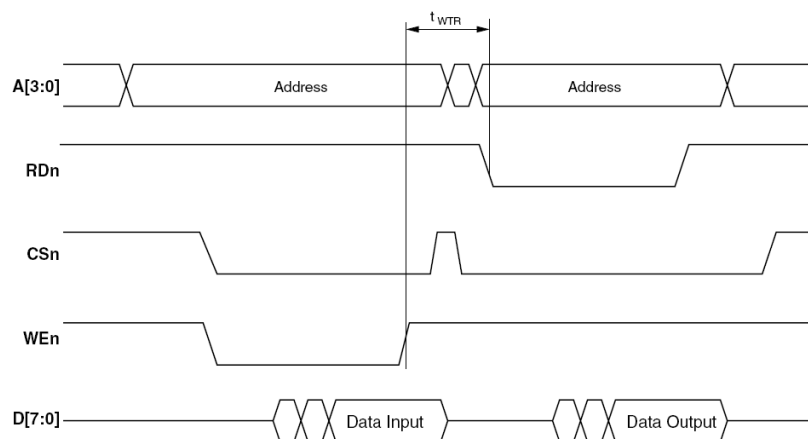
Většina registrů obvodu EM4298 je realizována jako LIFO a data jsou zapisována jako datový tok bytů. Časové průběhy čtení a zápisu dat jsou uvedeny na následujících obrázcích.



Obr. 3.9: Časové průběhy při čtení dat [7]



Obr. 3.10: Časové průběhy při zápisu dat [7]



Obr. 3.11: Časové průběhy čtení dat po zápisu do stejného registru [7]

Tab. 3.6: Časování obvodu EM4298 [7]

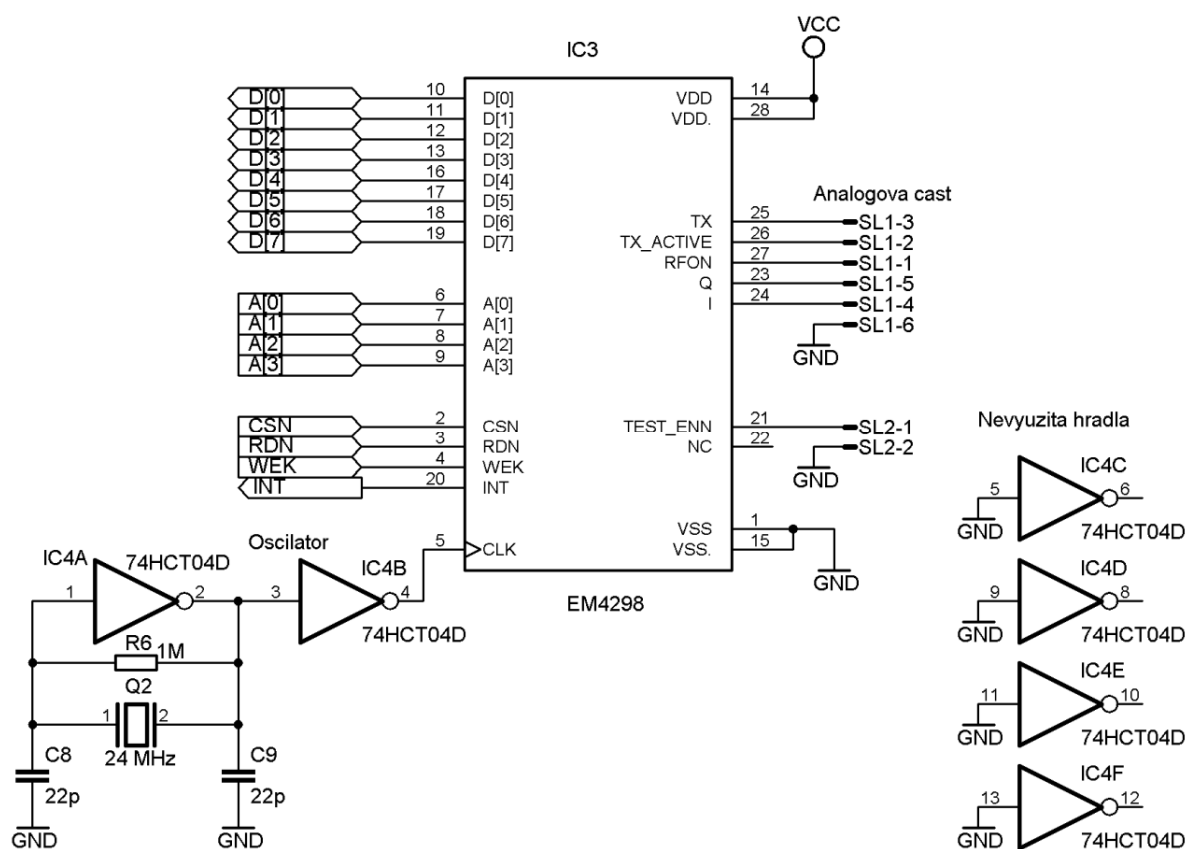
Název	Čas [ns]		Funkce
	Min	Max	
T _{RAH}	0		Čas zapamatování čtené adresy
T _{RP}	4 x T _{OSC}		Doba čtecího pulzu
T _{RDS}	T _{OSC} /2		Čas nastavení dat
T _{RCR}	0		Odstup mezi RDn a CSn
T _{RDH}	3		Držení dat po čtení
T _{RAS}	0		Nastavení adresy při čtení
T _{RAT}	T _{RAH}		Doba změny čtené adresy
T _{RRT}	20		Doba změny RDn
T _{WAH}	3		Doba nastavení adresy při zápisu
T _{WCR}	3		Odstup mezi WEn a CSn
T _{WAS}	0		Nastavení adresy při zápisu
T _{WP}	3 x T _{OSC}		Doba zapisovacího pulzu
T _{WDS}	3		Doba nastavení dat
T _{WDH}	3		Držení dat po zápisu
T _{WAT}	T _{WDH}		Doba změny adresy po zápisu
T _{WWT}	20		Doba obratu WEn
T _{WTR}	T _{OSC}		Čtení po zápisu

V následující tab. 3.7 je uvedena mapa registrů, ve kterých je možno nastavovat parametry obvodu a zároveň z nich číst data přijímaných tagů a také statistické informace a informace o chybách různého druhu.

Tab. 3.7: Mapa adres registrů [1]

Adresa a[3:0]	Název registru	Popis	Délka [Bytů]	Typ
0x0	CONFIG	Konfigurace	23	RW
0x1	ACK CONFIG	Standardní ACK konfigurace	5-12	RW
0x2	NACK CONFIG	Standardní NACK konfigurace	4-11	RW
0x3	XACK CONFIG	Standardní XACK konfigurace	5-12	RW
0x4	XNACK CONFIG	Standardní XNACK konfigurace	4-11	RW
0x5	INT MASK	Maska zdrojů přerušení	1	RW
0x6	CONTROL1	Kontrolní registr 1	1	RW
0x7	CONTROL2	Kontrolní registr 2	1	RW
0x8	CMD1	Řídící registr 1	7-70	RW
0x9	CMD2	Řídící registr 2	5-12	RW
0xA	STATUS	Stavový registr	1	RO
0xB	ERROR	Chybový registr	1	RO
0xC	SLOT	Slotový kontrolní registr	1	RW
0xE	DATA	Přijátá data	4-72	RO
0xF	STATISTIC	Čítače statistik	10	RO

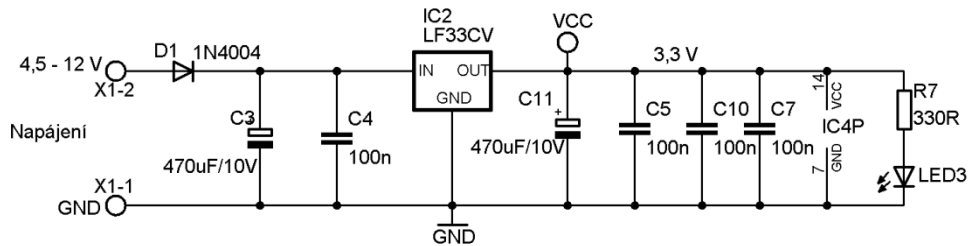
Schéma zapojení obvodu je uvedeno na obr. 3.12. Význam a popis zapojení jednotlivých pinů je uvedeno v tab. 3.5. Pro vytvoření taktovacího kmitočtu 24 MHz je zde použit oscilátor sestavený ze dvou hradel obvodu 74LVX04D [11] a krystalu s $f_{OSC} = 24$ MHz. Označení LVX znamená, že je obvod schopen pracovat na vysokých kmitočtech (typicky $f_{max} = 40$ MHz; minimálně $f_{max} = 25$ MHz) s malým napájecím napětím ($V_{CC} = 3,3V$). Standardní obvody HCT, ALS atd. jsou buď na vysoké kmitočty s napájecím napětím $V_{CC} = 5$ V, anebo na nízké napětí $V_{CC} = 3,3V$, ale jen pro nízké kmitočty. Je možno použít také programovatelné oscilátory, jako je například SG8002, ale jejich cena je mnohokrát vyšší (cca 160,- Kč) než cena tohoto zapojení (cca 20,- Kč).



Obr. 3.12: Zapojení obvodu EM4298 a jeho synchronizace

3.1.4 Napájení

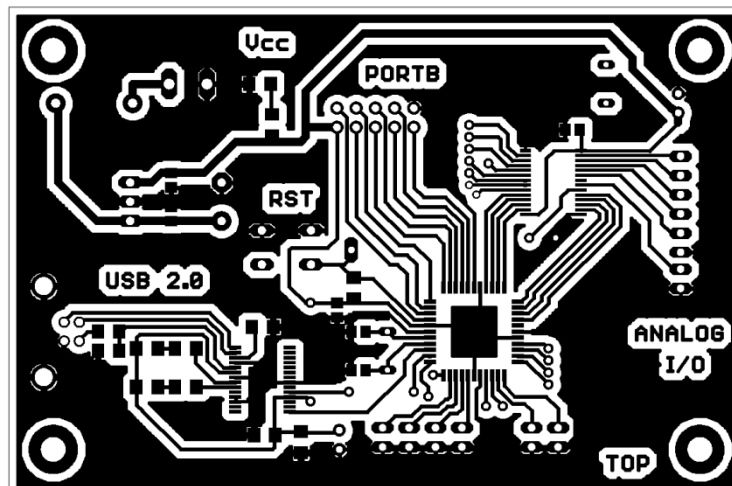
Napájení je řešeno pomocí stabilizátoru napětí LF33CV [12], pomocí kterého je získáno stabilizované napětí $V_{cc} = 3,3 \text{ V}$ (zatížení $I_{O_{max}} = 1 \text{ A}$). Na vstupních svorkách konektoru je zapojena ochranná dioda proti přepólování a přítomnost napájení je indikována pomocí červené LED diody.



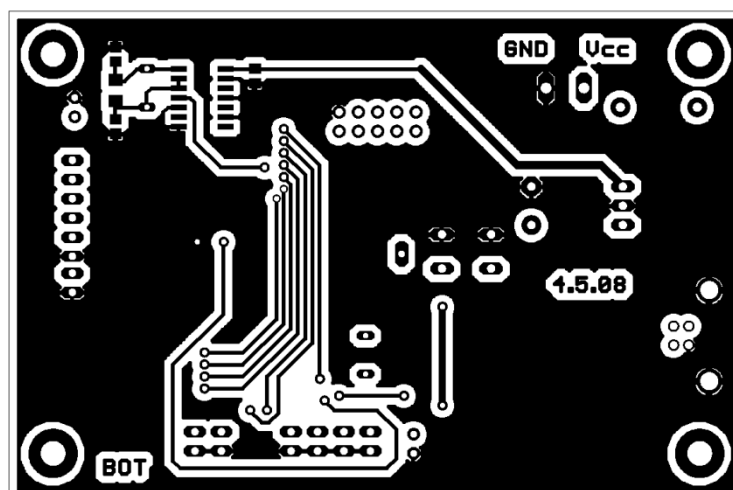
Obr. 3.13: Zapojení napájení

3.1.5 Konstrukce modulu

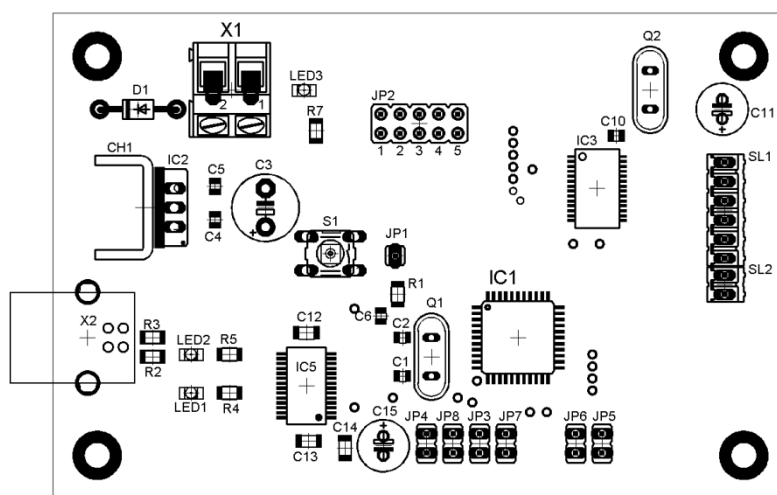
Modul zpracování dat se skládá ze čtyř částí, a to: USB rozhraní, řídicího mikrokontroléru ATmega32L, obvodu EM4298 a napájení. Deska plošného spoje je oboustranná a má rozměry 97 x 65 mm. Většina použitých součástek je SMD pro snadnější montáž a jejich nižší cenu. Předloha plošného spoje z obou stran (TOP – horní strana, BOTTOM – spodní strana) je uvedena na obr. 3.14 a na obr. 3.15 v měřítku 1:1 a spodní strana je pro lepší orientaci zrcadlena. Dále jsou na obr. 3.16 a obr. 3.17 uvedeny osazovací plánky a v tab. 3.8 je seznam použitých součástek. Návrh je proveden v programu Eagle 4.16r2.



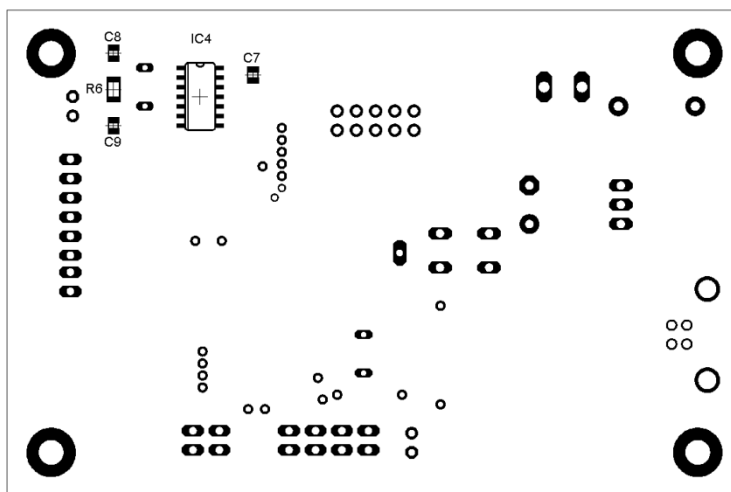
Obr. 3.14: Plošný spoj modulu DSP – strana TOP



Obr. 3.15: Plošný spoj modulu DSP – strana BOTTOM



Obr. 3.16: Osazovací plánec modulu DSP – strana TOP



Obr. 3.17: Osazovací plánec modulu DSP – strana BOTTOM

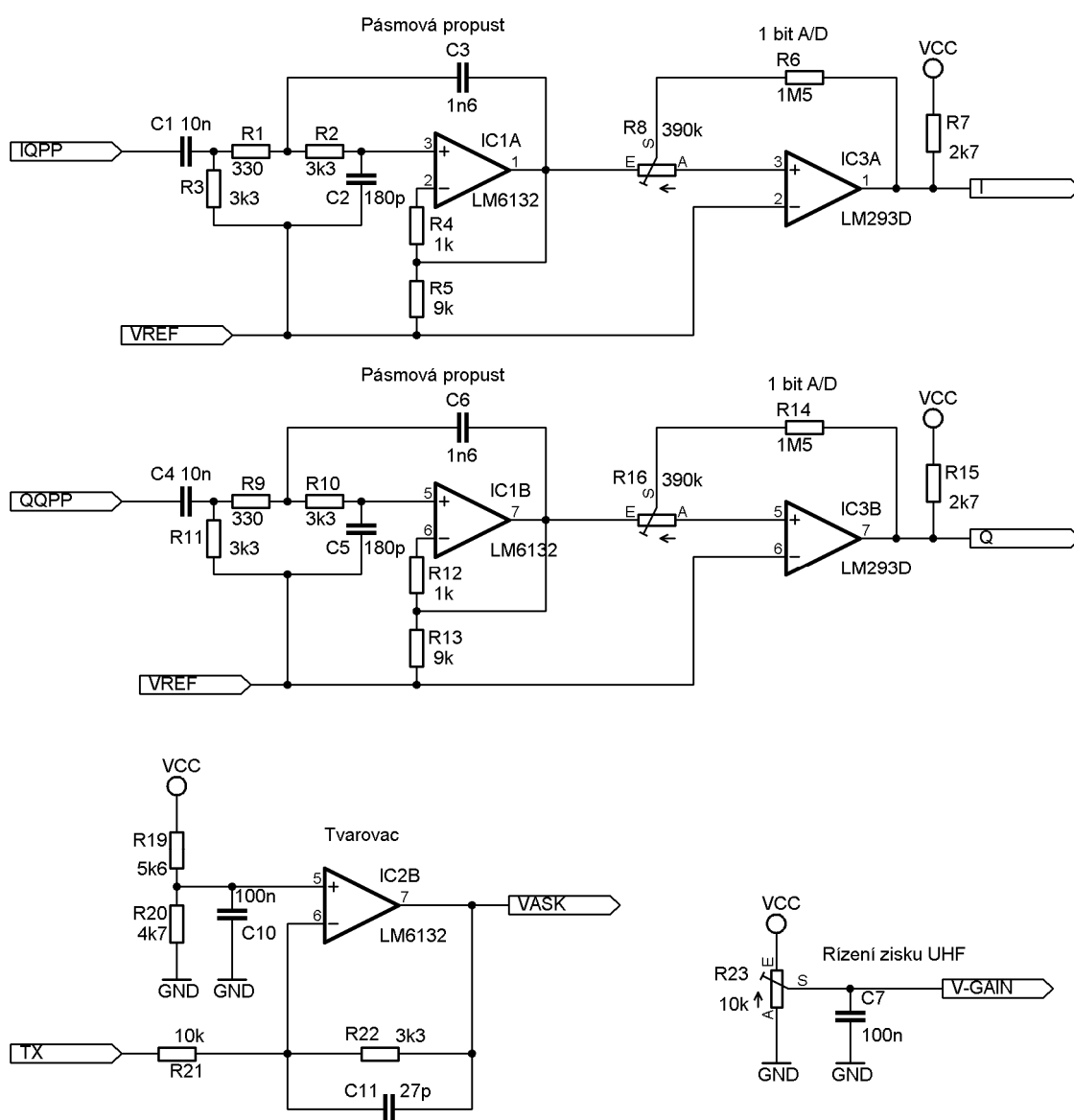
Tab. 3.8: Seznam součástek modulu DSP

Název	Hodnota	Pouzdro	Popis	*Cena Kč/ks
C1, C2, C8, C9	22p	0805	Kondenzátory	0,50
C3, C11	470uF/10V	E2,5-7		0,50
C4 až C7, C10, C12 až C14	100n	0805		2,72
C15	10uF/16V	E2,5-7		1,32
R1	1k	1206	Rezistory	0,14
R2	10k	1206		0,14
R3	4k7	1206		0,14
R4, R5, R7	330R	1206		0,14
R6	1M	1206		0,14
Q1	8 MHz	HC49U/S	Krystaly	14,64
Q2	24 MHz	HC49U/S		13,17
D1	1N4004	DO41-10	Dioda	0,58
LED1	YELLOW	1206	LED diody	2,58
LED2	GREEN	1206		2,58
LED3	RED	1206		2,58
JP1		JP01	Propojky (lámací patice)	18,32 (32 pinů)
JP2		JP5Q		
JP3 až JP8		JP1		
SL1	M06S	06P		
SL1	M02S	02P		
S1		B3F-10XX	Mikrospínač	5,45
X1	AK300/2	AK300/2	Svorkovnice	8,76
X2	USB-1X90B PCB	85-32004-00X	USB-B konektor	13,91
IC1	ATmega32L	TQFP44	Integrované obvody	58,79
IC2	LF33CV	TO-220		8,76
IC3	EM4298	SSOP28DB		250
IC4	74HCT04D	SO14		6,55
IC5	FT232RL	SSOP28		62,47
CH1	V71102	V71102	Chladič	5,95

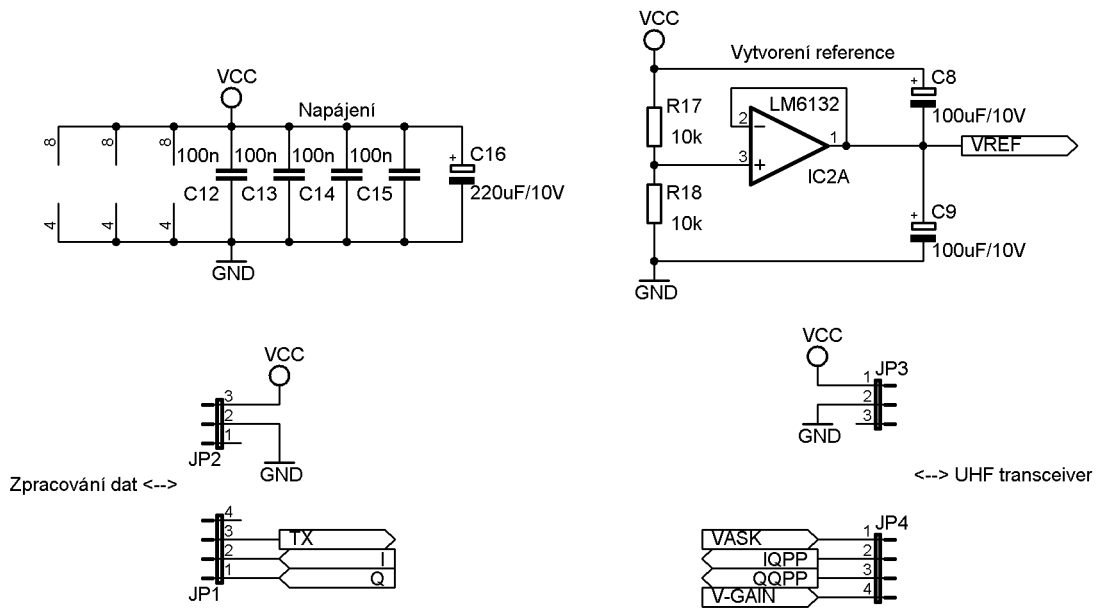
*zdroj www.tme.cz

3.2 A/D převod, filtrace a úprava signálu

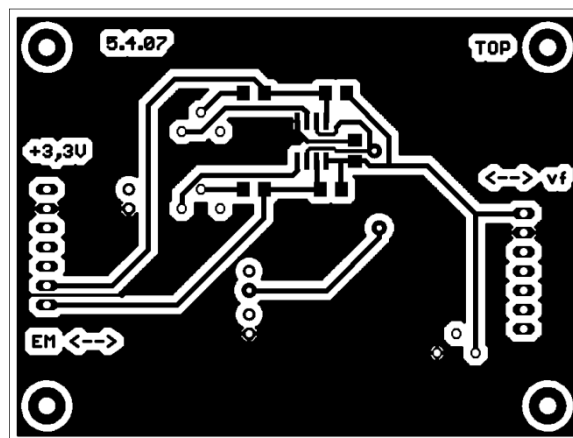
Jedná se o analogový interface, který slouží k odfiltrování vstupního signálu pomocí pásmové propusti s propustným pásmem od 3 kHz do 400 kHz (útlum 6 dB) a následné převedení signálu pomocí 1 bitového A/D komparátoru s hysterezí na digitální signál. Výstupní signál modulu zpracování dat je upraven pro UHF transceiver a to tak, že pokud je na vstupu tvarovače úroveň L (0 V), je na výstupu napětí 2V. Pokud je na vstupu tvarovače úroveň H (3,3 V), je na výstupu napětí 1V. Schéma zapojení je převzato z [13] a hodnoty součástek jsou upraveny pro požadovanou funkci. Návrh pásmových propustí a tvarovače signálu byl vytvořen pomocí programu WEBENCH, který je umístěn na internetových stránkách výrobce [14] zde použitých operačních zesilovačů [15] a komparátorů [16]. Schémata zapojení, plošný spoj o rozměrech 76 x 58 mm (zobrazen v měřítku 1:1) a výsledky simulací, pro ověření funkčnosti obvodu pomocí programu PSpice 10.0, jsou uvedeny na následujících obrázcích.



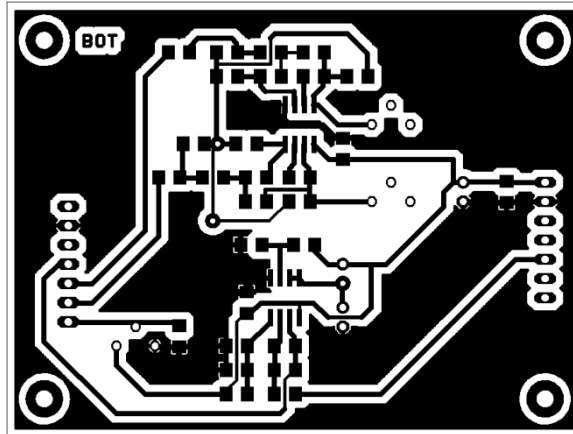
Obr. 3.18: Schéma zapojení pásmové propusti s 1 bit A/D a tvarovače signálu [13]



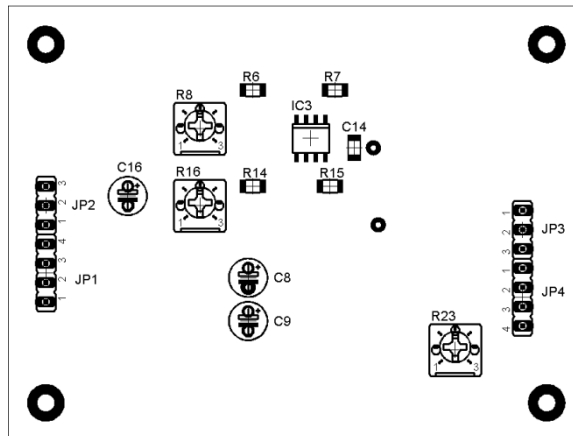
Obr. 3.19: Schéma zapojení napájení a konektorů [13]



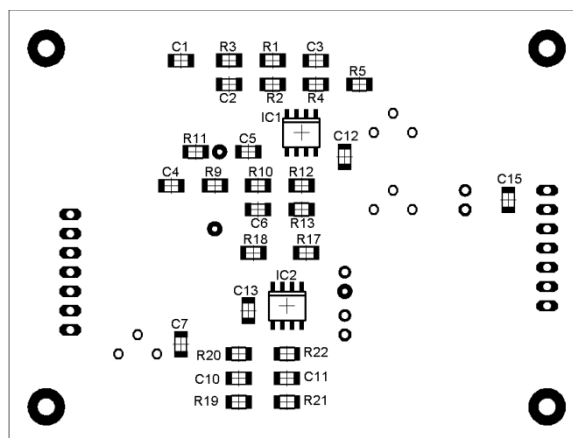
Obr. 3.20: Plošný spoj analogového rozhraní – strana TOP



Obr. 3.21: Plošný spoj analogového rozhraní – strana BOTTOM



Obr. 3.22: Osazovací plánek analogového rozhraní – strana TOP

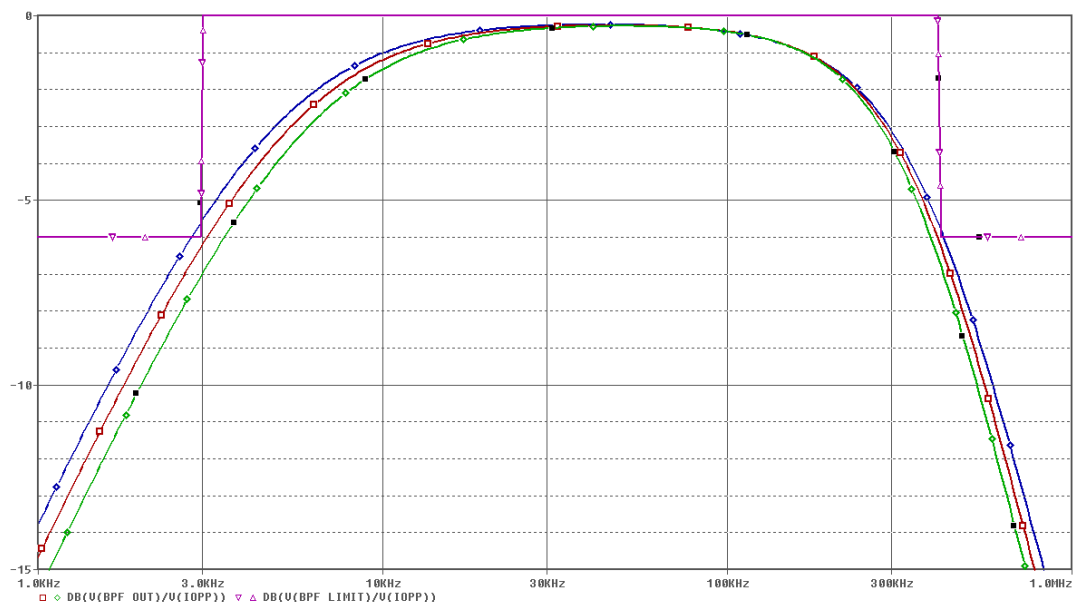


Obr. 3.23: Osazovací plánek analogového rozhraní – strana BOTTOM

Tab. 3.9: Seznam součástek analogového rozhraní

Název	Hodnota	Pouzdro	Popis	*Cena Kč/ks
C1, C4	10n	1206	Kondenzátory	0,50
C2, C5	180p	1206		0,50
C3, C6	1n6	1206		0,50
C7,C10, C12 až C15	100n	1206		0,50
C8, C9	100uF/10V	E2,5-5		1,32
C11	27p	1206		0,50
C16	220uF/10V	E2,5-5		2,72
R1, R9	330R	1206	Rezistory	0,14
R2, R3, R10, R11, R22	3k3	1206		0,14
R4, R12	1k	1206		0,14
R5, R13	9k	1206		0,14
R6, R14	1M5	1206		0,14
R7, R15	2k7	1206		0,14
R17, R18, R21	10k	1206		0,14
R19	5k6	1206		0,14
R20	4k7	1206		0,14
R8, R16	390k	B25P		Trimry
R23	10k	B25P	5,81	
JP1, JP4		JP4	Propojky (lámací patice)	18,32
JP2, JP3		JP2		(32 pinů)
IC1, IC2	LM6132	SO08	Integrované obvody	94,92
IC3	LM293D	SO08		4,34

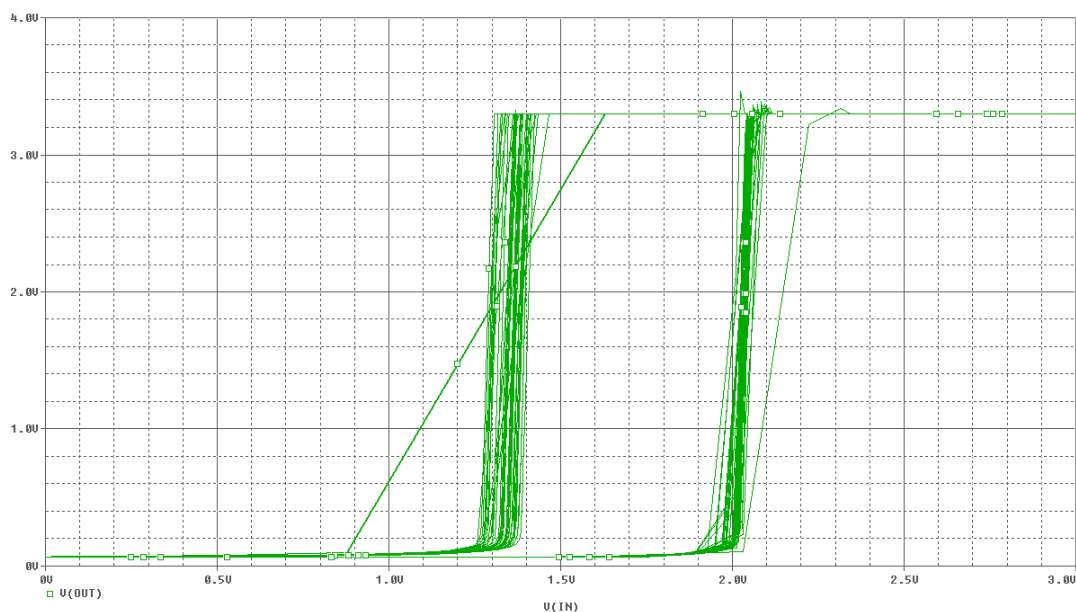
*zdroj www.tme.cz



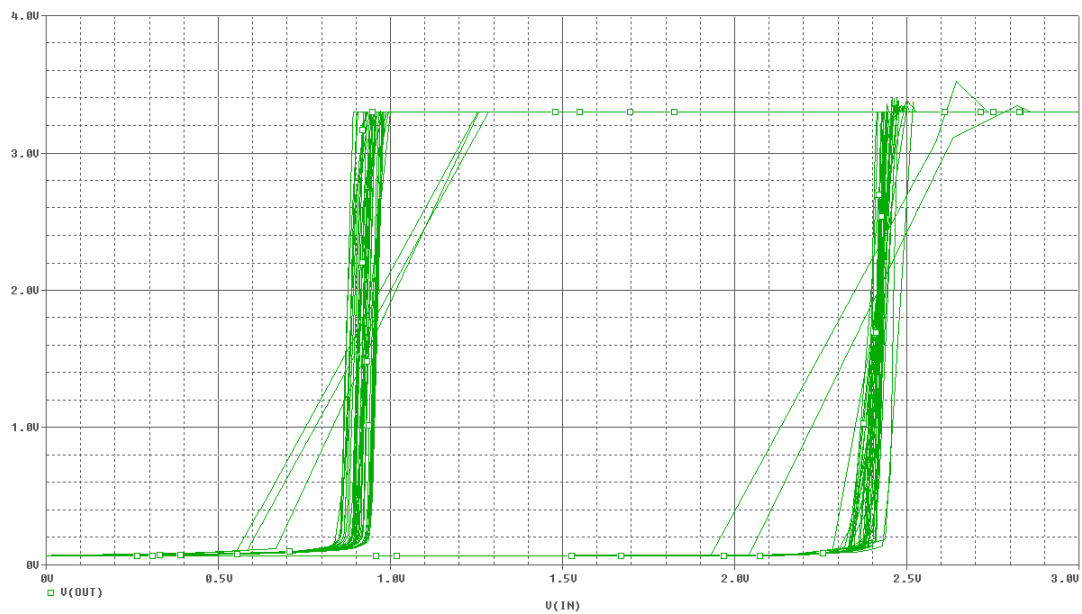
Obr. 3.24: Modulová charakteristika pásmové propusti

Červená modulová charakteristika platí pro použití přesných součástek, jejichž hodnoty jsou vyznačeny ve schématu. Protože tolerance součástek mohou mít zásadní vliv na parametry filtru, jsou zde uvedeny také nejhorší možné případy výběru součástek (analýza Worst-case). Tolerance rezistorů jsou uvažovány 1 % a tolerance kondenzátorů 10 %. Pak modrá charakteristika uvádí maximální odchylku pro kladné hodnoty tolerance a zelená uvádí maximální odchylku pro záporné hodnoty tolerance.

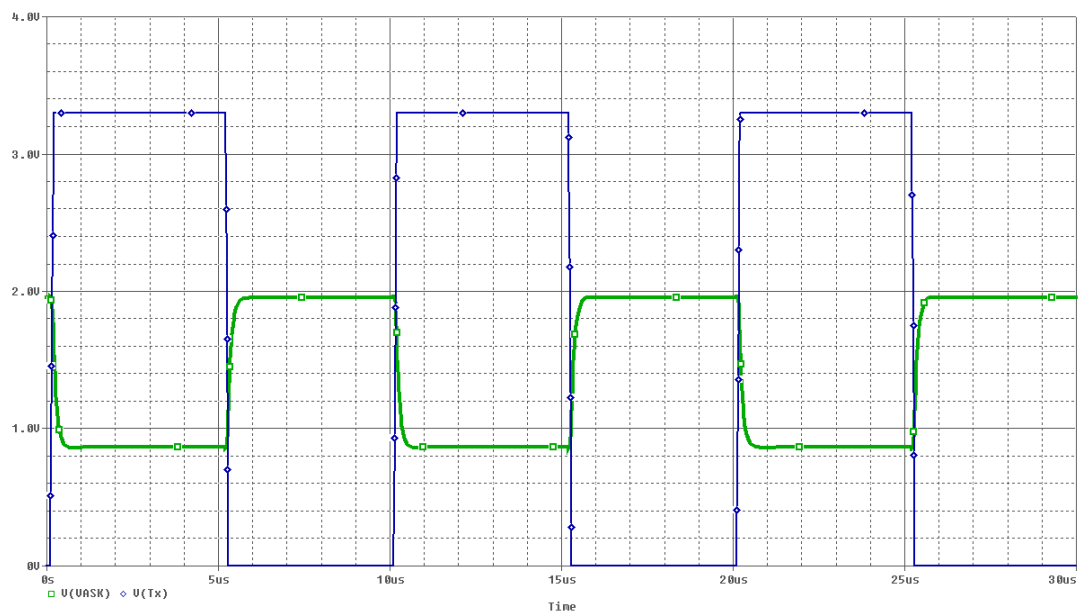
Ze zjištěných průběhů je zřejmé, že filtr je navržen správně. Pouze při nejhorších případech odchylek jednotlivých součástek je mírně překročeno propustné pásmo, ale pro dané použití, kdy budeme porovnávat hodnoty jen jednobitovým A/D převodníkem (komparátorem), a protože pravděpodobnost výběru součástek tak, aby nastal nejhorší případ, je velmi malá, je tato přesnost zcela dostačující.



Obr. 3.25: Převodní charakteristika komparátoru pro nastavení potenciometru $P = 0,1$ (jezdec S blíže k E) a pracovní kmitočet $f = 100$ kHz



Obr. 3.26: Převodní charakteristika komparátoru pro nastavení potenciometru $P = 0,1$ (jezdec S blíže k A) a pracovní kmitočet $f = 100$ kHz



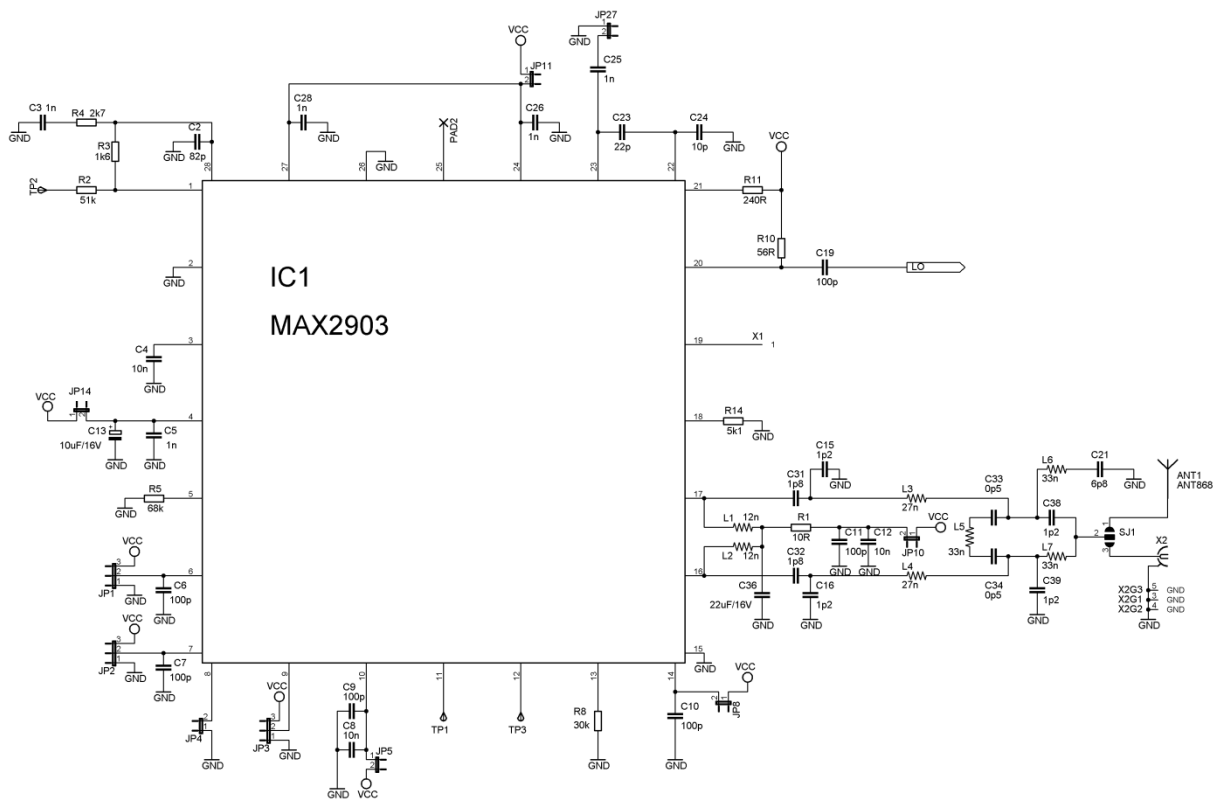
Obr. 3.27: Časový průběh výstupního napětí tvarovače signálu pro pracovní kmitočet $f = 100$ kHz

Z časového průběhu je zřejmé, že tvarovač signálu pracuje správně dle požadavků, tj. při vstupní úrovni L ($U_{TX} = 0V$) je výstupní úroveň napětí $U_{VASK} \cong 2V$. Při vstupní úrovni H ($U_{TX} = 3,3V$) je výstupní úroveň napětí $U_{VASK} \cong 1V$.

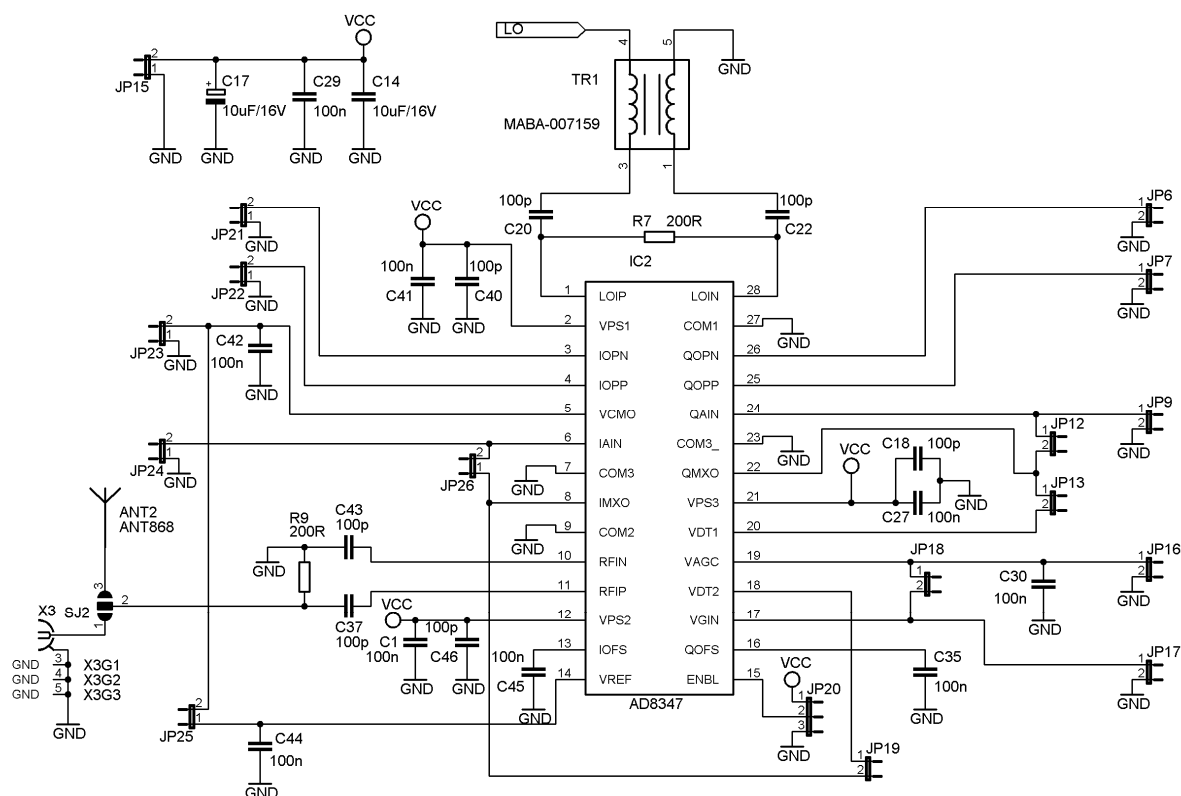
Funkčnost navrženého zapojení byla také ověřena na sestaveném modulu a naměřené hodnoty odpovídaly průběhům zjištěných programem PSpice.

3.3 UHF transceiver

Schéma UHF transceiveru vychází ze zapojení vývojových kitů integrovaných obvodů MAX2903 (vysílač) [17] a AD8347 (kvadrurní přijímač) [18]. Jsou zde ponechány některé možnosti variability funkce obvodů pro pozdější možnost jejich změny. Dále jsou zde dvě prutové antény s možností výběru zda signál připojíme k nim (velmi levné řešení), nebo k externím anténám pomocí R-SMA konektorů (pokud se prutové antény neosvědčí – polarizace, zisk, vzájemná vzdálenost apod.). Schémata zapojení a plošný spoj o rozměrech 100 x 80 mm (zobrazen v měřítku 1:1) jsou na následujících obrázcích.



Obr. 3.28: Schéma zapojení UHF transceiveru – vysílací část

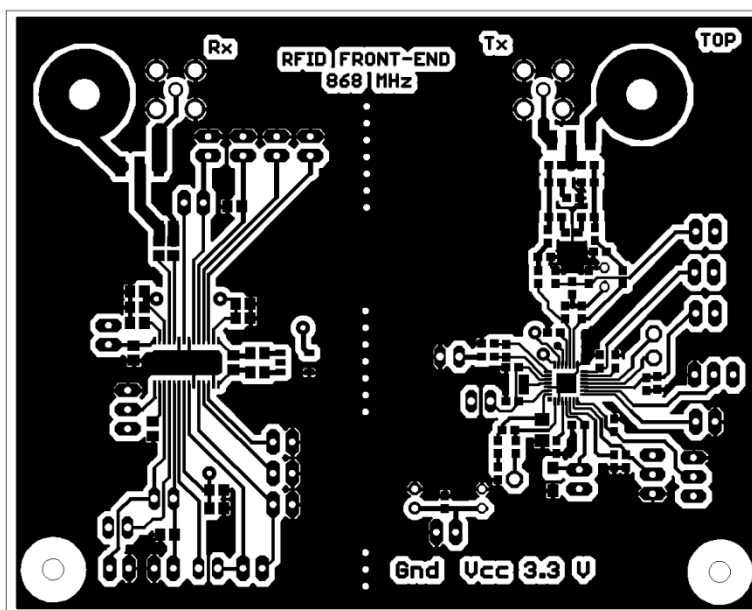


Obr. 3.29: Schéma zapojení UHF transceiveru – přijímací část

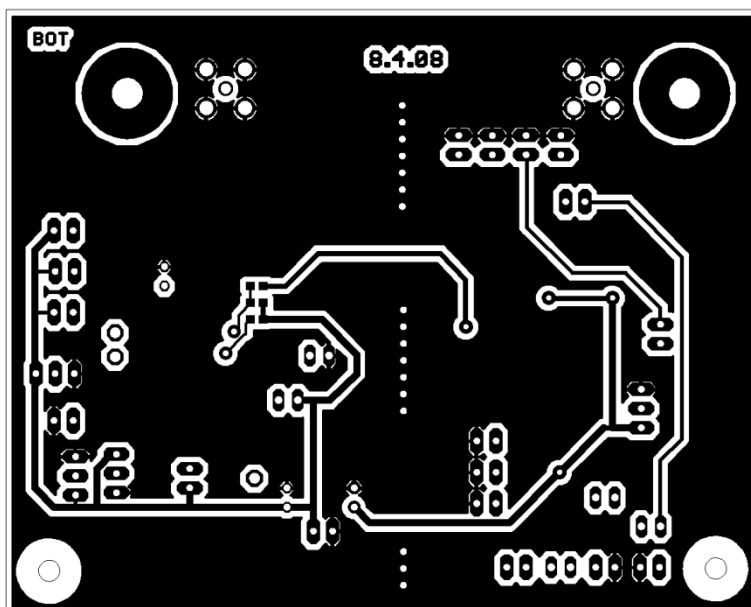
Popis propojek, konektorů a jejich význam

- JP1 až JP3 – řízení obvodu – všechny se nastaví na úroveň H (Vcc)
- JP15 – napájení obvodu (Vcc = 3,3 V)
- JP5, JP8, JP10, JP11, JP14 – napájení – propojeny k Vcc
- JP27 – hodinový vstup synchronizace PLL – připojen referenční kmitočet 13,78 MHz, pro vytvoření kmitočtu 868 MHz (lze použít i krystal)
- JP6, JP7, JP21, JP22 – diferenční výstupy I a Q
- JP9, JP12, JP13, JP16 až JP19, JP23 až JP26 – nastavovací propojky a signálové konektory – jsou ve výchozí konfiguraci dle katalogových dat
- JP20 – povolení funkce obvodu AD8347 – nastaven na H, případně je možno řídit obvodem EM4298 nebo pomocí mikrokontroléru
- X1 – testovací pin funkčnosti PLL
- TP1 – vstup VASK
- TP3 – indikace zachycení PLL

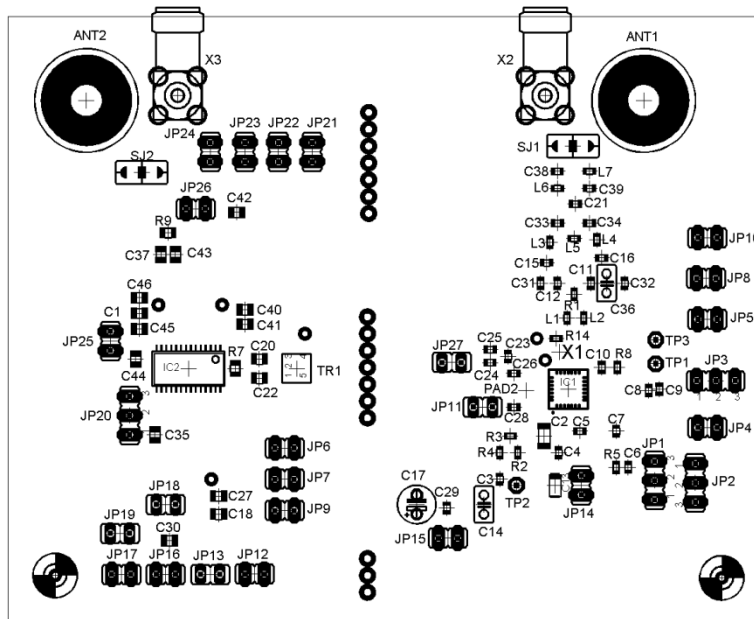
Bližší informace jsou uvedeny v katalogových listech obvodu MAX2903 [17] a AD8347 [18].



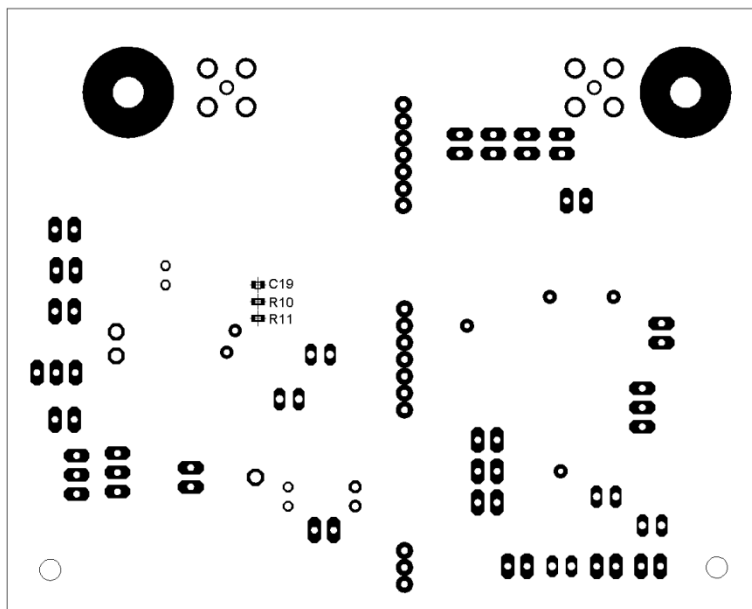
Obr. 3.30: Plošný spoj UHF transceiveru – strana TOP



Obr. 3.31: Plošný spoj UHF transceiveru – strana BOTTOM



Obr. 3.32: Osazovací plánek UHF transceiveru – strana TOP



Obr. 3.33: Osazovací plánek UHF transceiveru – strana BOTTOM

Tab. 3.10: Seznam součástek UHF transceiveru

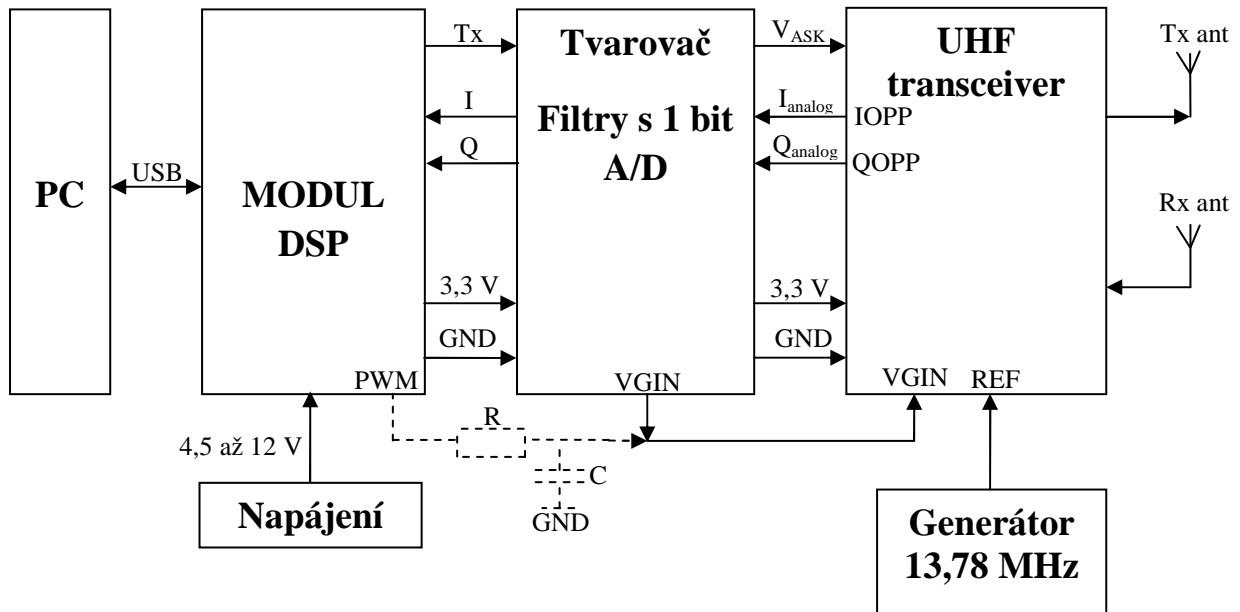
Název	Hodnota	Pouzdro	Popis	*Cena Kč/ks	
C1, C27, C30, C35, C41, C42, C44, C45	100n	0805	Kondenzátory	0,50	
C2	82p	1206		0,50	
C3, C5, C25, C26, C28	1n	0603		0,50	
C4, C8, C12	10n	0603		0,50	
C6, C7, C9 až C11, C18 až C20, C22, C37, C40, C43, C46	100p	0603		1,32	
C13	10uF/16V	SMC_A		2,70	
C14, C17	10uF/16V	C025-025x50		1,32	
C15, C16, C38, C39	1p2	0603		0,50	
C21	6p8	0603		0,50	
C23	22p	0603		0,50	
C24	10p	0603		0,50	
C29	100n	0603		0,50	
C31, C32	1p8	0603		0,50	
C33	0p5	0603		1,30	
C36	22uF/16V	C025-025x50		1,47	
L1, L2	12n	0603		Cívky	4,50
L3, L4	27n	0603			4,50
L5 až L7	33n	0603	4,50		
R1	10R	0603	Rezistory	0,14	
R2	51k	0603		0,14	
R3	1k6	0603		0,14	
R4	2k7	0603		0,14	
R5	68k	0603		0,14	
R7, R9	200R	0603		0,14	
R8	30k	0603		0,14	
R10	56R	0603		0,14	
R11	240R	0603		0,14	
R14	5k1	0603		0,14	
ANT1, ANT2	ANT868	ANT868	Antény	49,50	
SJ1, SJ2	SJ2WW	SJ2WW	Propojky (lámací patice)	18,32 (32 pinů)	
JP1 až JP3, JP20	JP2E	JP2V			
JP4 až JP19, JP21 až JP27	JP1E	JP1V			
TP1 až TP3	TPSPAD1-13	TPSPAD1-13	Testovací PAD	-----	
X1	ELLIPT-PADS	SMD-ELLIPSE	SMA konektor	56,20	
X2, X3	BU-SMA-H	BU-SMA-H	Balanční transformátor	61,32	
TR1	MABA-007159	MABA-007159	Integrované obvody	173,00	
IC1	MAX2903	MAX2903		108,12	
IC2	AD8347	AD8347			

*zdroje www.tme.cz, www.maxim-ic.com, www.analog.com, www.coilcraft.com

Ceny integrovaných obvodů, cívek a balančního transformátoru jsou pouze orientační, protože byly obdrženy jako vzorky a uvedené ceny se týkají odběru několika tisíc kusů.

3.4 Propojení modulů

Propojení jednotlivých modulů včetně napájecího zdroje a generátoru referenčního kmitočtu je uvedeno na následujícím obr. 3.34. Řízení zisku přijímače je možné pomocí trimru umístěného na desce analogového rozhraní, nebo pomocí obslužného programu v PC, který řídí pomocí PWM (RC integrační člen filtruje signál PWM na analogový D/A signál) velikost napětí VGIN.



Obr. 3.34: Blokové schéma propojení modulů

4 Software pro ATmega32L

Jako řídicí software pro mikrokontrolér ATmega32L je použit firmware firmy ASICentrum s. r. o., která vytvořila již zmíněný obvod EM4298. Firmware je určený pro obvod ATmega8L a je vytvořen v programu WinAVR verze 2004.04.04. Komunikační rychlost sériové linky je pevně nastavena na 38400 bit/s, 8 bitů, bez parity, 1 stopbit. Struktura dat odesílaných a přijímaných pomocí sériové linky počítače je následující:

4.1 Příkazy pro sériovou linku

Všechny příkazy mají hexa číselný tvar, to znamená čísla v rozsahu 00 až FF.

4.1.1 Hlavní zápis

Příkaz: 70 RR {DD}*

RR je číslo registru

DD je libovolné množství datových bytů (určeno velikostí RR registru) zapisovaných do RR registru

Odpověď: 70 EE TT

EE je chybový kód

TT je počet položek ve vyrovnávací paměti firmware mikrokontroléru (zahrnující aktuální odpověď)

Vedlejší jev: poslední hodnota registru Control1 RFON je uložena do vnitřní proměnné pro automatické ošetření přerušení

4.1.2 Hlavní čtení

Příkaz: 71 RR LL

RR je číslo registru

LL je libovolné množství čtených bytů

Odpověď: 71 EE TT {DD}LL

EE je chybový kód

TT je počet položek ve vyrovnávací paměti firmware mikrokontroléru (zahrnující aktuální odpověď)

DD jsou data, LL je počet datových bytů

4.1.3 Čtení jednotlivých položek vyrovnávací paměti

Příkaz: 72

Odpověď: 72 EE TT {BB}*

EE je chybový kód

TT je počet položek ve vyrovnávací paměti firmware mikrokontroléru (zahrnující aktuální odpověď)

BB je záznam položky ve vyrovnávací paměti

4.1.4 Vynucené čtení

Vyrovnávací paměť je přeplněna, je provedeno jednotlivé čtení (obsluha přerušení).

Příkaz: 73

Odpověď: 73 EE TT {BB}*

EE je chybový kód

TT je počet položek ve vyrovnávací paměti firmware mikrokontroléru (zahrnující aktuální odpověď)

BB je záznam položky ve vyrovnávací paměti

4.1.5 Proud dat z vyrovnávací paměti

Příkaz: 74

Odpověď: 74 00 TT

TT je počet položek v odpovědi snížených namísto aktuálního množství položek

4.1.6 Zápis před proudem dat

Příkaz: 75 RR {DD}*

RR je číslo registru

DD je libovolné množství datových bytů (určeno velikostí RR registru) zapisovaných do RR registru

Odpověď: 75 EE TT

EE je chybový kód

TT je počet položek ve vyrovnávací paměti firmware mikrokontroléru (zahrnující aktuální odpověď)

Vedlejší jev: poslední hodnota registru Control1 RFON je uložena do vnitřní proměnné pro automatické ošetření přerušení

Vedlejší jev: mezi proudem dat z vyrovnávací paměti mikrokontroléru a příkazem převodu je provedeno přerušení

4.1.7 Zápis do registru Control2 před proudem dat

Příkaz: 76 XX YY

XX je hodnota, která se zapíše do registru Control2 ihned

YY je hodnota, která se zapíše do registru Control2 po dalším přerušení

Odpověď: 76 EE TT

EE je chybový kód

TT is je počet položek ve vyrovnávací paměti firmware mikrokontroléru (zahrnující aktuální odpověď)

Poznámka: Tento příkaz může být použit pro dva řízené přenosy, například zápis do obvodu IPX-RW EM4444

4.1.8 Zápis do registru Control2 a Control1

Příkaz: 77 XX YY

XX je hodnota, která se zapíše do registru Control2 ihned

YY je hodnota, která se zapíše do registru Control1 jako další

Odpověď: 77 EE TT

EE je chybový kód

TT je počet položek ve vyrovnávací paměti firmware mikrokontroléru (zahrnující aktuální odpověď)

Vedlejší jev: Jestliže přerušení je uplatněno před zápisem registrů, aktuální hodnoty (RFON, ClearStatCnts, Clear TTO, DataRead) jsou zapsány do Control1 registru dvakrát

Vedlejší jev: Vyrovnávací paměť mikrokontroléru je prázdná před zápisem registru

Poznámka: Tento příkaz může být použit pro posílání příkazů a okamžitý návrat

4.1.9 Dvojitý zápis do registru Control1

Příkaz: 78 XX YY

XX je hodnota, která se zapíše do registru Control1 ihned

YY je hodnota, která se zapíše do registru Control1 jako další

Odpověď: 78 EE TT

EE je chybový kód

TT je počet položek ve vyrovnávací paměti firmware mikrokontroléru (zahrnující aktuální odpověď)

Vedlejší jev: Vyrovnávací paměť je prázdná před zápisem registru

Poznámka: Tento příkaz může být použit pro nastavení dvou nezávislých hodnot registru Control1 najednou

4.2 Doplnění a úprava firmware

Ve firmware jsou provedeny pouze drobné změny potřebné pro jiné vývojové prostředí, jiný typ použitého mikrokontroléru a více možností následného využití s dalšími periferiemi připojenými k mikrokontroléru. Pro velkou obsáhlost zdrojových kódů, zde uvedu pouze stručný popis funkce a změny v programu. Kompletní soubory jsou umístěny na příloženém CD.

Program je vytvořen jako čtyřúrovňový, kde hlavním souborem je main.c, ve kterém probíhá základní nastavení periferií (nastavení portů I/O, pull-up). V dalším souboru level2.c je nízkoúrovňové zpracování dat (obsluha čtení a zápisu dat obvodu EM4298). Ve třetí úrovni, soubor level3.c je hlavní smyčka programu se zpracováním dat z level2.c a v poslední čtvrté úrovni, soubor level4.c, je obsluha sériové linky.

Pro program AVR Studio 4.13, navržený plošný spoj a daný mikrokontrolérem ATmega32L jsou provedeny následující změny zdrojových kódů:

- Do všech souborů (main.c, level2.c až level3.c) je nutno dopsat knihovnu pro rozpoznání bitových operací.

```
#include <compat/deprecated.h>
```

- V souborech main.c a level4.c dopsat proměnnou pro oscilátor.

```
#define OSCCALVAL 0xB2
```

- Ve všech výskytech předefinovat datovou sběrnici na PORTA.

- V hlavičkovém souboru level1.h předefinovat piny jednotlivých portů a ve všech výskytech předefinovat také části zdrojového kódu, které pracují s danými porty C a D.

```
//PORTC pin position
#define WEN_PIN      0
#define RDN_PIN      1
#define A0_PIN       4
#define A1_PIN       5
#define A2_PIN       6
#define A3_PIN       7
//PORTD pin position
#define DBG1_PIN     0
#define DBG2_PIN     1
#define INTERRUPT_LINE 2
#define CSN_PIN      3
#define DBG3_PIN     4
#define PWM1_PIN     5
#define DBG4_PIN     6
#define PWM2_PIN     7
```

Protože uvedený mikrokontrolér má k dispozici také 3 PWM (použití jako D/A převodník), je do uvedených programů připsán zdrojový kód, který umožňuje pomocí sériové linky ovládat jeden z těchto modulátorů. Toho lze využít například při řízení zisku přijímače, který se ovládá právě pomocí řídicího napětí. Vytvořený zdrojový kód a jeho použití je uvedeno níže.

Řízení D/A pomocí PWM

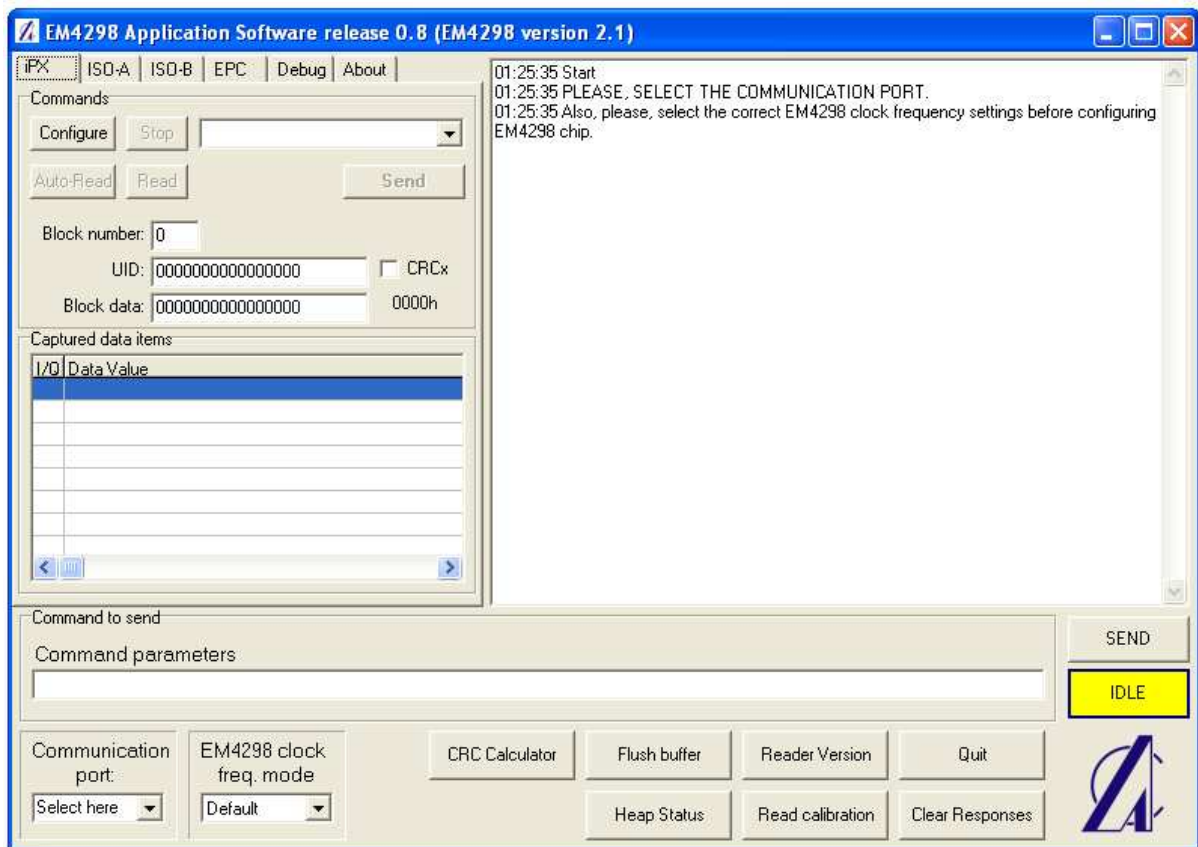
Příkaz: 68 XX

XX je hodnota napětí v hexa tvaru (00 - minimum = 0V, FF maximum = Vcc)

Zdrojový kód spolu s proměnnými je umístěn v souboru level 4.c a je následující:

```
uart_PWM[position_PWM]=UDR;
if (uart_PWM[0]==0x68) //příkaz 68
{
    switch(position_PWM){
        case 0: position_PWM++; break;
        case 1: position_PWM=0;
                OCR1AL=uart_PWM[1]; //nastavení PWM
                uart_PWM[0]=0x00; //smazání příznaku
                break;
        default:position_PWM=0;break;
    }
}
else
{
    position_PWM=0;
}
```

Uvedený program je zkompileován a nahrán do mikrokontroléru pomocí sběrnice SPI. Je také možné zavedení bootloaderu a poté nahrávání dat sériovou linkou RS232. Tím ušetříme čas při dalším případném přeprogramování a obejdeme se bez programátoru.



Obr. 5.2: Ladicí program pro PC

Zdrojové kódy programů jsou umístěny na příloženém CD. Připsaný zdrojový kód pro ovládání PWM je následující.

```
void __fastcall TMainForm::ButtonSETClick(TObject *Sender)
{
    visualParams.currentCommand = EM4298_GENERAL_COMMAND;
    Label3->Caption=FormatFloat("0.000 V",(3.3/255)*(255-TrackBar1->Position));
    visualParams.commandString = "68"+IntToHex(StrToInt(255-TrackBar1->Position),2);
    AddCmd( TCOM_SEND );
}
//-----

void __fastcall TMainForm::TrackBar1Change(TObject *Sender)
{
    Label4->Caption=FormatFloat("0.000 V",(3.3/255)*(255-TrackBar1->Position));
}
//-----
```

Závěr

Modul digitálního signálového procesoru byl vytvořen s pomocí integrovaného obvodu EM4298, který svou cenou předčí běžné DSP a zároveň podporuje také všechny běžné standardy RFID.

Vytvořené moduly byly otestovány a fungují správně, kromě modulu UHF transeiveru, který i přestože se jeví jako zcela funkční (indikace PLL, výstupní kmitočet za děličem PLL i odběr proudu jsou správné), nevysílá žádný signál. Jedná se pravděpodobně o vadný obvod. Funkčnost byla tedy ověřena pomocí testovací desky tzv. TagBoardu, na které jsou umístěny tagy, které jsou vodivě spojeny s modulem DSP. Tímto způsobem bylo ověřeno, že modul DSP funguje správně a přijímá data z jednotlivých tagů.

Jsou zde všechny možnosti, které jednotlivé normy poskytují. To znamená, že je možno přijímat data i kvadraturně, zapisovat data do tagů podporujících jejich zápis, možnost nastavení kódování dat, měnit přenosovou rychlost dle požadavků a mnoho dalších funkcí.

Celková cena kompletní RFID UHF čtečky je cca 1400,- Kč. To je zlomek ceny komerčních výrobků, kde se pohybujeme v řádu desetitisíců Kč.

Během pěti let se počítá s velkým rozvojem RFID technologií, a čtecí zařízení by mělo být součástí každého mobilního telefonu.

Seznam použité literatury

- [1] *Radio-Frequency Identity Protocols Class-1 Generation-2 UHF RFID Conformance Requirement*. EPCglobal, 2005. 94 s.
- [2] Gruber, B. *UCODE EPC 1.19 Training*: PHILIPS, 2005. 47 s.
- [3] *FT232R USB UART I.C. datasheet*: Future Technology Devices International Ltd., 2005. 29 s. Dostupný z WWW: <http://www.ftdichip.com/Documents/DataSheets/DS_FT232R.pdf>.
- [4] HORKEL, M. *Převodník USB na RS232*. 2007. 8 s. Dostupný z WWW: <http://www.mlab.cz/Modules/CommSerial/USB232R01A/DOC/USB232_R0A.cs.pdf>.
- [5] <http://www.ftdichip.com/>
- [6] *ATmega32L datasheet* : Atmel Corporation, 2007. 347 s. Dostupný z WWW: <http://www.atmel.com/dyn/resources/prod_documents/doc2503.pdf>.
- [7] *EM4298 datasheet* : EM Microelectronic, 2007. 19 s.
- [8] <http://www.atmel.com/>
- [9] <http://winavr.sourceforge.net/>
- [10] *AN4XX draft* : EM Microelectronic, 2006. 15 s.
- [11] *74LVX04 datasheet* : ST Microelectronics, 2004. 11 s. Dostupný z WWW: <<http://www.st.com/stonline/products/literature/ds/6313/74lvx04.pdf>>.
- [12] *LFxxAB LFxxC datasheet* : ST Microelectronics, 2008. 49 s. Dostupný z WWW: <<http://www.st.com/stonline/products/literature/ds/2574.pdf>>.
- [13] NEDVĚD, J. *EM4298 : Demonstrator configuration*: ASICentrum, 2007. 2 s.
- [14] http://webench.national.com/appinfo/webench/scripts/my_webench.cgi
- [15] *LM6132/LM6134* : National Semiconductor Corporation, 2004. 16 s. Dostupný z WWW: <<http://cache.national.com/ds/LM/LM6132.pdf>>.
- [16] *LM293 datasheet* : National Semiconductor Corporation, 2002. 15 s. Dostupný z WWW: <<http://cache.national.com/ds/LM/LM193.pdf>>.
- [17] *MAX2900-MAX2904 datasheet* : Maxim Integrated Products, 2007. 19 s., 2007. Dostupný z WWW: <<http://datasheets.maxim-ic.com/en/ds/MAX2900-MAX2904.pdf>>.
- [18] *AD8347 datasheet* : Analog Devices, Inc., 2005. 28 s. Dostupný z WWW: <http://www.analog.com/UploadedFiles/Data_Sheets/AD8347.pdf>.
- [19] MANN, B. *C pro mikrokontroléry*. 1. vyd. Praha : BEN – technická literatura, 2003. 280 s. ISBN 80-7300-077-6.
- [20] *Základní informace o technologii RFID* [online]. 2006 [cit. 2006-10-12]. Dostupný z WWW: <http://www.rfidportal.cz/index.php?page=rfid_obecne>.
- [21] *EM4298 Tag Board*: EM Microelectronic, 2006. 1 s.

Příloha A – seznamy obrázků, tabulek a zkratek

Seznam obrázků

Obr. 1.1:	Kódování dat PIE [1]	12
Obr. 1.2:	Obálky RF signálů [1]	13
Obr. 1.3:	Preamble a rámcová synchronizace[1].....	14
Obr. 1.4:	Kódování dat Millerovým kódem [1].....	15
Obr. 1.5:	Kódování dat kódem FMO [1]	15
Obr. 1.6:	Modulace ASK [2].....	17
Obr. 1.7:	Modulace PSK [2].....	17
Obr. 1.8:	Modulace PR-ASK [2]	18
Obr. 1.9:	Časování linky [1].....	19
Obr. 2.1:	Blokové schéma kompletní RFID čtečky.....	21
Obr. 3.1:	Rozložení pinů na pouzdru SSOP28 [3]	22
Obr. 3.2:	Schéma zapojení obvodu FT232RL.....	24
Obr. 3.3:	Architektura driverů obvodů FTDI.....	25
Obr. 3.4:	Vzhled konfiguračního programu MProg.exe	26
Obr. 3.5:	Rozložení pinů na pouzdru TQFP [6]	28
Obr. 3.6:	Vzhled programu AVR studio.....	29
Obr. 3.7:	Schéma zapojení obvodu ATmega32L	30
Obr. 3.8:	Typické zapojení obvodu EM4298 [7].....	32
Obr. 3.9:	Časové průběhy při čtení dat [7].....	34
Obr. 3.10:	Časové průběhy při zápisu dat [7].....	34
Obr. 3.11:	Časové průběhy čtení dat po zápisu do stejného registru [7]	34
Obr. 3.12:	Zapojení obvodu EM4298 a jeho synchronizace.....	36
Obr. 3.13:	Zapojení napájení	37
Obr. 3.14:	Plošný spoj modulu DSP – strana TOP	37
Obr. 3.15:	Plošný spoj modulu DSP – strana BOTTOM	38
Obr. 3.16:	Osazovací plánec modulu DSP – strana TOP	38
Obr. 3.17:	Osazovací plánec modulu DSP – strana BOTTOM	39
Obr. 3.18:	Schéma zapojení pásmové propusti s 1 bit A/D a tvarovače signálu [13]	40
Obr. 3.19:	Schéma zapojení napájení a konektorů [13].....	41
Obr. 3.20:	Plošný spoj analogového rozhraní – strana TOP	41
Obr. 3.21:	Plošný spoj analogového rozhraní – strana BOTTOM	42
Obr. 3.22:	Osazovací plánec analogového rozhraní – strana TOP.....	42
Obr. 3.23:	Osazovací plánec analogového rozhraní – strana BOTTOM.....	42
Obr. 3.24:	Modulová charakteristika pásmové propusti	43
Obr. 3.25:	Převodní charakteristika komparátoru pro nastavení potenciometru	44
Obr. 3.26:	Převodní charakteristika komparátoru pro nastavení potenciometru	45
Obr. 3.27:	Časový průběh výstupního napětí tvarovače signálu pro pracovní.....	45
Obr. 3.28:	Schéma zapojení UHF transceiveru – vysílací část.....	46
Obr. 3.29:	Schéma zapojení UHF transceiveru – přijímací část	47
Obr. 3.30:	Plošný spoj UHF transceiveru – strana TOP	48
Obr. 3.31:	Plošný spoj UHF transceiveru – strana BOTTOM.....	48
Obr. 3.32:	Osazovací plánec UHF transceiveru – strana TOP.....	49
Obr. 3.33:	Osazovací plánec UHF transceiveru – strana BOTTOM.....	49
Obr. 3.34:	Blokové schéma propojení modulů.....	51
Obr. 5.1:	Ovládací program pro PC.....	56
Obr. 5.2:	Ladicí program pro PC	57

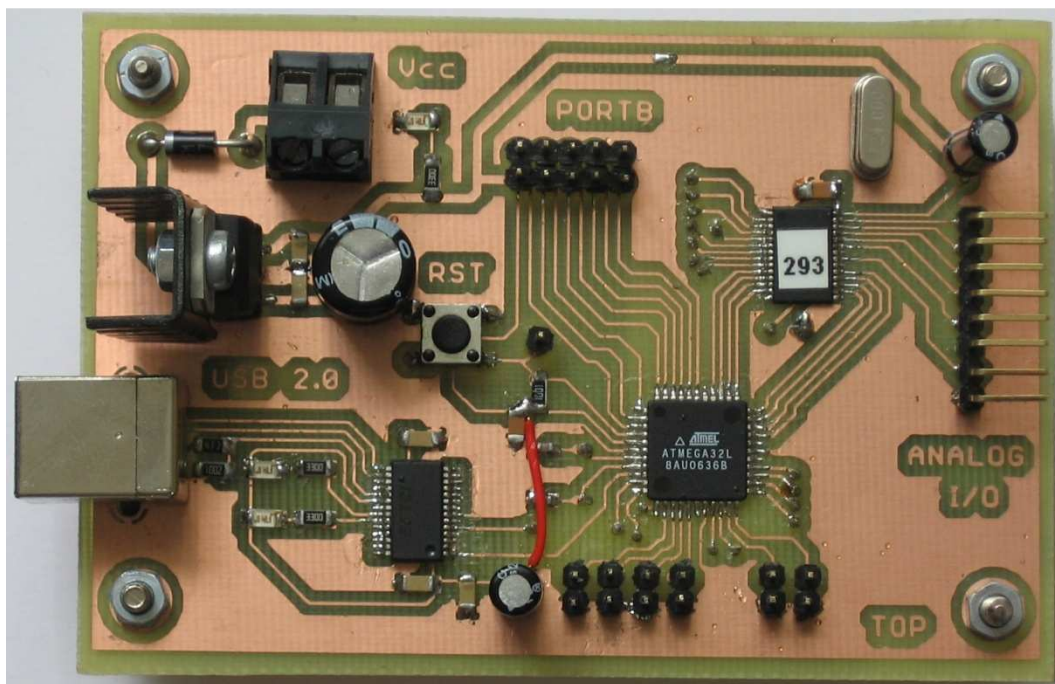
Seznam tabulek

Tab. 1.1:	Parametry obálek RF signálů [1].....	13
Tab. 1.2:	Linková frekvence směrem T => R [1]	16
Tab. 1.3:	Datové rychlosti směrem T => R [1]	16
Tab. 1.4:	Parametry časování linky [1]	19
Tab. 2.1:	Porovnání některých IO používaných pro UHF RFID	20
Tab. 3.1:	Zapojení jednotlivých pinů obvodu FT232R s pouzdrem SSOP [3]	23
Tab. 3.2:	Zapojení jednotlivých pinů obvodu ATmega32L s pouzdrem TQFP [6]	28
Tab. 3.3:	Přesnost nastavení přenosové rychlosti při použití krystalu s $f_{osc} = 8$ MHz [6]	30
Tab. 3.4:	Význam jednotlivých pinů portů A až D v modulu DSP	31
Tab. 3.5:	Zapojení jednotlivých pinů obvodu EM4298 s pouzdrem TSSOP28 [7]	33
Tab. 3.6:	Časování obvodu EM4298 [7]	35
Tab. 3.7:	Mapa adres registrů [1]	35
Tab. 3.8:	Seznam součástek modulu DSP	39
Tab. 3.9:	Seznam součástek analogového rozhraní.....	43
Tab. 3.10:	Seznam součástek UHF transceiveru	50

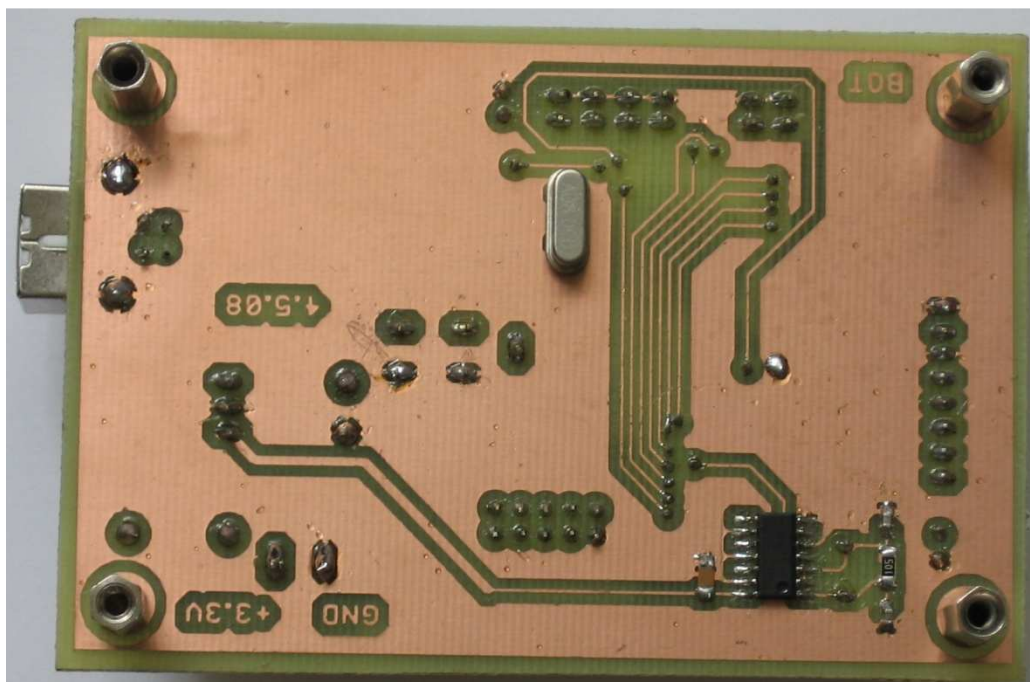
Seznam zkratek

ACK	Acknowledge - potvrzení
ASK	Amplitude Shift Keying – amplitudové klíčování
CRC	Cyclic-Redundancy Check – kontrolní součet
DPS	Deska Plošného Spoje
DSP	Digital Signal Processor – digitální signálový procesor
FMO	Bi-phase encoding – dvoufázové kódování
FST	Fast super tag – rychlý tag
FW	Forward Link – dopředná linka
LIFO	Last In First Out – poslední vstupující data jsou odesílána na výstup jako první
NACK	Not Acknowledge - nepotvrzení
PIE	Pulse Interval Encoding – pulzní intervalové kódování
PCB	Printed Circuit Board – deska plošného spoje
PPE	Pulse Position Encoding – pulsní poziční kódování
PR-ASK	Phase-Reversal Amplitude Shift Keying – fázově reverzní amplitudové klíčování
PSK	Phase Shift Keying – fázové klíčování
RET	Return Link – zpětná linka
RFID	Radio Frequency IDentification – radiofrekvenční identifikace
RTF	Reader Talks First – čtečka vysílá první
SPI	Seriál Programming Interface – sériové programovací rozhraní
SSB	Single SideBand – jedno postranní pásmo
TTF	Tag Talks First – tag vysílá první
TTO	Tag Talks Only – tag jen odpovídá
UART	Universal Asynchronous Receiver and Transmitter – univerzální asynchronní přijímač a vysílač
uC	Microcontroller – mikrokontrolér
USB	Universal Serial Bus – univerzální sériová sběrnice
XACK	Extended Acknowledge – rozšířené potvrzení

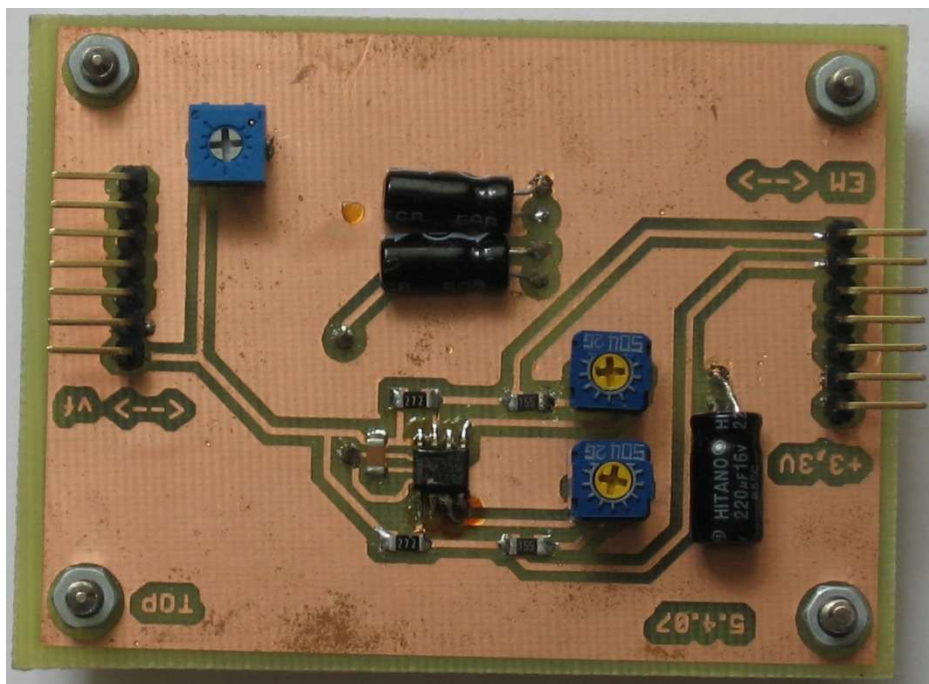
Příloha B – Fotodokumentace



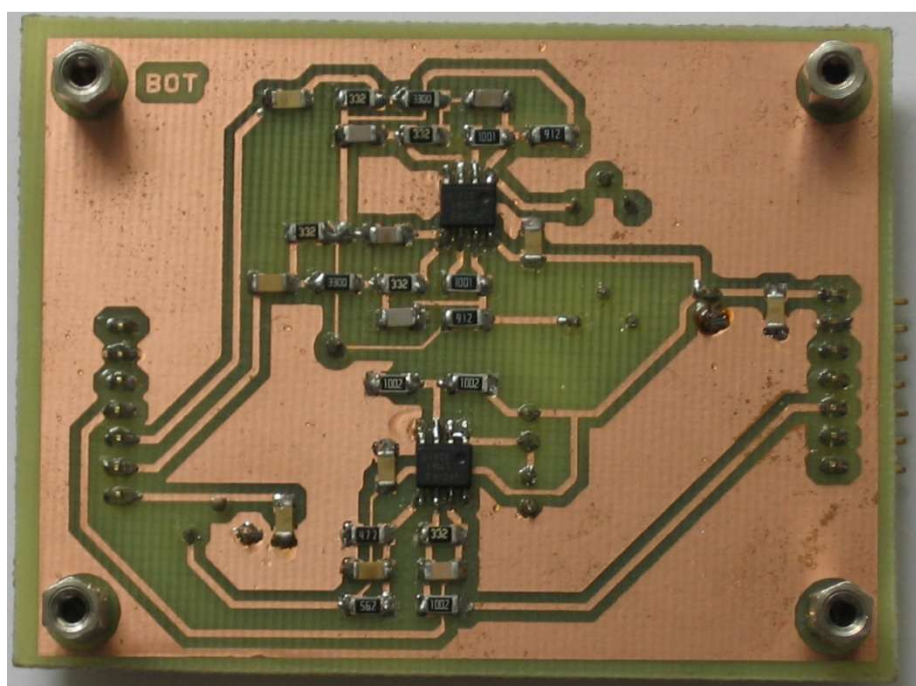
Obr. B1: Modul DSP – pohled shora



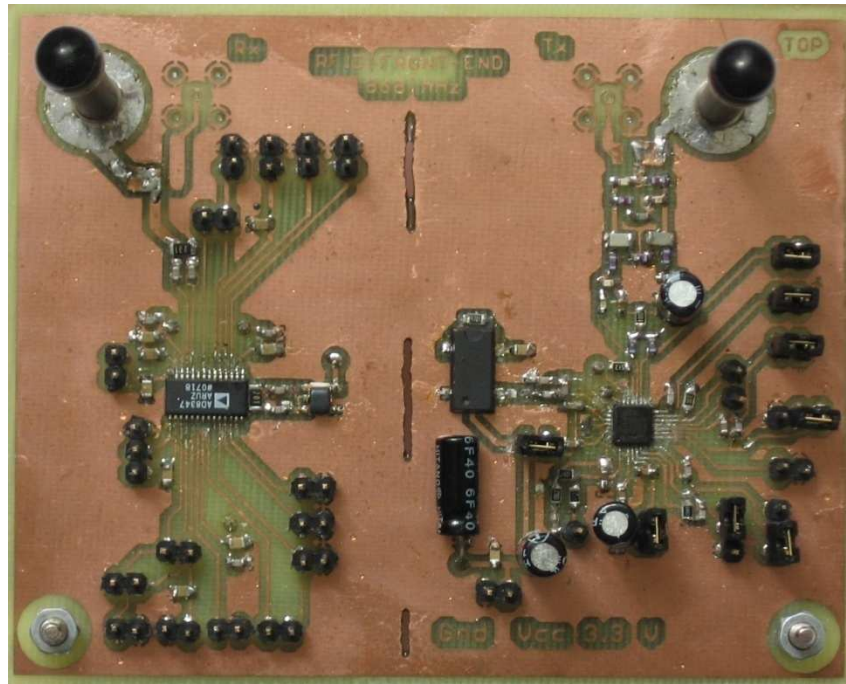
Obr. B2: Modul DSP – pohled zespodu



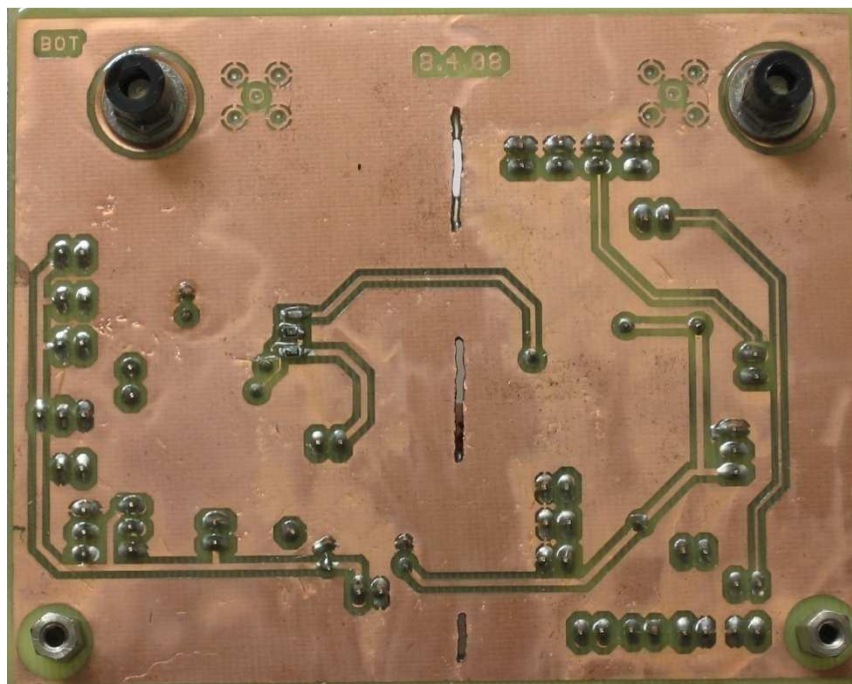
Obr. B3: Modul filtrů s 1 bit A/D a tvarovačem – pohled shora



Obr. B4: Modul filtrů s 1 bit A/D a tvarovačem – pohled zespodu



Obr. B5: Modul UHF transceiveru – pohled shora



Obr. B6: Modul UHF transceiveru – pohled zespodu

Příloha C – Poznámky

Všechna schémata a desky plošných spojů jsou nakreslena v programu EAGLE Layout Editor v. 4.16r2 (výrobce CadSoft Computer, Inc.). Veškeré plošné spoje jsou zobrazeny v měřítku 1:1.

Pro naprogramování obvodu ATmega32L byl použit programátor Presto (výrobce ASIX s.r.o.), který podporuje jak programování pomocí ISP, tak i JTAG.

Ceny použitých součástek jsou převzaty z internetových stránek jejich distributorů tak jak byly postupně nakupovány, a proto se mohou od aktuálních cen lišit. Speciální integrované obvody (MAX2903, AD8347, EM4298), cívky a balanční transformátor byly obdrženy jako vzorky a jejich cena je stanovena z internetových stránek výrobců, kde jsou ale většinou jen ceny pro odběry v počtu minimálně tisíce kusů, a proto jsou jen orientační.

Celkové ceny jednotlivých modulů jsou následující (bez ceny DPS):

- Modul DSP 483,- Kč
- Analogový interface 238,- Kč
- UHF transceiver 642,- Kč

Celková cena kompletní RFID UHF čtečky je tedy cca 1400,- Kč.

