

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ
TELEKOMUNIKACÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF

ŘÍZENÝ VÝKONOVÝ GENERÁTOR PROUDOVÝCH
IMPULSŮ

BAKALÁŘSKÁ PRÁCE
BACHELOR'S THESIS

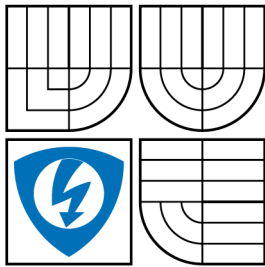
AUTOR PRÁCE
AUTHOR

VIKTOR GABRIEL

BRNO 2008



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY
A KOMUNIKAČNÍCH TECHNOLOGIÍ
TELEKOMUNIKACÍ

FACULTY OF ELECTRICAL ENGINEERING AND
COMMUNICATION
DEPARTMENT OF

ŘÍZENÝ VÝKONOVÝ GENERÁTOR PROUDOVÝCH IMPULSŮ

CONTROLLED POWER GENERATOR OF CURRENT IMPULSES

BAKALÁŘSKÁ PRÁCE
BACHELOR'S THESIS

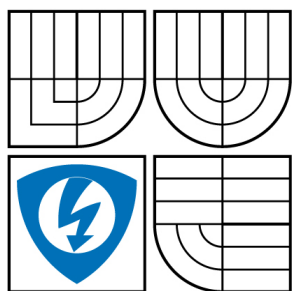
AUTOR PRÁCE
AUTHOR

VIKTOR GABRIEL

VEDOUCÍ PRÁCE
SUPERVISOR

DOC. ING. IVAN RAMPL, CSC.

BRNO 2008



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav telekomunikací

Bakalářská práce

bakalářský studijní obor

Teleinformatika

Student: Gabriel Viktor

ID: 78452

Ročník: 3

Akademický rok: 2007/2008

NÁZEV TÉMATU:

Řízený výkonový generátor proudových impulsů

POKYNY PRO VYPRACOVÁNÍ:

Navrhněte obvodové řešení řízeného výkonového generátoru proudových impulsů, jehož účelem je zásobovat postupně soustavu cívek elektrickou energií. Generátor by měl vytvářet proudové impulsy následujících parametrů:

Velikost impulsů	$I_{imp} = (0,1 - 1) \text{ A}$,
šířka impulsů	$T_{imp} = (1 - 10) \text{ ms}$.
Další údaje:	
Indukčnost cívky	$L_{cívky} = (1 - 10) \text{ mH}$,
odpor cívky	$R_{cívky} = (1 - 10) \text{ ohmů}$,
počet přepínaných cívek	4,
napájecí napětí přístroje	$U_{nap} = (3 - 12) \text{ V}$ (podle výběru).

DOPORUČENÁ LITERATURA:

- [1] FAKTOR, Z., REJMÁNEK, M., ŠIMEK, B.: Transformátory a laděné cívky pro sdělovací techniku. SNTL, Praha, 1968
- [2] DOBEŠ, J., ŽALUD, V.: Moderní radiotechnika. Vydavatelství BEN, Praha, 2006
- [3] HUMLHANS, J.: Zajímavá zapojení - inspirace konstruktérům - 2. díl. Vydavatelství BEN, Praha, 2005

Termín zadání: 11.2.2008

Termín odevzdání: 4.6.2008

Vedoucí práce: doc. Ing. Ivan Rampl, CSc.

UPOZORNĚNÍ:

prof. Ing. Kamil Vrba, CSc.

Autor bakalářské práce nesmí při vytváření bakalářské práce ovlivňovat práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

LICENČNÍ SMLOUVA

POSKYTOVANÁ K VÝKONU PRÁVA UŽÍT ŠKOLNÍ DÍLO

uzavřená mezi smluvními stranami:

1. Pan/paní

Jméno a příjmení: Viktor Gabriel
Bytem: Mírová 1538, 51601, Rychnov nad Kněžnou
Narozen/a (datum a místo): 29.4.1985, Bělorusko

(dále jen "autor")

a

2. Vysoké učení technické v Brně

Fakulta elektrotechniky a komunikačních technologií
se sídlem Údolní 244/53, 60200 Brno 2
jejímž jménem jedná na základě písemného pověření děkanem fakulty:
prof. Ing. Kamil Vrba, CSc.

(dále jen "nabyvatel")

Článek 1

Specifikace školního díla

1. Předmětem této smlouvy je vysokoškolská kvalifikační práce (VŠKP):

- disertační práce
- diplomová práce
- bakalářská práce

jiná práce, jejíž druh je specifikován jako

(dále jen VŠKP nebo dílo)

Název VŠKP: Řízený výkonový generátor proudových impulsů

Vedoucí/školitel VŠKP: doc. Ing. Ivan Rampl, CSc.

Ústav: Ústav telekomunikací

Datum obhajoby VŠKP:

VŠKP odevzdal autor nabyvateli v:

- tištěné formě - počet exemplářů 1
- elektronické formě - počet exemplářů 1

2. Autor prohlašuje, že vytvořil samostatnou vlastní tvůrčí činností dílo shora popsané a specifikované. Autor dále prohlašuje, že při zpracovávání díla se sám nedostal do rozporu s autorským zákonem a předpisy souvisejícími a že je dílo dílem původním.
3. Dílo je chráněno jako dílo dle autorského zákona v platném znění.
4. Autor potvrzuje, že listinná a elektronická verze díla je identická.

Článek 2
Udělení licenčního oprávnění

1. Autor touto smlouvou poskytuje nabyvateli oprávnění (licenci) k výkonu práva uvedené dílo nevýdělečně užít, archivovat a zpřístupnit ke studijním, výukovým a výzkumným účelům včetně pořizování výpisů, opisů a rozmnoženin.
2. Licence je poskytována celosvětově, pro celou dobu trvání autorských a majetkových práv k dílu.
3. Autor souhlasí se zveřejněním díla v databázi přístupné v mezinárodní síti
 - ihned po uzavření této smlouvy
 - 1 rok po uzavření této smlouvy
 - 3 roky po uzavření této smlouvy
 - 5 let po uzavření této smlouvy
 - 10 let po uzavření této smlouvy(z důvodu utajení v něm obsažených informací)
4. Nevýdělečné zveřejňování díla nabyvatelem v souladu s ustanovením § 47b zákona č. 111/1998 Sb., v platném znění, nevyžaduje licenci a nabyvatel je k němu povinen a oprávněn ze zákona.

Článek 3
Závěrečná ustanovení

1. Smlouva je sepsána ve třech vyhotoveních s platností originálu, přičemž po jednom vyhotovení obdrží autor a nabyvatel, další vyhotovení je vloženo do VŠKP.
2. Vztahy mezi smluvními stranami vzniklé a neupravené touto smlouvou se řídí autorským zákonem, občanským zákoníkem, vysokoškolským zákonem, zákonem o archivnictví, v platném znění a popř. dalšími právními předpisy.
3. Licenční smlouva byla uzavřena na základě svobodné a pravé vůle smluvních stran, s plným porozuměním jejímu textu i důsledkům, nikoliv v tísní a za nápadně nevýhodných podmínek.
4. Licenční smlouva nabývá platnosti a účinnosti dnem jejího podpisu oběma smluvními stranami.

V Brně dne:

.....

Nabyvatel

.....

Autor

ABSTRAKT

Cílem práce je návrh a realizace mikroprocesorově řízeného výkonového generátoru proudových impulsů, které jsou přiváděny na indukční zátěž. První část práce se věnuje popisu jednotlivých funkčních částí generátoru, především programového vybavení mikropočítače. Dále se text zaměřuje na návrh toroidní cívky jakožto indukční zátěže a různých variant řešení výkonových částí s výběrem té nevhodnější. Závěr práce se zabývá realizací výkonového generátoru proudových impulsů na oboustranné desce plošných spojů.

KLÍČOVÁ SLOVA

toroidní cívka, mikroprocesor, mikropočítač, paměť, proudový zdroj, napěťový zdroj, výkonový obvod, tranzistor MOSFET, převodník, výkonový zesilovač, nízkofrekvenční zesilovač, generátor proudových impulsů, assembler.

ABSTRACT

The goal of this thesis is to design and realise microprocessor-controlled generator of current impulses, which are being brought in induction load. Thesis contains description of individual functional generator parts, mainly microprocessor program equipment. The text also aims for inductor design as an induction load and other solutions of power parts with the selection of the most suitable one. The generator of current impulses itself is realised on two-sided printed circuit board.

KEYWORDS

toroidal inductor, microprocessor, microcomputer, memory, current source, voltage source, power circuit, transistor MOSFET, converter, boost amplifier, audio frequency amplifier, current impulses generator, assembler.

Gabriel V. *Řízený výkonový generátor proudových impulsů*. Brno: Vysoké učení technické, Fakulta elektrotechniky a komunikačních technologií. Ústav telekomunikací, 2008. 60 s., 7 s. příloh. Vedoucí bakalářské práce doc. Ing. Ivan Rampl, CSc.

PROHLÁŠENÍ

Prohlašuji, že svou bakalářskou práci na téma „Řízený výkonový generátor proudových impulsů“ jsem vypracoval samostatně pod vedením vedoucího bakalářské práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené bakalářské práce dále prohlašuji, že v souvislosti s vytvořením této bakalářské práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne

.....

(podpis autora)

PODĚKOVÁNÍ

Děkuji mému vedoucímu bakalářské práce doc.Ing. Ivanu Ramplovi, CSc. za velmi účinnou metodickou pomoc, cenné rady a především věnovaný čas při zpracování této práce.

V Brně dne

.....

(podpis autora)

OBSAH

OBSAH.....	9
SEZNAM OBRÁZKŮ.....	11
SEZNAM TABULEK	12
1 ÚVOD.....	13
2 POŽADAVKY NA CÍVKY	14
2.1 VINUTÍ CÍVEK	14
2.2 KONSTRUKCE CÍVEK.....	15
2.3 DRUHY POUŽÍVANÝCH MATERIÁLŮ PRO JÁDRA CÍVEK.....	16
2.4 NÁHRADNÍ SCHÉMA CÍVKY.....	17
3 REALIZACE CÍVKY.....	20
4 FUNKČNÍ BLOKY GPI.....	21
5 MIKROPROCESOROVÝ – GPI	22
5.1 POPIS MIKROPROCESORU.....	22
5.1.1 ORGANIZACE PAMĚTI	23
5.1.2 MIKROPROCESOR.....	23
5.2 PROGRAMOVÁNÍ MIKROPROCESORU	24
5.3 ASEMLER.....	25
5.3.1 VÝVOJ PROGRAMU PRO MIKROPROCESOR.....	25
5.3.2 INSTRUKČNÍ SOUBOR MIKROPROCESORU	26
5.3.3 PROGRAM MIKROPROCESORU.....	28
5.3.4 VYTVÁŘENÍ ZPOŽDĚNÍ V PROGRAMU	29
5.4 SCHÉMA	31
6 ŘÍZENÍ PERIODY A ŠÍŘKY IMPULSŮ	32
6.1 POUŽITÍ PŘEVODNÍKŮ.....	32
6.2 NAPĚŤOVÝ DĚLIČ.....	33
6.3 SCHÉMA	34
7 VÝKONOVÝ STUPEŇ	36
7.1 VÝKONOVÝ STUPEŇ S NF ZESILOVAČEM.....	36
7.1.1 POPIS FUNKCE	36
7.1.2 SCHÉMA	36
7.2 VÝKONOVÝ STUPEŇ S TRANZISTOREM MOSFET	38
7.2.1 POPIS FUNKCE	39
7.2.2 SCHÉMA	40
8 PROUDOVÝ REGULAČNÍ SYSTÉM.....	41
8.1 PROUDOVÝ ZDROJ.....	41
8.1.1 PROUDOVÝ ZDROJ 1. ŘEŠENÍ.....	41
8.1.2 PROUDOVÝ ZDROJ 2. ŘEŠENÍ.....	43

8.2 NAPĚŤOVÝ ZDROJ	45
8.2.1 POPIS FUNKCE	45
9 POPIS VÝSLEDNÉ SESTAVY	47
9.1 NÁVRH DESKY PLOŠNÝCH SPOJŮ	47
9.2 OŽIVOVÁNÍ VÝSLEDNÉ SESTAVY.....	47
9.3 SCHÉMA ZAPOJENÍ VÝSLEDNÉ SESTAVY	48
10 ZÁVĚR.....	49
POUŽITÁ LITERATURA	50
SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK.....	51
SEZNAM PŘÍLOH.....	53
PŘÍLOHA A ROZMÍSTĚNÍ SOUČÁSTEK NA DESCE	54
PŘÍLOHA B DESKA S PLOŠNÝMI SPOJI	55
PŘÍLOHA C FOTOGRAFIE GENERÁTORU PROUDOVÝCH IMPULSŮ	57
PŘÍLOHA D ROZMÍSTĚNÍ SOUČÁSTEK NA DESCE	58
PŘÍLOHA E DESKA S PLOŠNÝMI SPOJI	59
PŘÍLOHA F FOTOGRAFIE NÍZKOFREKVENČNÍHO ZESILOVAČE	60

SEZNAM OBRÁZKŮ

<i>Obr. 2.1: Náhradní schéma cívky</i>	18
<i>Obr. 5.1: Schéma zapojení SPI</i>	24
<i>Obr. 5.2: Schéma pouzdra mikroprocesoru 89S52</i>	31
<i>Obr. 6.1: Principiální zapojení nezatíženého děliče</i>	33
<i>Obr. 6.2: Schéma zapojení obou převodníků</i>	34
<i>Obr. 7.1: Schéma zapojení NF zesilovače TDA2005</i>	37
<i>Obr. 7.2: Schéma zapojení výkonového stupně s tranzistorem MOSFET</i>	40
<i>Obr. 8.1: Schéma zapojení 1. řešení proudového zdroje</i>	42
<i>Obr. 8.2: Schéma zapojení 2. řešení proudového zdroje</i>	44
<i>Obr. 8.3: Schéma napěťového regulačního systému</i>	46
<i>Obr. 9.1: Schéma zapojení</i>	48
<i>Obr. A.1: Rozmístění součástek na desce generátoru</i>	54
<i>Obr. B.2: Rozmístění vodivých cest na desce generátoru (TOP)</i>	55
<i>Obr. B.3: Rozmístění vodivých cest na desce generátoru (BOTTOM)</i>	56
<i>Obr. C.4: Realizovaný generátor proudových impulsů</i>	57
<i>Obr. D.5: Rozmístění součástek na desce nízkofrekvenčního zesilovače</i>	58
<i>Obr. E.6: Rozmístění vodivých cest na desce nízkofrekvenčního zesilovače (BOTTOM)</i>	59
<i>Obr. F.7: Realizovaný nízkofrekvenční zesilovač</i>	60

SEZNAM TABULEK

<i>Tab. 2.1: Seznam součástek.....</i>	<i>18</i>
<i>Tab. 5.1: Popis součástek SPI.....</i>	<i>25</i>
<i>Tab. 5.2: Vytváření zpoždění v programu.....</i>	<i>30</i>
<i>Tab. 5.3: Pozdro mikroprocesoru 89S52.....</i>	<i>31</i>
<i>Tab. 6.1: Zapojení převodníků.....</i>	<i>35</i>
<i>Tab. 7.1: Požité součástky.....</i>	<i>38</i>
<i>Tab. 7.2: Výkonový stupeň s tranzistorem MOSFET.....</i>	<i>40</i>
<i>Tab. 8.1: Proudový zdroj 1. řešení.....</i>	<i>43</i>
<i>Tab. 8.2: Proudový zdroj 2. řešení.....</i>	<i>45</i>
<i>Tab. 8.3: Napěťový regulační systém.....</i>	<i>46</i>

1 ÚVOD

Cílem této bakalářské práce je navrhnout obvodové řešení mikroprocesorově řízený výkonový generátor proudových impulsů, jehož výstup bude budít toroidní cívku a následně toto řešení realizovat. Proudový generátor má vytvářet impulsy o co největší strmosti. Tyto impulsy musí mít volitelný kmitočet v rozsahu 1 až 50 Hz, nastavitelnou šířkou periody 10 až 90 % a maximální protékající proud 100 mA až 1 A. Připojená cívka musí splňovat požadavky dle zadání a to indukčnost v rozsahu 1 až 10 mH s velikostí činného odporu od 1 do 10 Ω . Posledním požadavkem je použití napájecího zdroje s napětím 3 až 12 V.

Nejprve se práce zabývá teoretickým popisem vlastností cívek. Jedním z hlavních požadavků je realizace cívky na toroidním jádře z běžně používaných materiálů. Proto je práce směřována hlavně za účelem určení ztrát v cívce. Tím se myslí ty, které vznikají při oteplení průchodem proudu a nebo ztráty tvořící se v samotném materiálu toroidního jádra cívky. Po návrhu a realizaci cívky s potřebnými parametry se práce ubírá k výrobě generátoru proudových impulsů a zesilovače neboli výkonového stupně. Jako nejvhodnější se k realizaci řízeného generátoru proudových impulsů nabízí jednoduchý osmibitový mikropočítač s integrovanou pamětí, která umožní snadné nahrání programu. Vstupní veličiny mikropočítače, tedy perioda a šířka impulsů, budou přiváděny z analogově-digitálních osmibitových převodníků. Napětí na těchto převodnících se nastaví pomocí potenciometrů. Aby toroidní cívkou protékal proud až 1 A, je nutno výstup mikropočítače vybavit vhodným výkonovým stupněm. Tento stupeň může být realizován buď pomocí analogového nízkofrekvenčního zesilovače, nebo použitím zesilovače s tranzistorem MOSFET a nebo pomocí napěťového regulačního obvodu. Jelikož výstupní proud z mikroprocesoru může být maximálně 20 mA, je nutné u tohoto výkonového stupně počítat s vysokým proudovým, ale i výkonovým zesílením. Závěrem této práce je již odzkoušení a ověření funkčnosti výsledného přípravku.

Jedním z důležitých požadavků je navrhnout generátor proudových impulsů za co nejnižší pořizovací náklady součástek a zároveň s co nejmenší složitostí návrhu. Proto zde bude ke každému funkčnímu celku rozpracováno několik variant řešení, z nichž pouze některé budou vhodné pro realizaci. Návrh bude obsahovat jen vybrané funkční součásti, ze kterých se následně zhotoví výsledná sestava.

2 POŽADAVKY NA CÍVKY

Požadavky na cívky jsou velmi všestranné, kam patří mimo jiné i kmitočtový rozsah, napětí, proud, teplota, indukčnost a její tolerance, činitel jakosti a časová stálost elektrických parametrů. Účelem je docílit toho, aby každá cívka měla co nejmenší ztrátové odpory a tím se více blížila teoretické čisté indukčnosti.

Aby se dala správně posoudit zátěž k impulsnímu zesilovači, musí se prostudovat základní problematika cívek. Cívky jsou dvojpólové součástky. Jejich nejčastějším udávaným charakteristickým parametrem je indukčnost L a činitel jakosti Q . Indukčnost cívek závisí na počtu závitů, jejich uspořádání, materiálu jádra a na magnetických vlastnostech prostředí, ve kterém se cívka nachází.

2.1 Vinutí cívek

Nejčastějším materiálem pro vinutí cívek je lakovaný vodič z měkké elektrovodné mědi s velmi nízkou rezistivitou [2]. Při výrobě cívek se může použít vodič s jednoduchou nebo zesílenou izolací. U vodiče s jednoduchou izolací může dojít k odření lakové vrstvy, a proto se při výrobě přidává zesílená izolace. Při zesílené izolaci dochází ke zmenšení kapacity vinutí a zvětšení mezi závitové elektrické pevnosti. Průrazné napětí u těchto vodičů může být až jednotky kV.

Vodič většinou navíjíme na cívkové tělísko (kostru). U kruhových jader se vodiče s použitím vhodné izolace vinou přímo na izolované jádro. Vinutí spolu s jádrem umožní dosáhnout požadované indukčnosti. Tato indukčnost je totiž hlavní kritérium při návrhu cívek.

V případě neodborného navinutí cívky, konkrétně při nedostatečném napínání závitů, se mohou tyto závity posouvat a tím dochází ke změně indukčnosti cívky. Také může dojít k přeměně magnetického toku v cívce na akustický signál. Cívky, které se budou používat pro laděné obvody, musí být navinuty z vodiče s kvalitní izolací, většinou hedvábnou, takže jejich výroba je náročná a nákladná.

Vinutí toroidních cívek se dělí:

a) *jednoduché vinutí* – tento způsob se používá pro napájecí cívky, na které se nekladou vysoké požadavky. Použití je hlavně omezeno v kmitočtové oblasti.

b) *jednoduché vinutí vícedílné* – rozdělením vinutí na několik dílů se zmenšuje vlastní kapacita vinutí.

c) *vinutí dvoudílné s obráceným směrem navíjení* – obrácením cívky po navinutí jedné poloviny je možné spojit konce vinutí, tím se dosahuje stejných kapacit vinutí proti jádru.

d) *symetrické vinutí* – tento způsob se používá pro speciální vinutí, kde obě větve vzhledem ke zdroji musí být symetrické.

2.2 Konstrukce cívek

a) *Cívky bez jádra (vzduchové cívky)* – do této skupiny, jak je již z názvu patrné, patří cívky bez jader nebo cívky s jednoduchými neuzavřenými dolaďovacími jádry. Tyto cívky jsou konstrukčně jednodušší, výrobně levnější a téměř nezávislé na materiálu jádra. Vinou se na speciální izolační kostry. Nacházejí použití při vyšších kmitočtech v okolí MHz, přitom mají vlastní indukčnost řádově jednotek μH . Pro přesnější nastavení indukčnosti a rezonančního kmitočtu se používají dolaďovací železná nebo feritová jádra.

Nevýhodou cívek bez jádra je velké rozptylové magnetické pole. Z tohoto důvodu se používají stínící kryty. Činitel jakosti Q u těchto cívek je řádově menší než u cívek s uzavřeným magnetickým polem.

Vzduchové cívky se podle druhu vinutí dělí na jednovrstvové válcové, jedno vrstevové plošné, více vrstevové válcové a křížové. Tím, že jejich jádro je tvořeno převážně vzduchem, či jiným materiálem s nízkou permeabilitou, je průběh magnetické indukce lineárnější, než u cívek s jádry. Je možné je taky uplatnit v audiotechnice na výrobu frekvenčních výhybek.

b) *Cívky s jádrem* – pro jádra cívek se používá ve většině případů magneticky měkký vodivý materiál s malými hysterezními ztrátami. Cívky s jádry v porovnání s cívkami bez jádra mají řadu předností. Především mají menší rozměry. Indukčnost těchto cívek dosahuje stovek, až jednotek H. Dají se jednodušeji a přesněji nastavit na požadovanou hodnotu indukčností. Bohužel jejich parametry nejsou lineární a frekvenčně závislé.

Hysterezí smyčka je jen část z popisu vlastnosti chování cívek v elektrickém obvodu, zejména parametry nasycení jádra, remanenci, koercitivitu a ztrátový hysterezní výkon, ale k úplnému popisu je třeba doplnit závislost na kmitočtu, teplotě a stálost těchto vlastnosti v čase.

Při průchodu střídavého proudu vodičem cívky vzniká proměnné magnetické pole, které v jádře vytváří magnetický indukční tok. Tento tok působí zpětně na vodič cívky a indukuje v něm napětí opačného směru. Vlivem tohoto indukovaného napětí vzniká uvnitř vodiče cívky proud. A to je podstata indukčnosti, jako prvku, který se v obvodu snaží udržet proud.

Ztráty vířivými proudy jsou způsobeny magnetickým indukčním tokem v elektricky vodivém magnetickém jádru cívky. Aby tyto ztráty byly co nejmenší, musí být elektrická

vodivost těchto jader také co nejmenší. To je v praxi dosaženo použitím tenkých železných plechů s obsahem Si, ve kterých se nemůže vířivý proud uzavírat. Ve vysokofrekvenční technice se využívá feritů, jakožto materiálu vytvořeného lisováním drobných pojiv spojených segmentem, mezi nimiž je velká rezistivita.

U cívek se požaduje dodržení několika kritérií, a to stálost magnetických parametrů, možnost určitého rozsahu doladitelnosti efektivní permeability, aby se mohla určitým způsobem měnit indukčnost cívky, hysterezní ztráty a ztráty vířivými proudy nesmějí přesahovat určitou mez, protože by mohlo vést k přesycování materiálu nebo jeho nadměrnému ohřevu a následné destrukci. To vedlo k tomu, že se začala používat speciální prášková nebo lisovaná jádra.

Činitel jakosti Q se u těchto cívek pohybuje v řádech několika desítek až stovek. Podle (2.1) převrácená hodnota tohoto činitele je $\operatorname{tg} \delta$

$$\operatorname{tg} \delta = \frac{1}{Q}, \quad (2.1)$$

kde

δ ztrátový úhel (rad),

Q činitel jakosti.

2.3 Druhy používaných materiálů pro jádra cívek

a) *Magnetické materiály* – návrh cívek vychází hlavně ze znalosti vlastností použitých magnetických materiálů. Volba tohoto magnetického materiálu použitého při vyhotovení ovlivňuje dosažené vlastnosti a použitelnost cívky především v kmitočtovém rozsahu. Záleží nejenom na použitém materiálu, ale i na tvaru magnetického obvodu. Nejlepším příkladem jsou cívky s magnetickým jádrem.

Do této skupiny patří cívky s jádry z magneticky měkkých a tvrdých materiálů. Tvar cívky závisí na tvaru magnetického jádra. Nejpoužívanější jsou válečková, hrníčková a kruhová. Tyto cívky jsou určeny pro nižší kmitočtovou oblast.

b) *Železové materiály* – tyto materiály se zpracovávají ve formě jemnozrnného prachu, ze kterého se dále vyrábějí jádra cívek buď stříkáním nebo lisováním. Značného uplatnění dosáhla železová jádra vyráběná lisováním prášku z magneticky měkkého materiálu s vysokou permeabilitou.

c) *Ferity* – v současné době se nejčastěji používají jako jádra cívek ferity. Patří mezi magnetické materiály a dělí se na dvě skupiny vysokopermeabilní ferity a vysokofrekvenční ferity.

Ferity se používají na frekvencích do 200 MHz, pro laděné obvody až do 800 MHz. Na rozdíl od jader z plechů, kde se permeabilita s kmitočtem zmenšuje, je permeabilita feritových jader v širokém rozsahu kmitočtu nezávislá. Feritová jádra se nejčastěji vyrábějí lisováním nebo tažením. Výlisky se vypalují v pecích při teplotě 1100-1400 °C. Nejčastější tvary jader jsou E, U, I, X a také se vyrábějí hrníčková a kruhová jádra. Jelikož feritová jádra mají velkou tvrdost a jsou křehká, lze je opracovávat jen broušením, řezáním nebo ultrazvukem. Ve speciálních případech, kdy chceme docílit přesnějších rozměrů, jádra se brousí práškem karbidu křemíku.

2.4 Náhradní schéma cívky

Náhradní schéma cívky přibližuje vlastnosti tohoto elektrického prvku v obvodu.

Cívky se mohou používat v širokém kmitočtovém a proudovém rozsahu, proto je lze jen těžko popsat jednoduchým náhradním schématem. Ideální cívka je nezávislá na kmitočtu a nemá žádné ztrátové odpory, a proto je úhel mezi napětím a proudem roven přesně $\pi/2$. Skutečná cívka v obvodu střídavého proudu se nechová jako čistá indukčnost. Vlivem ztrát vznikajících na této cívce je výsledný fázový posuv φ o úhel σ menší. Činitel σ nazýváme ztrátový úhel cívky. Mezi ztrátové odpory patří odpor vinutí, ztráty ve vinutí a v jádře.

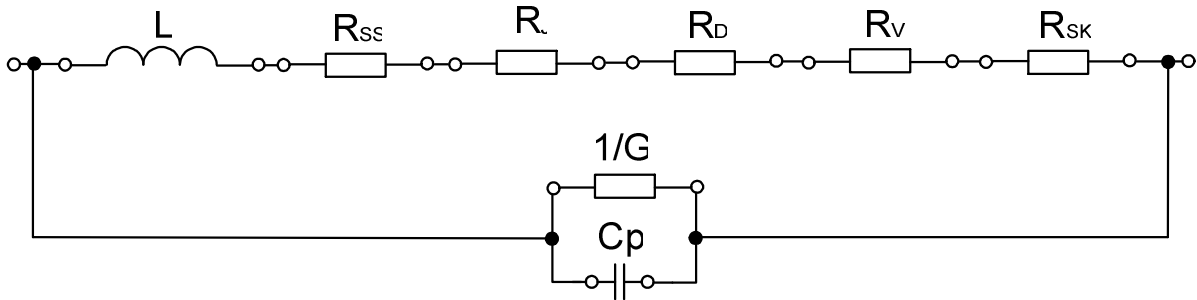
Jak je vidět ze vzorce (2.2) činitel jakosti Q je značně závislý na frekvenci. Tento vztah ukazuje, že při zvětšování frekvence by se měl činitel jakosti lineárně zvětšovat.

$$Q = \frac{\omega L(1 - \omega^2 LC)}{R + G\omega^2 L^2}, \quad (2.2)$$

kde

- Q činitel jakosti,
- L indukčnost cívky,
- R ztrátový odpor,
- C kapacita vinutí,
- G vodivost cívky,
- ω rezonanční kmitočet.

Náhradní schéma je popsáno pomocí ztrátových odporů. Budeme uvažovat o ideální indukčnosti v sérii s těmito ztrátovými odpory. Vlastní kapacita, dielektrické ztráty, ztráty zářením a vlastní kapacita vinutí, neblaze působí na cívky. Vše je znázorněno náhradním schématem cívky (obr. 2.1). Popis obr. 2.1 je v tab. 2.1.



Obr. 2.1: Náhradní schéma cívky

Tab. 2.1: Seznam součástek

Název	Popis
L	ideální indukčnost
R_{ss}	ztráty nezávislé na frekvenci (činný odpor vinutí)
R_j	ztráty v jádře cívky (hysterezní a vířivé proudy)
R_d	dielektrické ztráty v kostře cívky
R_v	ztráty vzniklé vyzářením
R_{sk}	ztráty závislé na frekvenci
C_p	je vzájemná kapacita závitů
G	vodivost

Když vyjádříme všechny ztrátové odpory jedním celkovým odporem R^l , tak můžeme dále psát pro impedanci

$$Z = R^l + j\omega L^l. \quad (2.3)$$

Je-li vlastní rezonanční kmitočet skutečné cívky

$$\omega_r = \frac{1}{\sqrt{LC}}, \quad (2.4)$$

tak platí, že indukčnost

$$L' = \frac{L}{1 - \omega^2 LC} \quad (2.5)$$

a celkový ztrátový odpor

$$R' = \frac{R + G\omega^2 L^2}{(1 - \omega^2 LC)^2}. \quad (2.6)$$

Tangens úhlu φ , který je převrácenou hodnotou ztrátového činitele vyjadřuje činitel jakosti cívky je

$$Q = \frac{\omega L(1 - \omega^2 LC)}{R + G\omega^2 L^2}, \quad (2.7)$$

po úpravě a zanedbání svodu dostaneme

$$Q = \frac{\omega L}{R} \cdot \left[1 - \left(\frac{\omega}{\omega_r} \right)^2 \right]. \quad (2.8)$$

Činitel jakosti cívky Q (2.8) vlivem vlastní rezonance cívky závisí na druhé mocnině poměru kmitočtů.

3 REALIZACE CÍVKY

Cívka, jak zde již bylo uvedeno, se skládá z vinutí, které je realizováno, z důvodů snížení vnitřního odporu, z lakovaného měděného drátu. Dále pak z izolačních vrstev, které oddělují jednotlivé vrstvy vinutí, na nichž je rozdílný potenciál a nakonec také ze samotné kostřičky nebo nosné konstrukce. Tato kostřička samozřejmě chybí u samonosných vinutí cívek a u cívek toroidních. Poslední základní částí cívky je jádro, které se podle požadavků na vlastnosti cívky může lišit svými parametry, velikosti a pořizovací cenou.

Pro tuto práci byla jako nejvhodnější varianta realizace cívky zvolena cívka s toroidním jádrem. Tyto cívky podle typu materiálu svého jádra vynikají většinou vysokou indukčností, v řádu mH nebo H, ale hlavně velmi nízkým rozptylovým tokem, který u běžných netoroidních cívek dosahuje značných ztrát.

Samotná výroba toroidních cívek se průmyslově provádí speciálním strojem, navíječkou. Tato navíječka po uchopení elektricky izolovaného toroidního jádra pomocí vhodného, většinou tkaného, izolantu začne navíjet systémem provlékání závitů. Po dokončení vinutí opatří už navinutou cívku na toroidním jádře vhodnou izolační vrstvou, kde se ještě může přidat impregnace.

V odborných elektrotechnických obchodech se dá v současnosti nalézt velký výběr toroidních cívek s již přesně známými parametry jako je např. počet závitů, vnitřní činný odpor, velikost indukce, mezní frekvence použití, změna indukčnosti na frekvenci, maximální oteplení, maximální trvalý průchozí proud, špičkový proud a maximální špičkové napětí.

Pokud se z nabízeného výběru již zrealizovaných variant toroidních cívek žádná nehodí, je nutné provést realizaci ručně. Nejprve je zapotřebí pomoci již předem napsané teorie (viz kap. 2) vypočítat počet závitů a průřez drátu, kterým se cívka bude vinout. Ze zakoupeného toroidního jádra většinou víme pouze mezní frekvenci použití a teoretickou měrnou indukci buď pro jeden nebo více závitů.

Samotná ruční realizace těchto toroidních cívek probíhá zhruba stejným způsobem jako ta strojová. Rozdíl spočívá v tom, že se nedá použít kvůli náročnosti provlékání jednotlivých závitů větší počet závitů než 100. Opět je nutné cívku dobře izolovat, jak mezi jednotlivými vrstvy závitů, tak na jejím povrchu. Nesmí se zapomenout na připojení zesílených vývodů. Co se týče impregnace, není nutná. Pouze v mezních případech, kdy je nutné zajistit delší životnost kvůli

nepronikání vlhkosti a také zamezení pohybu jednotlivých závitů. To může způsobit změnu již nastavené indukčnosti.

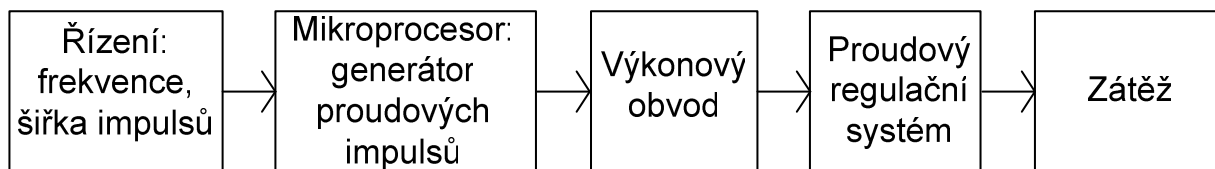
4 FUNKČNÍ BLOKY GPI

Aby bylo možné docílit správné funkce celého generátoru proudových impulsů, je nutné tento generátor rozdělit na jednotlivé funkční bloky. Tím nejdůležitějším blokem je řízený mikropočítač, který má za úkol generovat proudové impulsy. Řídící obvod pro tento mikropočítač, který nastavuje výstupní frekvenci impulsů a jejich šířku, je realizován z analogově digitálních napětím řízených převodníků. Samotný výkonový stupeň může být realizován nízkofrekvenčním zesilovačem. Výstupní proud v této realizaci, který má protékat cívkou, je řízen velikostí vstupního napětí nízkofrekvenčního zesilovače.

Jako jiné řešení se nabízí realizace výkonového stupně pomocí tranzistoru MOSFET, který bude buzen pomocí jednoduchého jednotranzistorového zesilovače. Bohužel s tímto řešením nelze měnit výstupní proud tekoucí cívkou. Cívkou by protékal pouze proud úměrný velikosti napájecího napětí tranzistoru MOSFET.

Další variantou řešení je zpětnovazební obvod s operačním zesilovačem, který má za úkol pomocí napěťového úbytku na výkonném rezistoru hlídat maximální hodnotu průchozího proudu.

Jako nejvhodnější je varianta řešení s použitím jednoduchého napěťového regulačního obvodu, kde se počítá s určitým činným odporem přiložené cívky jako zátěží. Tudíž je možné s určitou přesností uvažovat o lineární závislosti mezi výstupním napětím a průchozím proudem cívky. Jednotlivé funkční bloky jsou blokově znázorněny na obr. 4.1.



Obr. 4.1: Funkční bloky GPI

5 MIKROPROCESOROVÝ – GPI

Jako nejjednodušší řešení pro generování impulsů o určité frekvenci a šířce je odvod CMOS 4046. Tento obvod generuje signál v požadovaném rozsahu frekvenci pomocí dvou rezistorů. Nevýhodou je pevná šířka impulsů výrobcem nastavená na 50 %, tudíž toto řešení je pro naše potřeby nevhodné.

Jako další možnost se nabízí použití integrovaného obvodu TL494. Stejně jako CMOS 4046 umožňuje měnit a nastavovat mezní frekvence výstupního signálu. Další jeho výhodou je nastavení střídy signálu od 10 do 90 % periody. Nevýhodou tohoto obvodu je nízká stabilita při nižších kmitočtech. Proto i tento obvod je pro náš případ nevhodný. Omezení nevýhody by bylo například použití děličů frekvence, pomocí kterých by mohl tento integrovaný obvod pracovat na vyšších, stabilnějších frekvencích.

5.1 Popis mikroprocesoru

Při návrhu řízeného výkonového generátoru proudových impulsů se použije jednoduchý jednočipový mikropočítač. Jeho úkolem bude nastavování střídy a periody do zátěže. Toto nastavování se provede potenciometrem pomocí referenčního napětí na analogově-digitálních převodnících. Tyto převodníky upraví napájecí napětí na digitální hodnotu, která bude sloužit jako vstupní (řídící) signál pro mikroprocesor.

Jednočipové mikropočítače jsou velice rozšířeny, a proto je můžeme najít v mnoha přístrojích a zařízeních jako jsou telefony, faxy, kopírky, tiskárny, rádia, televize, videa, zesilovače. Standardem je jednočipový osmibitový mikropočítač. Mezi největší distributory a výrobce se zařazují Motorola, Intel, Philips, Siemens, Atmel, Dallas nebo Zilog.

Jako nejjednodušší a nejrozšířenější se považuje mikroprocesory řady 8051. V současné době je na trhu obrovské množství procesorů založených na jádře procesoru 8051. Tyto procesory můžeme rozdělit na kontroléry v pouzdrech s 24 a 28 vývody s omezeným počtem bran, a na procesory rozšířené o další periferie a brány v pouzdrech s 44 až 84 vývody. Řada výrobců orientuje svoji výrobu na procesor s jádrem 8051. Za programově i obvodově slučitelný se považuje mikroprocesor AT89C52 od firmy Atmel. Tento mikroprocesor se nahrazuje ve starších konstrukcích novějším AT89S52, které mají výhodu programování přes I2C rozhraní a tudíž je možno použít paralelní port běžného počítače s vhodným obslužným programem.

Mikroprocesor AT89S52 je osmibitový jednočipový mikroprocesor s harvardskou strukturou, u kterého je oddělena programová a datová paměť. Po připojení vnějšího

piezokeramického rezonátoru a napájecího napětí 5 V, bude schopen tento procesor samostatné činnosti (viz obr. 5.2). Přitom rozsah tohoto rezonátoru může být od 0 Hz do 33 MHz a rozpětí napětí se může pohybovat od 4,0 V do 5,5 V. Na čipu procesoru je umístěná vlastní procesorová jednotka CPU, která je vnitřní společnou sběrnici propojená s pamětí EEPROM nebo Flash o kapacitě 8 kB, s pamětí RAM o kapacitě 256 bytů a se čtyřmi vstupně/výstupními branami P0 až P3, které zajišťují propojení procesoru s vnějšími periferiemi. Pro snadnější propojení s periferiemi je procesor vybaven řadičem přerušení, který zpracovává osm zdrojů přerušení, kde dva jsou externí, jeden od sériového kanálu a posledních pět je od časovačů. Jednotlivá přerušení mají definovanou prioritu na každé ze dvou volitelných úrovní priority. Čítače, které usnadňují realizaci časování, jsou 16-ti bitové s hodinovým signálem odvozeným z interního generátoru hodin nebo z vnějších vstupů T0 nebo T1. Pro jednodušší sériové spojení s nadřizovanými počítači nebo jinými spolupracujícími procesory jsou vybaveny duplexním sériovým kanálem. Procesor umožňuje pracovat s jednotlivými bity vnitřní paměti RAM i interních periferií. Pro základní hodinový kmitočet 12 MHz trvají instrukce 1 μ s, 2 μ s nebo nejdelší instrukce násobení a dělení, které trvají 4 μ s.

5.1.1 Organizace paměti

Mikroprocesor AT89S52 má oddělené adresové prostory programu a dat, které jsou přístupné různými instrukcemi. Paměťový prostor můžeme dále dělit na vnitřní, umístěný na čipu a vnější, který lze v případě potřeby vytvořit. Aby se nepřekrývali vnitřní a vnější, adresový prostor je procesor vybaven vstupem EA. Je-li vstup EA = 0, tak programová paměť je tvořena celou vnější pamětí, je-li vstup EA = 1, potom instrukce v adresovém prostoru se čtou z vnitřní paměti ROM nebo EPROM. Překrývání vnitřního a vnějšího adresového prostoru je odstraněno tím, že přístup do každého prostoru je realizován pomocí rozdílných instrukcí.

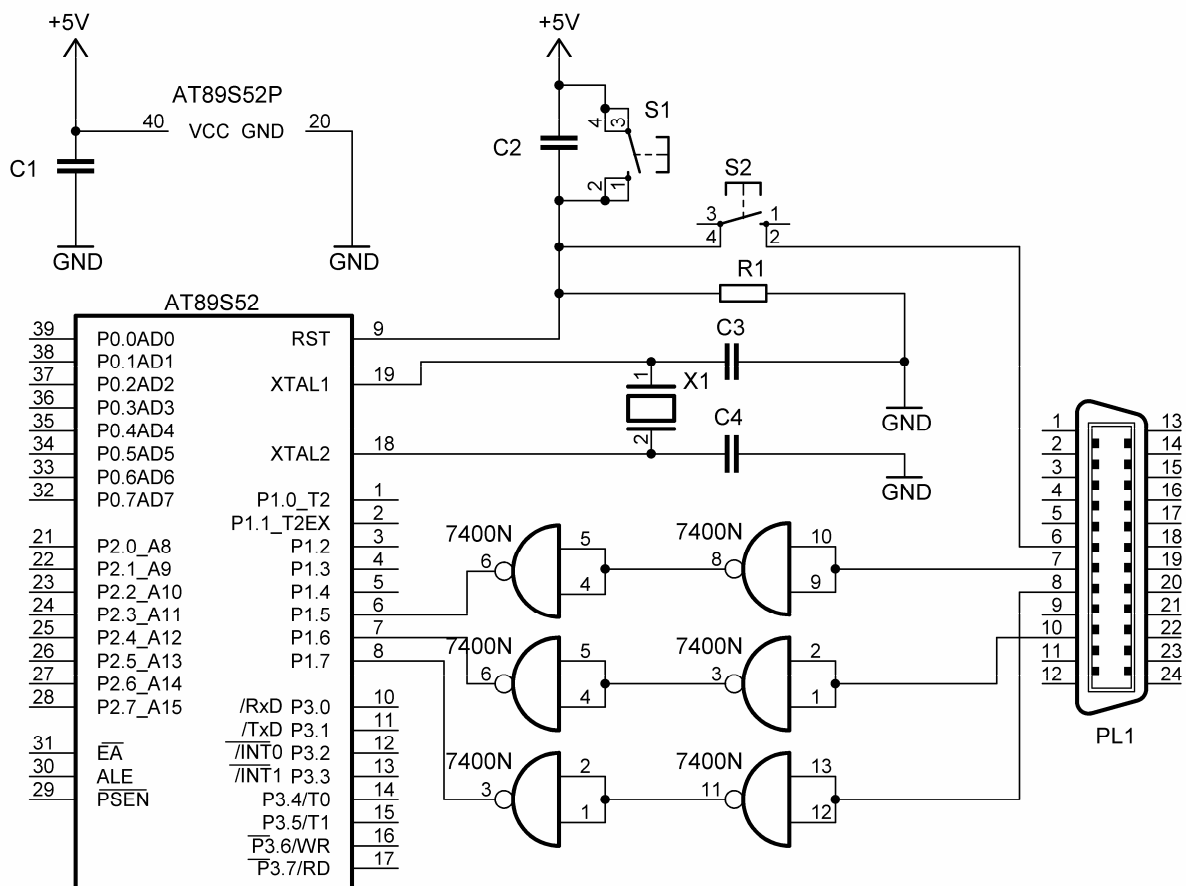
5.1.2 Mikroprocesor

V mikroprocesorech AT89S52 je integrován bitový procesor, který má vlastní soubor instrukcí a střádač tvořený příznakem přenosu pracující nad bitově adresovatelnou částí vnitřní paměti RAM procesoru a bity adresovatelných speciálních registrů nebo vstupně/výstupních registrů. Instrukční soubor bitového procesoru umožňuje nastavení, nulování a inverzi bitu. Přesun hodnoty bitu do jiného bitu je umožněn pouze pomocí střádače. Střádač bitového procesoru může realizovat logický součin a logický součet s jednotlivými přímo adresovanými bity. Procesor je vybaven čtyřmi vstupně/výstupními branami P0 až P3, z nichž P0, P2 a P3 zajišťují další funkce, které jsou závislé na tom, zda využíváme vnější paměť programu nebo dat, vnější přerušení, vnější vstupy časovačů nebo sériový kanál. Pro řízení vnější paměti je procesor

vybaven řídicími signály ALE (pro zápis spodní poloviny platné adresy A0 – A7), PSEN (pro čtení z vnější paměti programu) a RD a WR (pro čtení nebo zápis do vnější datové paměti). Také můžeme procesor přivést do počáteční polohy a to tak, že přivedeme log. 1 na RST . Tento signál musí být aktivní nejméně po dva strojové cykly v době plné činnosti oscilátoru.

5.2 Programování mikroprocesoru

Většina mikroprocesoru i přes velmi jednoduchou vnitřní architekturu paměti programu nedovolí naprogramování – nahrání hexadecimálního kódu. Musejí se použít speciální emulátory, které za použití běžného PC umožňují naprogramovat mikroprocesor. Příkladem je programátor pro mikroprocesory AVR. Tyto programátory jsou celkem problémové, jednoúčelové a hlavně drahé. Kvůli tomuto nedostatku přišla firma Atmel na trh se starou verzí mikropočítače 8051, ale vylepšenou o naprogramování přes sériovou sběrnici SPI. Navíc byl k tomuto účelu vyvinut software, který přes paralelní port LPT1 běžného počítače umožňuje naprogramování. Na obr. 5.1 je názorně vidět způsob naprogramování pomocí paralelního portu počítače, sběrnice SPI a tvarovacích obvodů. Napájecí napětí tohoto obvodu je 5 V. Popis obr. 5.1 je v tab. 5.1.



Obr. 5.1: Schéma zapojení SPI

Tab. 5.1: Popis součástek SPI

Název	Velikost	Popis (důvod použití)
C1	100 nF	–
C2	10 nF	–
C3, C4	30 pF	–
R1	6,8 kΩ	–
X1	24 MHz	Krystal
S1	–	Resetační tlačítko
S2	–	Povolení/zakázání zápisu
6x&	7400	–
PL1	–	Připojení na paralelní port

5.3 Asembler

Při realizaci programu pro daný typ procesoru je potřeba nejen znát architekturu procesoru a možnosti jeho instrukčního souboru, ale také vlastnosti a možnosti programového vybavení, na kterém bude program vytvářen. Pro realizaci efektivních programů je vhodný jazyk symbolických adres JSA. Časově efektivnější je programování ve vyšším programovacím jazyce jako C, C++, Basic atd. Nevýhodou těchto programů je paměťová náročnost. Zdrojový program v JSA nebo jazyce C je možné vytvořit v libovolném ASCII editoru, který do textu nepřidává žádné řídicí a informační znaky. Připravené zdrojové texty se překládají pomocí překladačů. Zdrojový text v programovacím jazyce je nejprve přeložen pomocí kompilera do jazyka symbolických adres. Pak se pomocí assembleru překládají do tzv. relativního modulu. Tyto moduly lze spojit pomocí linkeru do výsledného absolutního programu, adresovaného pro danou konkrétní konfiguraci mikroprocesorového systému. Když je program odladěn a vykonává požadovanou činnost, lze ho nahrát do vnitřní paměti procesoru.

5.3.1 Vývoj programu pro mikroprocesor

Při realizaci programu pro daný typ mikroprocesoru je potřeba znát nejen architekturu mikroprocesoru a možnosti jeho instrukčního souboru, ale také vlastnosti a možnosti programového vybavení.

Nejprve se musí logicky popsat programová úloha a navrhnout vhodné algoritmy pro její řešení. Pro lepší orientaci je vhodné tuto úlohu rozdělit na menší celky a některé realizovat obslužnými programy nebo podprogramy.

Také je důležité vybrat vhodný programovací jazyk pro napsání zdrojového programu, kterým se bude řídit mikroprocesor. Za programově rychlejší a paměťově nenáročný se považuje jazyk symbolických adres JSA. Tento jazyk je velmi blízký strojovému kódu procesoru. Zdrojový program v JSA je možné vytvořit v libovolném ASCII editoru. Tento editor do textu nepřidává žádné řídicí a informační znaky.

Připravený zdrojový text se přeloží pomocí překladače (kompilátoru) do jazyka symbolických adres. Tento zdrojový program se přeloží pomocí assembleru do výsledného programu.

Když tento program vykonává požadovanou činnost, může se nahrát do vnitřní paměti řídicího procesoru.

Zpravidla by měl program začínat direktivou *ORG* a končit příkazem *END*. Ve spojení *ORG* výraz, představuje výraz hodnotu, na kterou bude nastaven při překladu programový čítač mikroprocesoru. Obvykle se volí hodnota 0, aby v sobě čítač při spuštění programu neměl uloženou náhodnou hodnotu z předchozího běhu programu a počítal od začátku. Když není na začátku programu použit výraz *ORG*, tak překlad začíná v programovém segmentu od adresy 0000h. Příkaz *END* určuje konec zdrojového programu. Všechno co následuje po této direktivě, nebude do překladu zahrnuto.

5.3.2 Instrukční soubor mikroprocesoru

Instrukční soubor mikroprocesoru 89S52 lze rozdělit do těchto skupin:

Přenosové instrukce – umožňují přesun osmibitových hodnot.

- **Instrukce MOV** – umožňuje přenášet 8 bitové hodnoty z registru Rx, přímo nebo nepřímo adresovatelných vnitřní datové paměti do střádače a obráceně.
- **Instrukce MOVX** – umožňuje přesun hodnoty z nebo do střádače z nepřímo adresovatelné vnější datové paměti.
- **Instrukce MOVC** – umožňuje přesun hodnoty do střádače z nepřímo adresované programové paměti.
- **Instrukce XCH a XCHD** – umožňují záměnu obsahu střádače s obsahem registru Rx a přímo nebo nepřímo adresované vnitřní datové paměti.

- **Instrukce PUSH a POP** – umožňují pracovat se zásobníkem pro vložení a vyjmutí hodnoty z přímo adresovaného místa vnitřní datové paměti.

Aritmetické instrukce – provádějí jednoduché aritmetické operace.

- **Instrukce INC** – pro zvětšení a **DEC** pro zmenšení střádače, registru a přímo nebo nepřímou adresovatelné datové paměti.
- **Instrukce ADD** – umožňuje osmibitový aritmetický součet střádače s registrem s přímo nebo nepřímou adresovatelným místem ve vnitřní datové paměti nebo přímo uvedenou hodnotou, ale bez příznaku přenosu. Abychom mohli provést aritmetický součet s příznakem přenosu, musíme použít instrukci **ADDC**.
- **Instrukce DA** – umožňuje osmibitový rozdíl střádače s příznakem přenosu s registrem, přímo nebo nepřímou adresovaným místem ve vnitřní datové paměti nebo přímo uvedenou hodnotou a dekadické korekce po binárním součtu dvou čísel v BCD kódu.
- **Instrukce MUL** – umožňuje osmibitové násobení a **instrukce DIV** dělení dvou hodnot bez znaménka uloženého ve střádači a registru.

Logické operace – umožňují provádět logické aritmetické operace

- **Instrukce ANL** – se používá pro logický součin, **ORL** pro logický součet.

Posuvné instrukce – umožňují osmibitové a devítibitové logické rotace.

- **Instrukce RL a RLC** – se používají při rotaci doleva a **RR a RRC** s rotací doprava. Tyto instrukce se dají lehce využít při dělení sudým číslem a také pro zjištění hodnoty posledního nebo prvního bitu v registru.

Bitové operace – umožňují pracovat s přímo zvoleným bitem. K tomu slouží instrukce **SETB** pro nastavení a **CLR** pro mazání těchto adresovatelných bitu.

Skokové instrukce – umožňují nepodmíněný skoky.

- **Instrukce AJMP** – pomoci, které můžeme vyvolat nepodmíněný 11 bitový a instrukci **LJMP** až 16 bitový skok. Existují také podmíněné relativní skoky (jako je **JMP**) závislé na hodnotě, která je uložena ve střádači nebo na příznaku přenosu C.
- **Instrukce ACALL** – umožňuje krátké 11 bitové volání podprogramů a **LCALL** dokonce 16 bitové volání. Instrukce **RET** umožňuje nepodmíněný návrat z podprogramů a **RETI** návrat z obslužných podprogramu přerušení.

Sdružené instrukce – umožňují dekrementovat registr nebo přímo adresované paměťové místo a realizovat relativní skok.

- **Instrukce DJNZ** – v sobě obsahuje dvě samostatné operace a urychluje tak realizaci programových smyček. Tato instrukce realizuje relativní 7 bitový skok při nenulovosti právě dekrementovaného registru nebo paměťového místa.

- **Instrukce CJNE** – porovnává registr nebo přímo adresované paměťové místo s přímo uvedenými daty a při jeho neshodě realizovat relativní skok.

5.3.3 Program mikroprocesoru

	ORG 0	;nastavení programového čítače na 0,
START:	MOV P1,#255	;nastavování log. 1 pro případné čtení z portu č. 1,
	MOV R4,P1	;vložení hodnoty, která odpovídá periodě impulsu do R4,
	MOV P3,#255	;nastavování log. 1 pro případné čtení z portu č. 3,
	MOV R5,P3	;vložení hodnoty, jež odpovídá šířce impulsu do R5,
	MOV A,R5	;obsah R5 se vloží do akumulátoru A,
	MOV B,#25	;vložení konstanty, kterou se bude dělit do B,
	DIV AB	;dělení A, B – v A je celé číslo, v B zbytek po dělení,
	CLR P0.0	;nulování výstupního pinu (na výstupu je log. 0 => výkonový obvod je sepnut),
	MOV R6,A	;zálohování hodnoty akumulátoru do R6,
SKOK3:	ACALL DEL1MS	;volání zpoždění 1 ms,
	DJNZ R6,SKOK3	;podmíněný skok, který opakuje předchozí instrukci zpoždění 1 ms tolikrát, jaká hodnota je v R6, tím je nastavená délka šířky impulsů,
	SETB P0.0	;nastavení výstupního pinu (na výstupu je log. 1 => výkonový obvod je rozepnut),
	MOV A,R4	;hodnotu v R4 vložíme do akumulátoru,
	SUBB A,#1	;odečtení hodnoty 1 od periody impulsu tak, aby se nestalo, že by šířka byla delší než perioda,
	MOV R4,A	;návrat hodnoty, odpovídající periodě impulsu do R4,
SKOKY:	ACALL DEL10MS	;volání podprogramu, celkové zpoždění je tvořeno dobou 10 ms, která je násobena hodnotou registru č. 4, tato doba odpovídá době, kdy je proud procházející cívkou nulový,
	DJNZ R4,SKOKY	;podmíněný skok, který opakuje předchozí instrukci zpoždění 10 ms tolikrát, jaká hodnota je v R4,

SJMP START	;nepodmíněný skok na začátek programu, kdy se opakuje celá procedura čtení z převodníků a následná generace výstupního impulsu,
DEL10MS: MOV R3,#10	;vložení konstanty 10 do registru č.3, která určuje, že zpoždění 10 ms bude dáno desetinásobkem zpoždění 1 ms,
SKOK2: ACALL DEL1MS	;volání podprogramu zpoždění 1ms,
DJNZ R3,SKOK2	;podmíněný skok, který se opakuje 10x,
RET	;návrát z podprogramu,
DEL1MS: ACALL DEL500	;volání podprogramu zpoždění 500 μ s,
ACALL DEL500	;volání podprogramu zpoždění 500 μ s,
RET	;návrát z podprogramu, který ve výsledku vytvoří zpoždění 1 ms,
DEL500: MOV R2,#5	;vložení konstanty 5 do R2, která určuje, že zpoždění 500 μ s bude dáno pětinasobkem zpoždění 100 μ s,
SKOK1: ACALL DEL100	;volání podprogramu,
DJNZ R2,SKOK1	;podmíněný skok, který se opakuje 5x,
RET	;návrát z podprogramu,
DEL100: MOV R1,#99	;vložení konstanty 99 do R1,
DJNZ R1,\$;podmíněný skok, který se opakuje 99x,
RET	;návrát z podprogramu,
END	;konec programu.

5.3.4 Vytváření zpoždění v programu

Rychlost mikroprocesoru, tudíž doba trvání jednoho cyklu, je závislá na kmitočtu použitého krystalu. U mikroprocesoru 89S52 je použit krystal o kmitočtu 24 MHz. Zapojení mikroprocesoru je vidět na obr. 5.2. Perioda oscilátoru je nepřímo úměrná hodnotě kmitočtu krystalu, podle (5.1) je tato hodnota pro námi použitý krystal 0,04167 μ s. V podprogramu DEL100 uvedeném v tab. 5.2 se musí vypočítat konstanta pro správnou dobu trvání zpoždění

100 μ s. Doba strojního cyklu je tedy závislá na periodě oscilátoru [6]. U daného mikropočítače je doba strojního cyklu 12x delší než perioda oscilátoru, tedy 0,5 μ s. Příkladem počtu strojních cyklů při vykonávání jednotlivých instrukcí může být tab. 5.2. Z tabulky je patrné, že některé instrukce trvají jeden strojní cykl, některé dva a ty nejnáročnější, jako například dělení nebo násobení, dokonce čtyři strojní cykly.

$$f_{osc} = \frac{1}{T}, \quad (5.1)$$

kde

f_{osc} kmitočet krystalu,

T perioda oscilátoru.

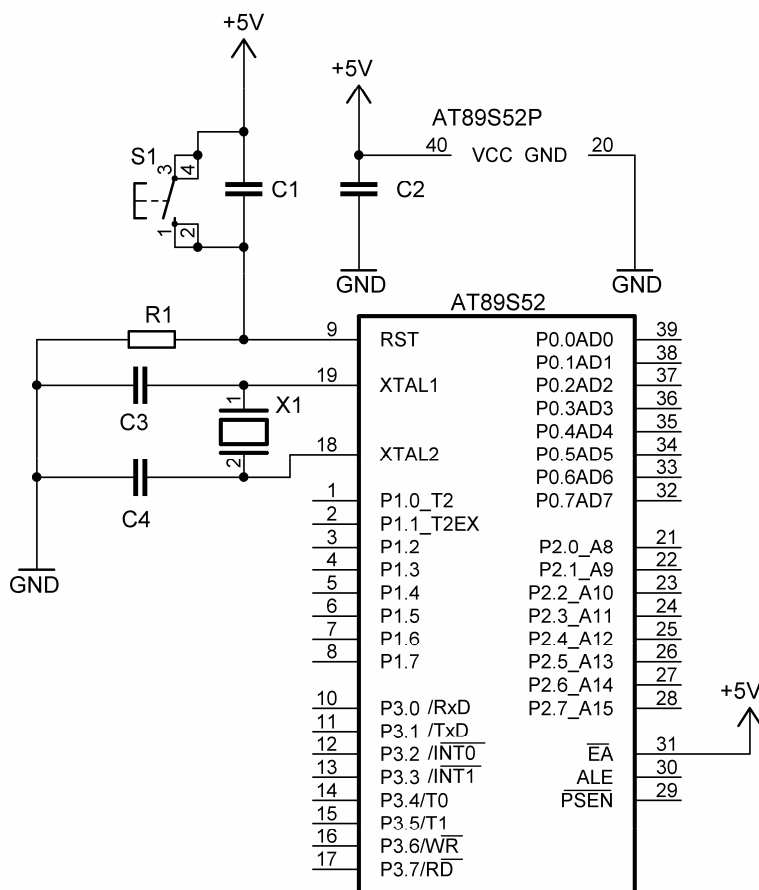
Tab. 5.2: Vytváření zpoždění v programu

DEL100:	MOV R1,#konst	trvá jeden strojní cykl,
	DJNZ R1,\$	trvá (2*konst.) strojních cyklů,
	RET	trvá dva strojní cykly.

Celkové zpoždění daného zpožďovacího podprogramu je dáno počtem strojních cyklů, které musí podprogram při svém chodu vykonat, vynásobených délkou strojního cyklu. Chceme-li například vytvořit zpoždění 100 μ s jako je v podprogramu v tab. 5.2, musí se použít jednoduchý výpočet. Z frekvence krystalu víme, že délka jednoho strojního cyklu je 0,5 μ s. Dále víme, že část podprogramu tvoří instrukce, které se cyklicky opakují (DJNZ) a instrukce, které se opakují pouze jednou (MOV a RET). Délka trvání instrukcí MOV s RET je po jednom strojním cyklu. Tedy dohromady 1 μ s. Úkolem je určit konstantu „konst“, která udává, kolikrát se bude opakovat podmíněný skok DJNZ. Tato konstanta se musí nastavit tak, aby celkové zpoždění podprogramu bylo 100 μ s, které odpovídá 200 strojním cyklům. Dva strojní cykly jsou použity pro instrukce MOV a RET. Takže na cyklicky se opakující instrukci skoku DJNZ zbývá 198 strojních cyklů. Instrukce skoku DJNZ trvá 2 strojní cykly, tudíž za konstantu „konst“ dosadíme hodnotu 99.

5.4 Schéma

Pro realizaci je nutné vědět, jak se mikropočítač zapojuje, jaké má pouzdro, kolik a jaké vnější součástky jsou potřeba. Z tohoto důvodu je na obr. 5.2 znázorněno schéma pouzdra mikroprocesoru 89S52 se všemi potřebnými externími součástkami. Popis obr. 5.2 je v tab. 5.3.



Obr. 5.2: Schéma pouzdra mikroprocesoru 89S52

Tab. 5.3: Pozdro mikroprocesoru 89S52

Název	Velikost	Popis (důvod použití)
C1	10 nF	–
C2	100 nF	–
C3, C4	30 pF	–
R1	6,8 kΩ	–
X1	24 MHz	Krystal
S1	–	Resetační tlačítko

6 ŘÍZENÍ PERIODY A ŠÍŘKY IMPULSŮ

Realizace řízení periody a šířky impulsů si vyžaduje použití dvou osmibitových portů, aby k nim bylo možné připojit výstup ze dvou analogově-digitálních převodníků. Na vstupu těchto převodníků je připojen napěťový dělič, pomocí kterého se nastavuje napětí 0 V až napětí referenční. Těmto napěťovým hodnotám odpovídá na výstupu převodníků osmibitové slovo.

Analogově-digitálním převodníkem ADC0804A se bude nastavovat perioda a převodníkem ADC0804B šířka impulsů. Tyto hodnoty jsou ovládány potenciometry R3 a R5, kterými se může nastavovat hodnota napětí v rozsahu 0 až 5 V. Ta bude následně přiváděná na mikroprocesor. Procesor tuto vstupní informaci zpracuje a převede na řídicí signál, který bude připraven na výstupním bitu č. 0 portu P0. Tento řídicí signál bude přiváděn na výkonový stupeň. Výkonový stupeň zajistí dostatek energie, kterou musíme přivést do zátěže.

6.1 Použití převodníků

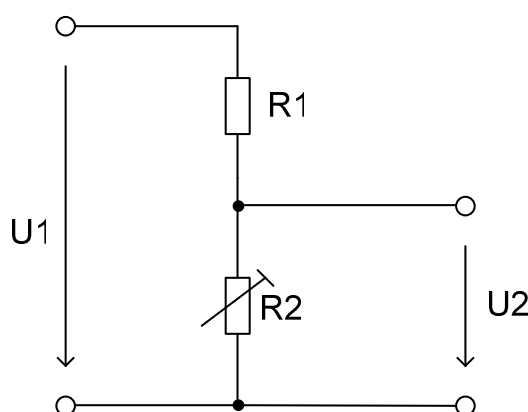
Hlavně kvůli požadavkům na co nejnižší cenu byl zvolen osmibitový analogově-digitální převodník ADC0804, který nevyniká vysokou rychlostí převodu, ale pro naše požadavky dostatečně vyhovuje.

Aby se pomocí potenciometru mohl ovládat vstupní signál přiváděný do mikroprocesoru, musí se použít určitý analogově-digitální převodník. Analogově-digitální převodníky se vyrábějí 8 až 16-bitové s odpovídajícím rozlišením 0,4 % až 0,0018 %. Výhodou je relativně velká rychlost převodu, která bývá zhruba 10 μ s a schopnost dosáhnout 10⁴ až 10⁵ měření za sekundu. Převodník vyžaduje konstantní vstupní napětí během doby převodu, jinak může dojít ke značným chybám. Jako nejvhodnější se jeví 20 pinový, osmi bitový analogově-digitální převodník ADC0804 pracující metodou postupné aproximace. Tento převodník je velice citlivý na rušivá napětí, není odolný proti sériovému rušení. Jeho převod probíhá v n krocích. V prvním kroku je určena hodnota MSB, odpovídající signál je vyslán jako log. 1 z posuvného registru (ostatní výstupy převodníku jsou v log. 0). Pomocí digitálně-analogového převodníku je tento signál převeden na napětí $U_{K0} = U_R/2$ (kde U_R je vstupní rozsah tohoto analogově-digitálního převodníku). Napětí U_K je porovnáno pomocí napěťového komparátoru s napětím U_x . Je-li $U_{K0} > U_x$, ponechá se MSB v log. 1, v opačném případě se nastaví MSB do log. 0. V dalším kroku je testován bit s druhou největší vahou (MSB-1) pomocí jemu odpovídajícího napětí $U_{K1} = U_R/4$, které se přičte k napětí na výstupu digitálně-analogového převodníku z předchozího kroku. Výsledné napětí U_K je opět srovnáno s U_x , je-li $U_K > U_x$, je testovaný bit nastaven na

log. 0. Stejný postup se opakuje pro zbývající bity digitálně-analogového převodníku. Počet kroků převodu n je tak roven počtu bitů převodníku. Maximální celková chyba je ± 1 LSB, doba převodu je $100 \mu\text{s}$. Převodník má třístavové datové výstupy pro připojení na počítačovou sběrnici. Má diferenciální napěťové vstupy, vstupní rozsah je 0 V až 5 V při napájení z 5 V . Nevyžaduje nastavení nuly, všechny log. vstupy a výstupy jsou CMOS/TTL kompatibilní. Pro řízení převodu se používá vnitřní hodinový signál o frekvenci maximálně $1,5 \text{ MHz}$. Převodník nevyžaduje připojení vnějšího referenčního napětí (vnitřně $1/2 U_{\text{cc}}$). Převodník může pracovat i jako volně běžící, je schopen dosáhnout až 9700 měření/s. Této výhody je využito i u převodníku použitých ke konstrukci výkonového zesilovače.

6.2 Napěťový dělič

Aby mohl převodník správně pracovat, musí se na jeho vstupu objevovat napětí 0 V až napětí referenční. U převodníku ADC0804 je referenční napětí vytvořené buďto z vnitřního stabilizovaného děliče na $2,5 \text{ V}$ nebo může být také tvořeno vnějším napětím od 0 do 5 V . Takže pro nejjednodušší použití je využito vnitřní reference $2,5 \text{ V}$. Z toho vyplývá, že vstupní napěťový dělič musí dodávat napětí 0 až $2,5 \text{ V}$, kde hodnotě 0 odpovídá hexadecimálně 00h a hodnotě napětí $2,5 \text{ V}$ hodnota FFh . Tento dělič je velmi snadno realizovatelný jedním rezistorem s pevnou hodnotou a proměnným rezistorem. Při připojení 5 V na pevný rezistor se objevovalo napětí na výstupu děliče mezi 0 a $2,5 \text{ V}$. Není potřeba používat výkonové součástky, protože odebíraný proud je v řádu desítek až stovek μA , maximálně mA . Tudíž není nutné tento dělič uvažovat jako zatížený.



Obr. 6.1: Principiální zapojení nezatíženého děliče

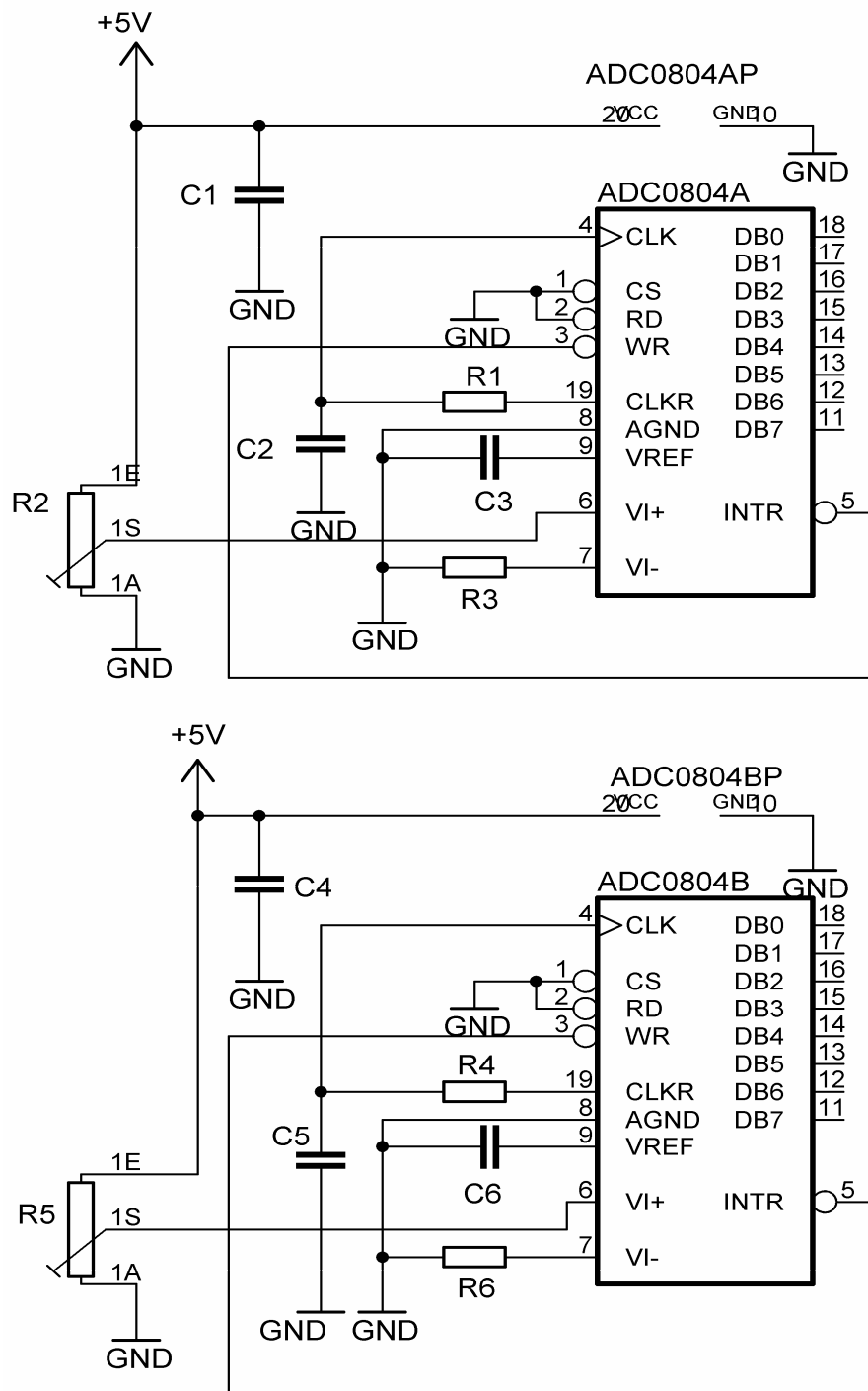
$$U_2 = U_1 \frac{R_2}{R_1 + R_2}, \quad (6.1)$$

kde

- U1 napětí na vstupu odporového děliče,
- U2 napětí na výstupu nezatíženého odporového děliče.

6.3 Schéma

Na obr. 6.1 je již skutečné schéma zapojení obou převodníků se všemi externími součástkami a připojením na 2 porty mikropočítače. Popis obr. 6.2 je v tab. 6.1.



Obr. 6.2: Schéma zapojení obou převodníků

Tab. 6.1: Zapojení převodníků

Název	Velikost	Popis (důvod použití)
C1, C4, C3, C6	10 nF	–
C2, C5	150 pF	–
R1, R4	10 k Ω	–
R2, R5	10 k Ω	Potenciometr
R3, R6	1 k Ω	–

7 VÝKONOVÝ STUPEŇ

Výkonový stupeň může být realizován buď analogovým nízkofrekvenčním zesilovačem, kde regulací výstupního napětí dosáhne regulaci napětí vstupního nebo použití tranzistoru MOSFET s vhodným buzením. Nevýhodou zapojení tohoto tranzistoru je nutnost připojení vhodného proudového regulačního systému, jelikož tento výkonový stupeň dokáže pouze spínat a připojovat na zátěž (cívku)

7.1 Výkonový stupeň s NF zesilovačem

Tento zesilovač má velké jak napěťové tak i proudové zesílení. Výstup z mikropočítače je možné zatížit maximálně 20 mA, tak aby úroveň výstupního napětí z mikropočítače bylo možné rozpoznat. Nejlepší případ je, aby v log. 1 napětí na výstupu bylo rovné 5 V. Z tohoto důvodu je nutné použití vhodného napěťového děliče z výstupu mikropočítače na vstup analogového zesilovače. Jako nejvhodnější je použití integrovaného obvodu TDA2005, který potřebuje minimum externích součástek, je za nízkou cenu a zároveň poskytuje dostatečný výkon s dobrými parametry. Vstupní napěťový dělič je nutný z důvodu velmi vysokého zesílení zesilovače, kdy již při několika stovkách mV je vybuzen na maximální hodnotu a při dalším zvyšování budicího napětí už dochází k přebuzování a silné deformaci výstupního signálu.

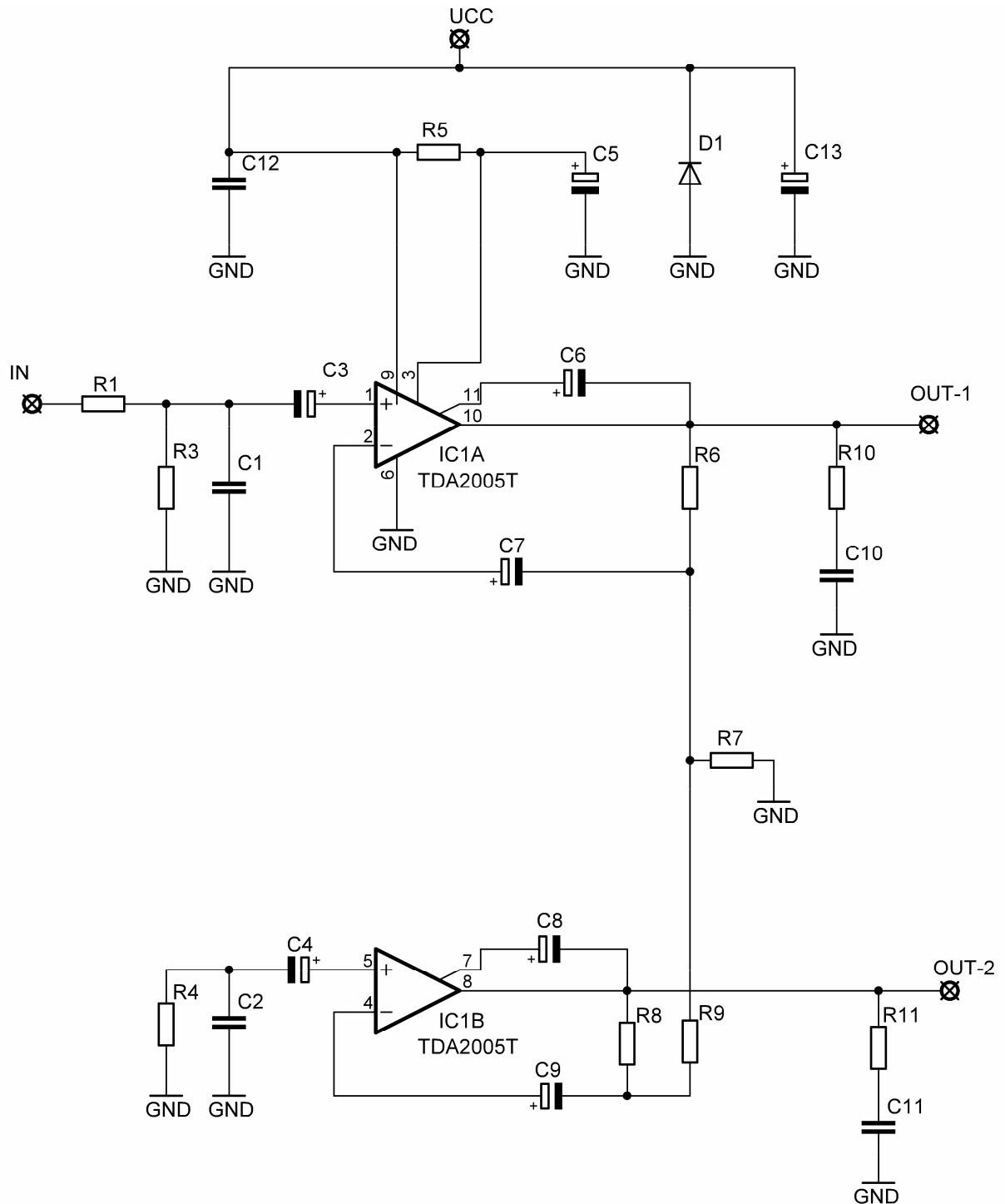
7.1.1 Popis funkce

Zesilovač s integrovaným obvodem TDA2005 funguje jako velmi výkonný operační zesilovač s diferenciálními vstupy. Princip jeho zapojení může být jako dva nezávislé zesilovače nebo jako můstkový zesilovač, to v případě, že se signál do jedné části přivede otočený oproti druhé části. Diferenční výstup je pak mezi oběma jednotlivými výstupy. Tento zesilovač nepracuje se 100 % účinností přeměny energií. Vznikají na něm ztráty, které se mění na teplo. Toto teplo je nutné z tohoto integrovaného obvodu neustále odvádět, aby nedošlo k přehřátí jeho jádra přes 150 °C nebo ohřátí na takovou teplotu, která již neumožňuje dodávat požadovaný výkon.

7.1.2 Schéma

Na obr. 7.1 je vidět jedno z možných můstkových zapojení integrovaného zesilovače TDA2005. I přes jeho poměrně vysoký výstupní výkon je použito minimum součástek, které jsou pro funkci potřeba. Aby tento zesilovač mohl pracovat s opravdu strmými hranami a nezpůsobil těmto hranám zkosení nebo dokonce velké překmity, je nutné zvýšit hodnoty vazebních kondenzátorů na vstupu. Nejlepší by bylo upravit větší množství součástek, vstupní

RC filtry a výstupní protizákmitové filtry na takové hodnoty, aby byl zesilovač schopen pracovat na vyšších kmitočtech. Popis obr. 7.1 je v tab. 7.1.



Obr. 7.1: Schéma zapojení NF zesilovače TDA2005

Tab. 7.1: Požité součástky

Název	Velikost	Popis (důvod použití)	Pozn.
R1	100 Ω	Spolu s R3 a C1 tvoří vstupní frekvenční propust na vstup zesilovače	–
R4	100 Ω	Spolu s C2 výběr frekvenční propusti.	–
R3	100 k Ω	Spolu s R1 a C1 tvoří vstupní frekvenční propust na vstup zesilovače	–
R5	120 k Ω	Napěťový dělič pro vytvoření nižšího napětí pro napájení nižšího stupně zesilovače.	–
R6	1 k Ω	Dané výrobcem – určuje parametry zpětné vazby z výstupu zesilovače	–
R7, R9	12 Ω	Vytvoření zpětnovazební smyčky	–
R8	2 k Ω	Dané výrobcem – určuje parametry zpětné vazby z výstupu zesilovače	–
R10, R11	1 Ω	Zamezují samovolnému rozkmitání výstupu zesilovače	–
C1, C2	100 pF	Tvoří vstupní frekvenční propust na vstup zesilovače	keramické
C3, C4	2,2 μ F	Vazební kondenzátory – filtrování stejnosměrné složky na vstupu zesilovače	elektrolytické
C5	10 μ F	Filtrace napájení nižšího stupně zesilovače	elektrolytický
C6, C8	100 μ F	Součást zpětné vazby, stanovení dolní propusti – parametry výstupních basů	elektrolytické
C7, C9	220 μ F	Vazební kondenzátory pro vytvoření zpětnovazební smyčky	elektrolytické
C10, C11	220 nF	Zamezují samovolnému rozkmitání výstupu zesilovače	keramické
C12	100 nF	Filtrace vstupního napětí, vyšší kmitočty zvlnění	keramický
C13	100 μ F	Filtrace vstupního napětí, nižší kmitočty zvlnění	elektrolytický
D1	–	Ochrana proti přepólování vstupu	1N4007
TDA2005	–	Zesilovač	–

7.2 Výkonový stupeň s tranzistorem MOSFET

Ve snaze ušetřit velké množství součástek a docílit lepší funkce než s analogovým zesilovačem TDA2005, bylo rozhodnuto nahradit celý tento zesilovač se všemi jeho externími součástkami pouze jedním výkonným tranzistorem MOSFET, který funguje ve spínacím režimu. U tohoto tranzistoru nevznikají při tak nízkých frekvencích (max. 50 Hz) takřka žádné ztráty. Další výhodou je možnost spínání řádově desítek kHz nebo jednotek MHz, proto přiváděnému signálu není způsobena skoro žádná deformace hran. Je nutné zdůraznit problémů, které vznikají při

řešení výkonového stupně. Prvním problémem je, že tranzistor pracuje v saturaci, tudíž se nedá zesilovat jiný signál než obdélníkový. U ostatních signálů by došlo ke značné deformaci, v podstatě jejich převodu na signál obdélníkový. Druhým problémem je fakt, že tranzistor na to, aby se dostal do saturace, potřebuje určité napětí na svůj pin G (gate), toto napětí je u většiny tranzistoru MOSFET 7 až 10 V. Takového napětí není možné dosáhnout na výstupu z mikropočítače, i když z proudového hlediska by toto řešení bylo při tak malé frekvenci spínání vyhovující. Způsobů řešení tohoto problému existuje hned několik. Nejjednodušší je použít jako budič jednotranzistorový invertující zesilovač, například pomocí univerzálního tranzistoru BC547. Jako MOSFET je nejvýhodnější použít tranzistor IRF540, jehož maximální napětí mezi D a S může být až 100 V. Tento tranzistor může být zatěžován velkými proudy a má velmi nízký vnitřní odpor v saturaci při sepnutí. Jiným možným způsobem řešení budiče je například neinvertující zapojení dvou komplementárních univerzálních tranzistorů BC547 a BC557. Ale skutečným problémem při použití tranzistoru MOSFET v našem řízeném generátoru proudových impulsů je neschopnost nastavovat výstupní proud na zátěži. Tento nedostatek je možné vyřešit připojením proudového regulačního systému. Ten může být realizovaný buď pomocí proudového zdroje využívající zpětnou vazbu nebo pro zjednodušení a zmenšení počtu potřebných součástek použitím napěťového řízeného stabilizovaného zdroje. U tohoto zdroje bude s ohledem na jistotu linearitu při změně napětí zároveň docházet i ke změně proudu procházejícího cívkou.

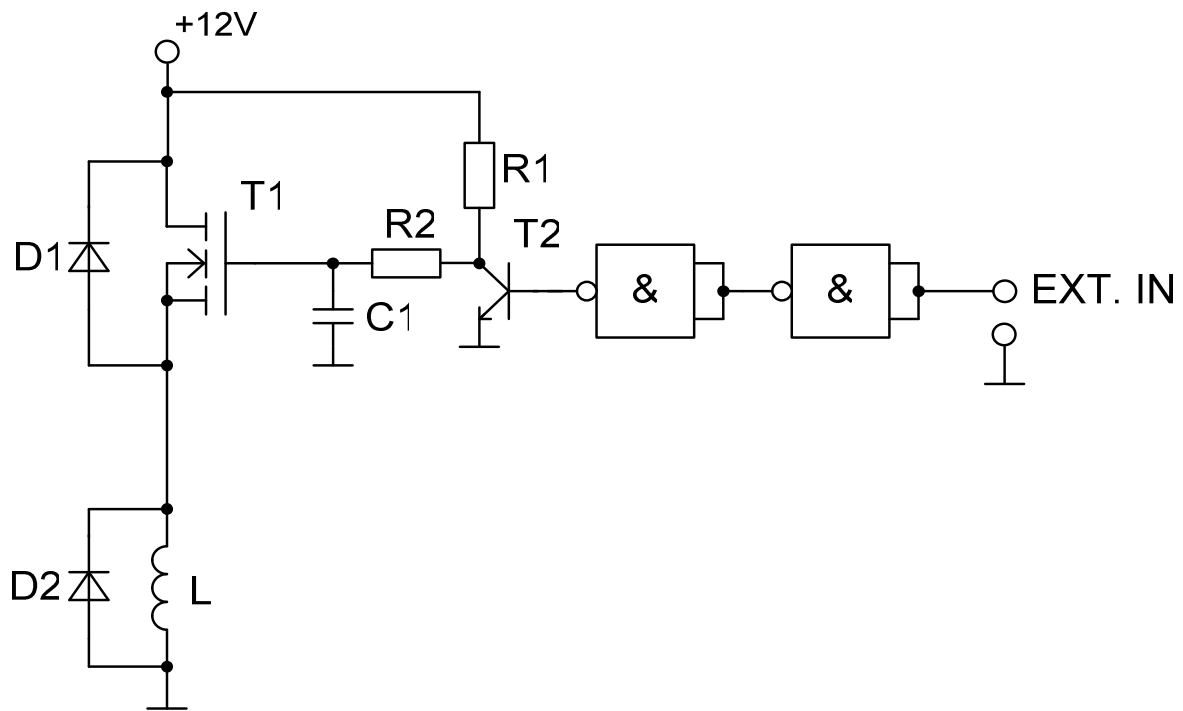
7.2.1 Popis funkce

Signál vycházející z příslušného vývodu mikropočítače o napěťových hodnotách 0 a 5 V je pomocí budícího invertujícího členu přeměněn na napěťovou úroveň 0 V, které odpovídá log. 1 a na napětí napájecího zdroje, která odpovídá log. 0. Ve výsledku je to takové napětí, které tranzistor IRF540 uvede do saturace. Při sepnutí budícího tranzistoru dochází k přivedení nulového potenciálu na G (gate) tranzistoru IRF540 a ten se uzavře. Když z mikropočítače není vydáván žádný signál, tedy jeho napěťová úroveň je rovna 0 V, tak je budící tranzistor rozepnut a na výkonový tranzistor IRF540 přichází napájecí napětí přes rezistor do kolektoru budícího tranzistoru. Proto je potřeba na výstup mikropočítače přivést invertovaný signál, se kterým je třeba počítat již při návrhu programu v assembleru. Samotným sepnutím tranzistoru IRF540 začne protékat proud přes tento tranzistor do cívky, která je jako zátěž zapojena mezi D a napájení. Je ovšem nutné nezapomínat na nulové diody, které zabraňují napěťovým špičkám a také zabraňují zpětnému průchodu proudu obvodem, když napětí poklesne k nule.

Před samotnou realizací je také potřebný výpočet součástek, tedy dvou rezistorů pro budícího tranzistorového zesilovače. Tyto rezistory mají převážně úlohu limitovat průchozí proud do báze tranzistoru a celkový proud, který prochází tranzistorem při jeho sepnutí.

7.2.2 Schéma

Na obr. 7.2 je velmi jednoduše znázorněno schéma zapojení výkonového stupně s invertujícím tranzistorovým zesilovačem. Popis obr. 7.2 je v tab. 7.2.



Obr. 7.2: Schéma zapojení výkonového stupně s tranzistorem MOSFET

Tab. 7.2: Výkonový stupeň s tranzistorem MOSFET

Název	Velikost	Popis (důvod použití)
T1	IRF540	Výkonný tranzistor v režimu spínání
T2	BC547	Budící tranzistor
2x &	7400	Tvarovací obvod
R1	2,2 kΩ	Kolektorový rezistor
R2	1,3 kΩ	S C1 tvoří integrační článek
C1	10 nF	S R2 tvoří integrační článek
D1, D2	BYV95	Nulové diody
L	–	Zátěž
EXT. IN	–	Externí výstup z mikroprocesoru

8 PROUDOVÝ REGULAČNÍ SYSTÉM

Tento proudový regulační systém není nutné realizovat z generátoru proudových impulsů, kde je výkonový stupeň tvořený nízkofrekvenčním analogovým zesilovačem s integrovaným obvodem TDA2005. Regulace proudu je prováděná pomocí napěťového děliče před zesilovačem. Jiným řešením je případ, kdy je na místě výkonového stupně umístěn tranzistor MOSFET. Nabízejí se dvě možné varianty řešení tohoto proudového regulačního systému. Prvním je za pomoci zpětné vazby připojené do operačního zesilovače provádět spínací cykly na vlastní spínací frekvenci, která se pohybuje v řádu desítek kHz. Druhým jednodušším řešením je nahrazení proudového regulačního systému regulovaným napěťovým stabilizovaným zdrojem.

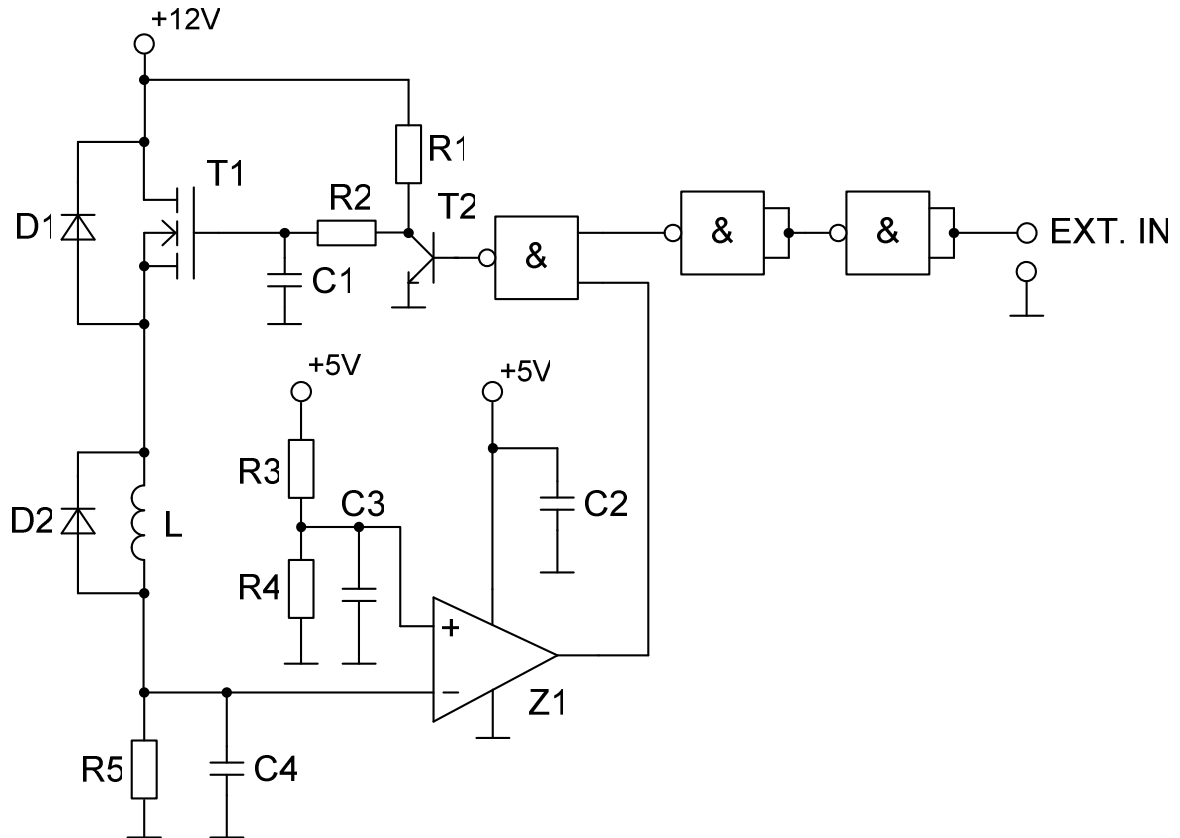
8.1 Proudový zdroj

Tento způsob regulace protékajícího proudu v obvodu má velký počet výhod. Zvláště pak, když není napájena lineární elektrická zátěž, jako je v tomto případě cívka. Tento systém neustále kontroluje velikost procházejícího proudu, aby nepřesáhla nastavenou hodnotu. Podle použitých součástek a principiálního schématu realizace je závislá rychlost dynamické reakce na změnu a tím je i dána přesnost dosaženého výsledku. Z tohoto důvodu byly navrženy dvě možné varianty řešení daného problému, ale bohužel ani jedna z nich nedosahuje potřebných naměřených parametrů, které pro realizaci řízeného generátoru proudových impulsů potřebujeme.

8.1.1 Proudový zdroj 1. řešení

Tento řízený proudový zdroj, jehož schéma je zobrazeno na obr. 8.1, je v podstatě nejjednodušší regulovatelný obvod pomocí operačního zesilovače. Při zapnutí je tranzistor T2 uzavřený, tudíž se na G výkonného spínacího tranzistoru MOSFET IRF540 s označením T1 objeví (přes rezistory R1 a R2) napájecí napětí. Tím pádem se T1 otevře a proud prochází výkonovým obvodem, tedy i cívkou a měřicím rezistorem R5. Tento rezistor mám velmi malou hodnotu, zpravidla 1Ω , takže při průchodu proudu obvodem 1 A se na něm vytvoří úbytek napětí 1 V. Toto napětí je přiváděno na invertovaný vstup operačního zesilovače LM324 s označením Z1. Druhé (referenční) napětí pro tento operační zesilovač je tvořeno napěťovým děličem z rezistorů R3 a R4. Pomocí proměnného rezistoru, potenciometru R3, se nastavuje výstupní napětí 0 až 1 V. To v podstatě odpovídá velikosti požadavku na regulovaný proud 0 až 1 A. Pokud je napětí na neinvertovaném vstupu větší než na invertovaném, je na jeho výstupu napájecí napětí. Pokud je tomu naopak, je zde napětí rovno nule. Kondenzátory C1, C3 a C4 zabraňují rozkmitání a určují rychlost porovnávání a dynamiku regulačního systému. Ve schématu zapojení

obr. 8.1 je ještě navíc přidána výkonová logika řízení, která má za úkol přeměnit tento řízený proudový zdroj na výkonový stupeň, který je možné ovládat logickými signály z mikropočítače. První dvě hradla v obvodu 7400 jsou z důvodu natvarování vstupního signálu. Samozřejmě jsou zapojeny nulové diody D1 a D2, které mají obvod ochránit před napěťovými špičkami a zabránění výskytu zpětného proudu, když napětí bude rovno nule. Popis obr. 8.1 je v tab. 8.1.



Obr. 8.1: Schéma zapojení 1. řešení proudového zdroje

Tab. 8.1: Proudový zdroj 1. řešení

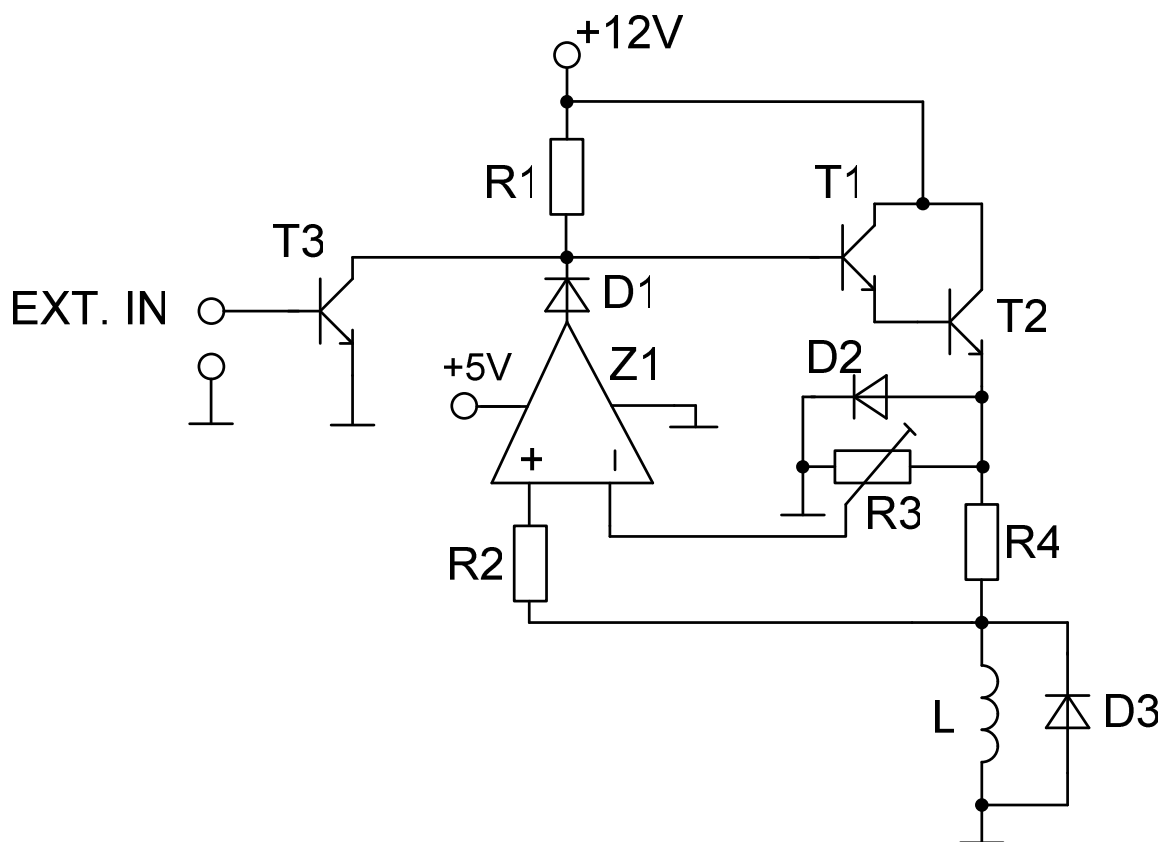
Název	Velikost	Popis (důvod použití)
T1	IRF540	–
T2	BC547	–
Z1	LM324	–
3x &	7400	–
R1	2,2 k Ω	–
R2	1,3 k Ω	–
R3	4,7 k Ω	–
R4	1,2 k Ω	–
R5	1 Ω	–
C1	10 nF	–
C2	100 nF	–
C3	470 nF	–
C4	1 nF	–
D1, D2	BYV95	–
L	–	Cívka, zátěž
EXT. IN	–	Externí výstup z mikroprocesoru

Nicméně po realizaci a následném odzkoušení bylo zjištěno, že celý takto zapojený obvod regulovatelného proudového zdroje je sice funkční a má dobré dynamické vlastnosti, ale obvod při své činnosti neustále kmitá na frekvenci řádově několika desítek kHz. Výstupní proudový impuls má sice stejný tvar jako logický signál na výstupu z mikropočítače, ale s tím rozdílem, že v podstatě tvoří obálku signálu o frekvenci regulačního obvodu. Řešením by bylo cívku nahradit kondenzátorem, který by udržel potřebné napětí a kmitání by se zastavilo. Bohužel při buzení cívky tohoto dosáhnout nelze.

8.1.2 Proudový zdroj 2. řešení

Zapojení druhého proudového zdroje vychází ze zapojení laboratorního proudového zdroje, kde došlo k vyjmutí napěťové regulační smyčky. Schéma zapojení toho proudového zdroje je znázorněno na obr. 8.2. S tím rozdílem, že výkonový MOSFET je nahrazen darlingtonovým zapojením dvou bipolárních tranzistorů T1 a T2. Řízení z mikropočítače je pomocí tranzistoru

T3. Opět stejně jako u prvního řešení proudového zdroje je proud měřen napět'ovým úbytkem na rezistoru R4. A samotná regulace je prováděná pomocí proměnného potenciometru R3. Jako diferenciální porovnávač mezi naměřenou a nastavenou hodnotou protékajícího proudu je opět použit jednoduchý operační zesilovač LM324 s označením Z1. K cívce je opět připojena nulová dioda D3. Bohužel stejně jako u minulého řešení i zde by se k udržení stability se musela nahradit cívka kondenzátorem, na němž by se udržovalo napětí. Toto opatření omezilo zakmitávání obvodu. Bohužel ani tento obvod není vhodný pro realizaci řízeného zdroje proudových impulsů. Popis obr. 8.2 je v tab. 8.2.



Obr. 8.2: Schéma zapojení 2. řešení proudového zdroje

Tab. 8.2: Proudový zdroj 2. řešení

Název	Velikost	Popis (důvod použití)
T1	BC337	–
T2	BD243	–
T3	BC547	–
Z1	–	–
R1	–	–
R2	–	–
R3	–	–
R4	–	–
D1, D2	1N4004	–
D3	BYV95	–
L	–	Cívka, zátěž
EXT. IN	–	Externí výstup z mikroprocesoru

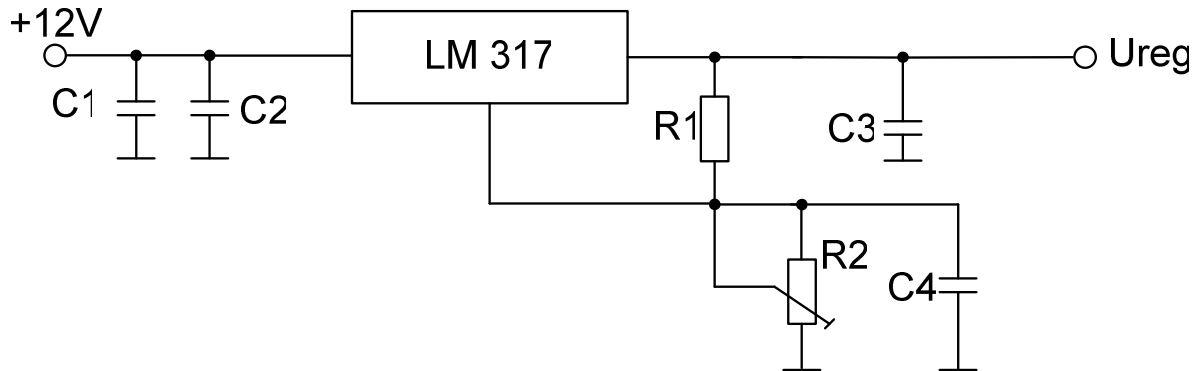
8.2 Napěťový zdroj

Po předešlých dvou řešení pomocí proudových zdrojů se zpětnou vazbou, které ale pro svoji nestabilitu a zakmitávání nejsou vhodné pro řešení generátoru proudových impulsů, se nabízí možnost využít značné linearitu mezi velikostí napětí a proudem procházející obvodem. Takže v tomto případě je nahrazen proudový regulační obvod řízeným napěťovým stabilizátorem, jehož výstupem je napájena výkonová část, tedy cívka a spínací tranzistor MOSFET.

8.2.1 Popis funkce

Integrovaný obvod LM317 je obvod, který je levný a nevyžaduje pro svoji funkci větší množství externích součástek. Má pouze vstup, výstup a vývod pro přivedení referenčního napětí. Pomocí rezistoru R1 se kompenzuje při větším proudovém zatížení úbytek napětí, proto se tento zdroj chová jako velmi tvrdý. Proměnným rezistorem, potenciometrem R2, se nastavuje cílová hodnota napětí na výstupu. Kondenzátor C4 je zde jako blokační a zabraňuje rozkmitání. Kondenzátory C1, C2 a C3 zde plní filtrační funkci. Schéma zapojení je na obr. 8.3. Správně by ve schématu neměly chybět blokovací diody, které uvádí výrobce v doporučeném zapojení, ale

pro případy, kde nejsou žádné vysokofrekvenční je toto opatření zbytečné. Popis obr. 8.3 je v tab. 8.3.



Obr. 8.3: Schéma napěťového regulačního systému

Tab. 8.3: Napěťový regulační systém

Název	Velikost	Popis (důvod použití)
C1	100 nF	–
C2	1 mF	–
C3	1 μ F	–
C4	10 nF	–
R1	240 Ω	–
R2	2,5 k Ω	–
LM317	–	–

Funkce tohoto regulačního systému je pro naše požadavky dostačující. Nicméně je nutné počítat s jistou nelinearitou mezi nastavenou hodnotou napětí a proudem procházejícím obvodem cívky. Také dynamické vlastnosti toho systému jsou zanedbatelné, ale pro požadavky regulovaného generátoru proudových impulsů s frekvencí maximálně 50 Hz je tento systém dostačující.

9 POPIS VÝSLEDNÉ SESTAVY

Po shrnutí všech navržených (jak funkčních tak finančních) možností se dospělo k samostatnému návrhu celého systému a následně i k jeho realizaci. Tyto funkční celky jsou na obr. 9.1. Veškerá realizace plošných spojů a schémata zapojení byla navržena v programu Eagle.

9.1 Návrh desky plošných spojů

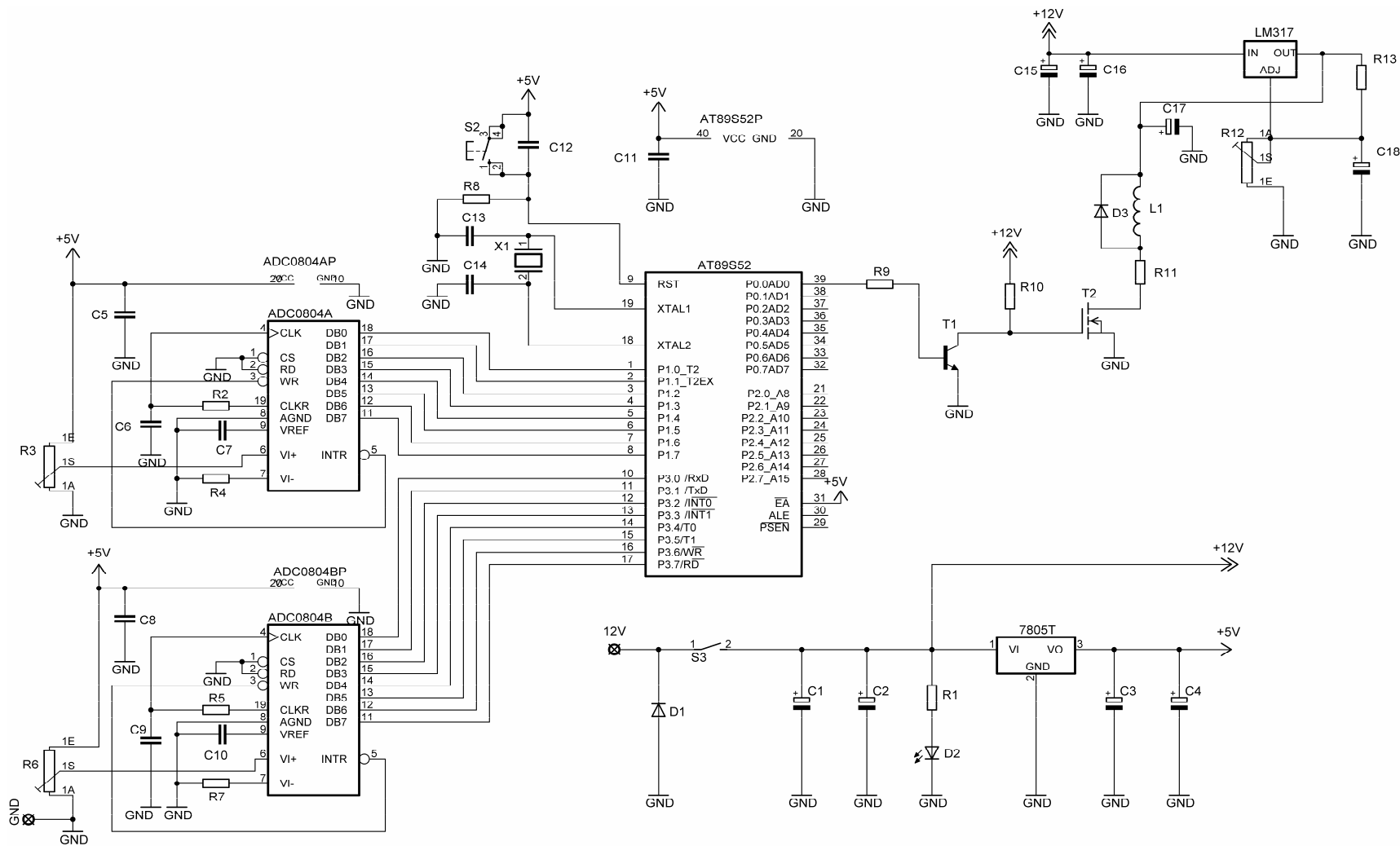
Podle schématu zapojení byla v programu Eagle vytvořena pouzdra součástek. Tyto pouzdra se následně v programu umístili tak, aby se tzv. virtuální cesty co nejméně křížily. Tímto způsobem je zajištěno, že výsledná deska bude mít co nejmenší rozměry a vodivé (skutečné) cesty mají větší tloušťku, aniž by byla porušena izolační vzdálenost nebo bylo nutné zvětšovat rozměry desky.

9.2 Oživování výsledné sestavy

Nejprve byla vytvořena testovací deska, která měla větší rozměry, aby byla zajištěná snadnější manipulovatelnost se součástkami, tedy jejich případná výměna. Na této pokusné desce se postupně oživoval výsledný produkt.

Po zdolání všech překážek, kde se většinou jednalo pouze o banální chyby v zapojení, se přešlo k vyhotovení finální verze desky generátoru proudových impulsů. Výsledek je na obr. C 3.

9.3 Schéma zapojení výsledné sestavy



Obr. 9.1: Schéma zapojení

10 ZÁVĚR

Po teoretickém návrhu všech jednotlivých bloků řízeného výkonového generátoru proudových impulsů (obr. 4.1), jejich posouzení ohledně funkčnosti a možnosti použití, bylo přistoupeno k realizaci výsledné sestavy. Pro vyhotovení výsledného přípravku byly vybírány varianty řešení jednotlivých částí podle složitosti realizace a funkčních parametrů s ohledem na zadání.

Ve výsledku se řízený výkonový generátor proudových impulsů realizoval z mikroprocesoru Altmel 89S52. Do tohoto mikroprocesoru se přes sběrnici SPI a paralelní port počítače LPT nahrál obslužný software. Ten byl napsán v programovacím jazyce Asembler a převeden do hexadecimálního kódu. Takto upravený byl již nahrán přímo do vnitřní programové paměti mikropočítače. Výsledný program je jednoduchý a jeho principem je přepočítání vstupních hodnot získaných z analogově-digitálních převodníků na výstupní generovaný signál proudových impulsů. Dalším funkčním celkem pro tento mikropočítač jsou vstupní obvody. Jsou to dva převodníky ADC0804, které nastavují logickou hodnotu na každém ze svých osmi výstupů, tudíž také na portu mikropočítače. Tyto hodnoty jsou zpracovány mikropočítačem, který z nich následně vygeneruje výstupní signál. Nakonec je tento signál přes výkonový obvod přiveden na zátěž, což je právě již zmiňovaná toroidní cívka.

Jako výkonový obvod na výstupu mikropočítače byl nejprve použit zesilovač s tranzistorem MOSFET (obr. 7.2). Bohužel ale tento zesilovač byl nestabilní a neměl dostatečné funkční parametry. Z těchto důvodů se rozhodlo o zamítnutí této varianty řešení. Jako vhodnější se jevílo použití napěťového regulačního obvodu (obr. 8.3). Tento výkonový obvod dodává do zátěže dostatek elektrické energie a splňuje zadané parametry. Nakonec byl také použit.

Po teoretickém návrhu a výběru výkonového obvodu se přešlo k vyhotovení plošného spoje. Celý návrh se prováděl klasickým způsobem v programu Eagle (viz přílohy obr. B2, B3). Po zdárném dokončení výroby plošného spoje došlo k jeho osazení součástkami (viz příloha obr. A1), a následnému oživení celého produktu. Výsledkem je tedy řízený výkonový generátor proudových impulsů (viz příloha C4), který vytváří impulsy o požadované velikosti, frekvenci a šířce.

POUŽITÁ LITERATURA

- [1] FAKTOR, Z., REJMÁNEK, M., ŠIMEK, B. : *Transformátory a laděné cívky pro sdělovací techniku*. SNTL, Praha, 1968
- [2] DOBEŠ, J., ŽALUD, V. : *Moderní radiotechnika*. Vydavatelství BEN, Praha, 2006
- [3] HUMLHANS, J. : *Zajímavá zapojení - inspirace konstruktérům - 2. díl*. Vydavatelství BEN, Praha, 2005
- [4] FAKTOR, Z. : *Transformátory a cívky*. Vydavatelství BEN, Praha, 1999
- [5] MAŤATKO, J. : *Elektronika*. IDEA SERVIS, Praha, 1997
- [6] Skalický, P. : *Mikroprocesory řady 8051*. Vydavatelství BEN, Praha, 2003
- [7] GME [online]. 2005 [cit. 2008-05-28]. Dostupný z WWW: <http://www.gme.cz/_dokumentace/dokumenty/310/310-012/dsh.310-012.1.pdf>.
- [8] GME [online]. 2003 [cit. 2008-12-28]. Dostupný z WWW: <http://www.gme.cz/_dokumentace/dokumenty/313/313-917/dsh.313-917.1.pdf>.
- [9] GME [online]. 2001 [cit. 2008-05-28]. Dostupný z WWW: <http://www.gme.cz/_dokumentace/dokumenty/958/958-108/dsh.958-108.1.pdf>.
- [10] ATMEL [online]. 2005 [cit. 2008-05-28]. Dostupný z WWW: <http://www.atmel.com/dyn/products/product_card.asp?family_id=604&family_name=8051+Architecture&part_id=1918>.
- [11] GME [online]. 1999 [cit. 2008-05-28]. Dostupný z WWW: <http://www.gme.cz/_dokumentace/dokumenty/320/320-011/dsh.320-011.1.pdf>.
- [12] HW [online]. 1997-2005 [cit. 2008-05-28]. Dostupný z WWW: <<http://hw.cz/teorie-praxe/konstrukce/art2086-laboratorni-zdroj-rizeny-mikroprocesorem.html>>.
- [13] Alldatasheet [online]. 2005 [cit. 2008-05-28]. Dostupný z WWW: <<http://pdf1.alldatasheet.com/datasheet-pdf/view/95440/IRF/IRF540.html>>.
- [14] Alldatasheet [online]. 2004 [cit. 2008-05-28]. Dostupný z WWW: <<http://pdf1.alldatasheet.com/datasheet-pdf/view/8604/NSC/LM317T.html>>.

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

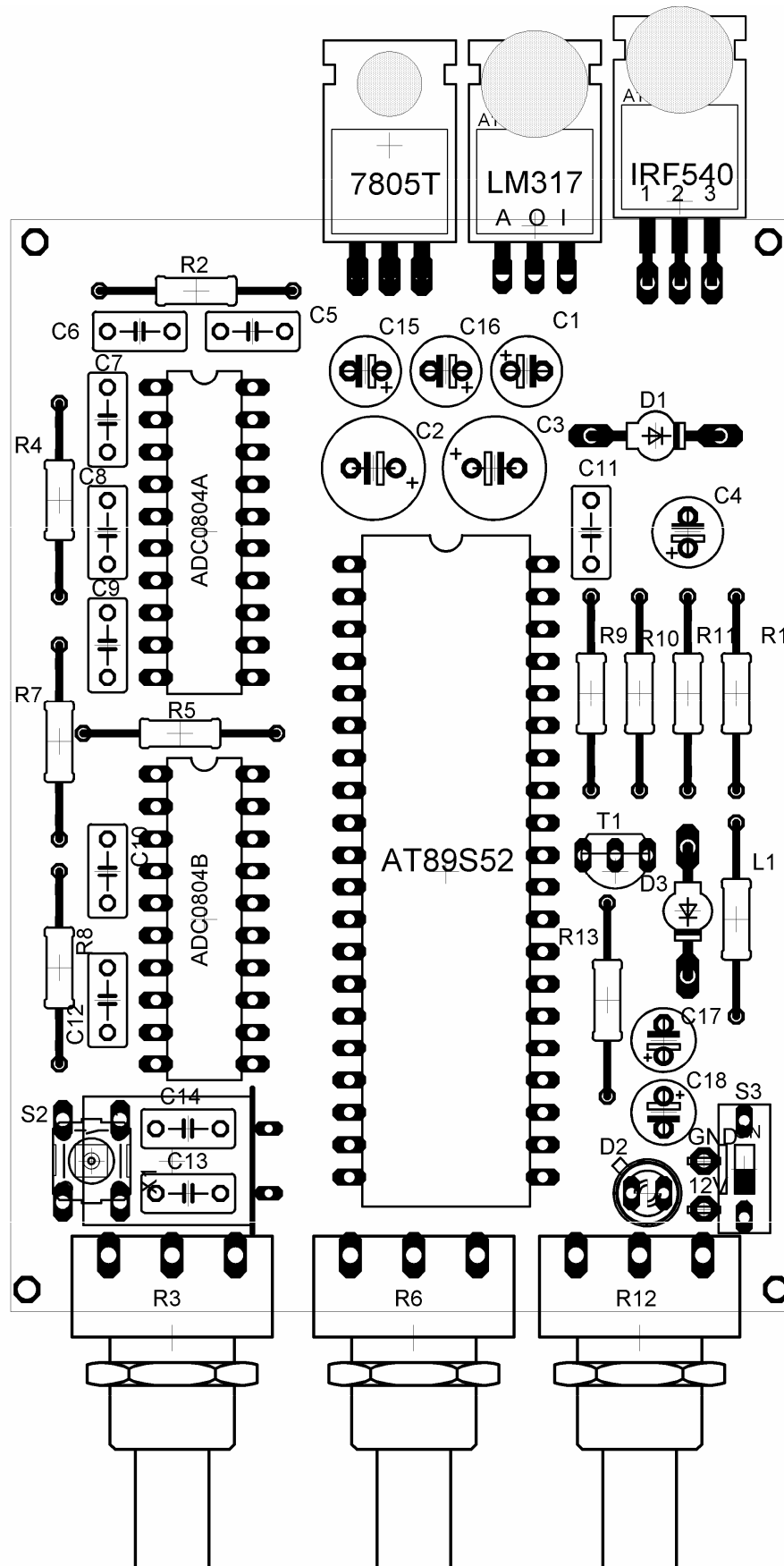
ASCII	American Standard Code for Information Interchange
AVR	Advanced Virtual RISC
C	kapacita vinuti cívky
CMOS	Complementary Metal–Oxide–Semiconductor
C_p	je vzájemná kapacita závitu u cívky
CPU	Central Processing Unit
EEPROM	Electrically Erasable Programmable Read–Only Memory
EPROM	Erasable Programmable Read–Only Memory
EXT. IN	externí vstup
G	vodivost cívky
GPI	generátor proudových impulsů
JSA	jazyk symbolických adres
L	cívka
L	indukčnost cívky
LPT	paralelní port
LSB	Least Significant Bit
MOSFET	Metal Oxide Semiconductor FET
MSB	Most Significant Bit
NF	nízkofrekvenční
Q	činitel jakosti cívky
R	ztrátový odpor cívky
RAM	Random-Access Memory
R_d	dielektrické ztráty v kostře cívky
R^I	celkový ztrátový odpor cívky
R_j	ztráty v jádře cívky (hysterezní a vířivé proudy cívky)
ROM	Read–Only Memory
R_{sk}	ztráty závislé na frekvenci u cívky
R_{ss}	ztráty nezávislé na frekvenci (činný odpor vinutí cívky)
R_v	ztráty vzniklé vyzářením v cívce
SPI	sériové periferní rozhraní

TTL	Transistor Transistor Logic
U_{cc}	napájecí napětí
Z	impedance cívky
δ	ztrátový úhel (rad)
μP	mikroprocesor
φ	výsledný fázový posuv cívky
ω	rezonanční kmitočet cívky
ω_r	vlastní rezonance cívky

SEZNAM PŘÍLOH

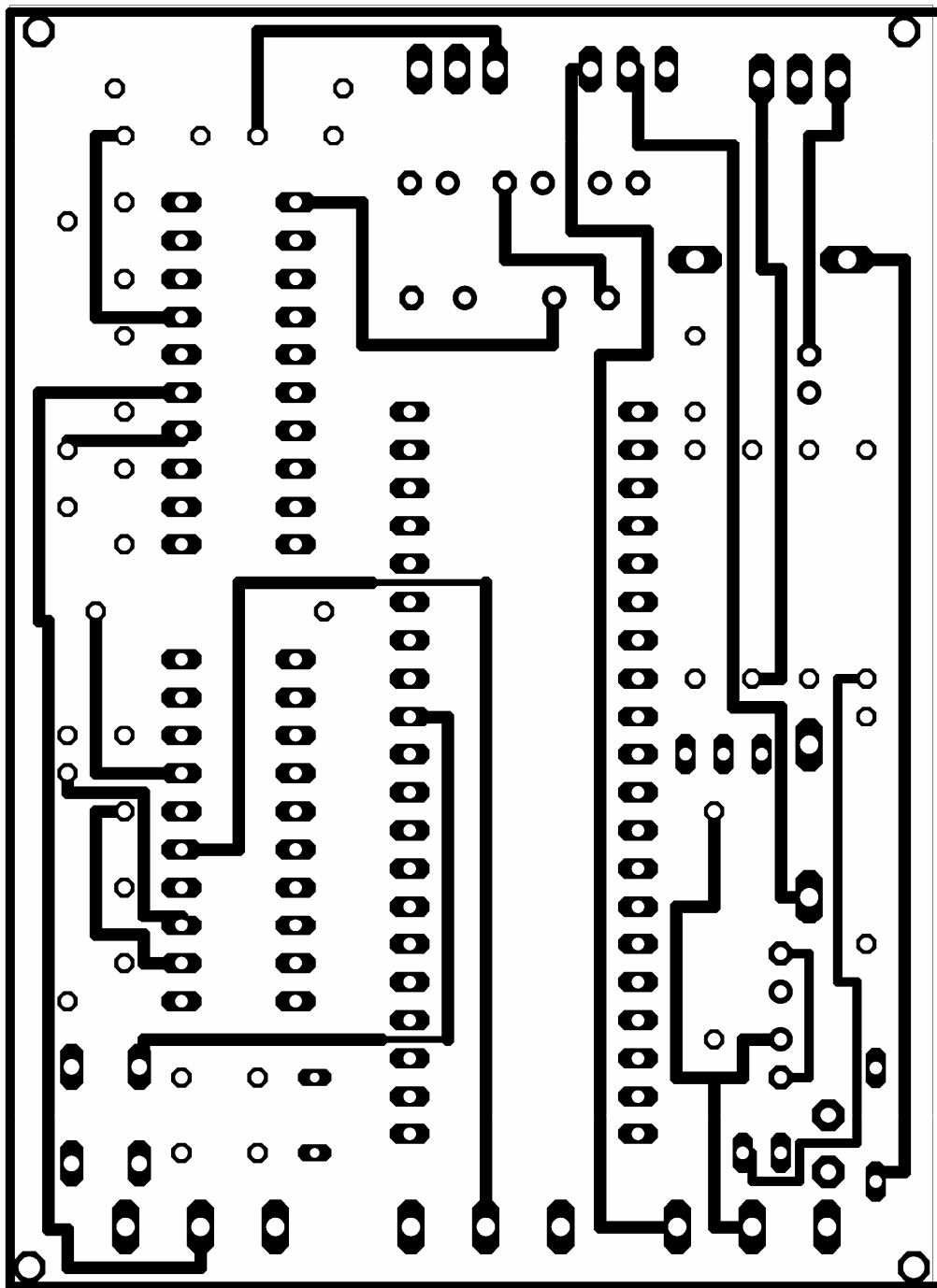
PŘÍLOHA A	ROZMÍSTĚNÍ SOUČÁSTEK NA DESCE	54
PŘÍLOHA B	DESKA S PLOŠNÝMI SPOJI	55
PŘÍLOHA C	FOTOGRAFIE GENERÁTORU PROUDOVÝCH IMPULSŮ	57
PŘÍLOHA D	ROZMÍSTĚNÍ SOUČÁSTEK NA DESCE	58
PŘÍLOHA E	DESKA S PLOŠNÝMI SPOJI	59
PŘÍLOHA F	FOTOGRAFIE NÍZKOFREKVENČNÍHO ZESILOVAČE	60

Příloha A Rozmístění součástek na desce

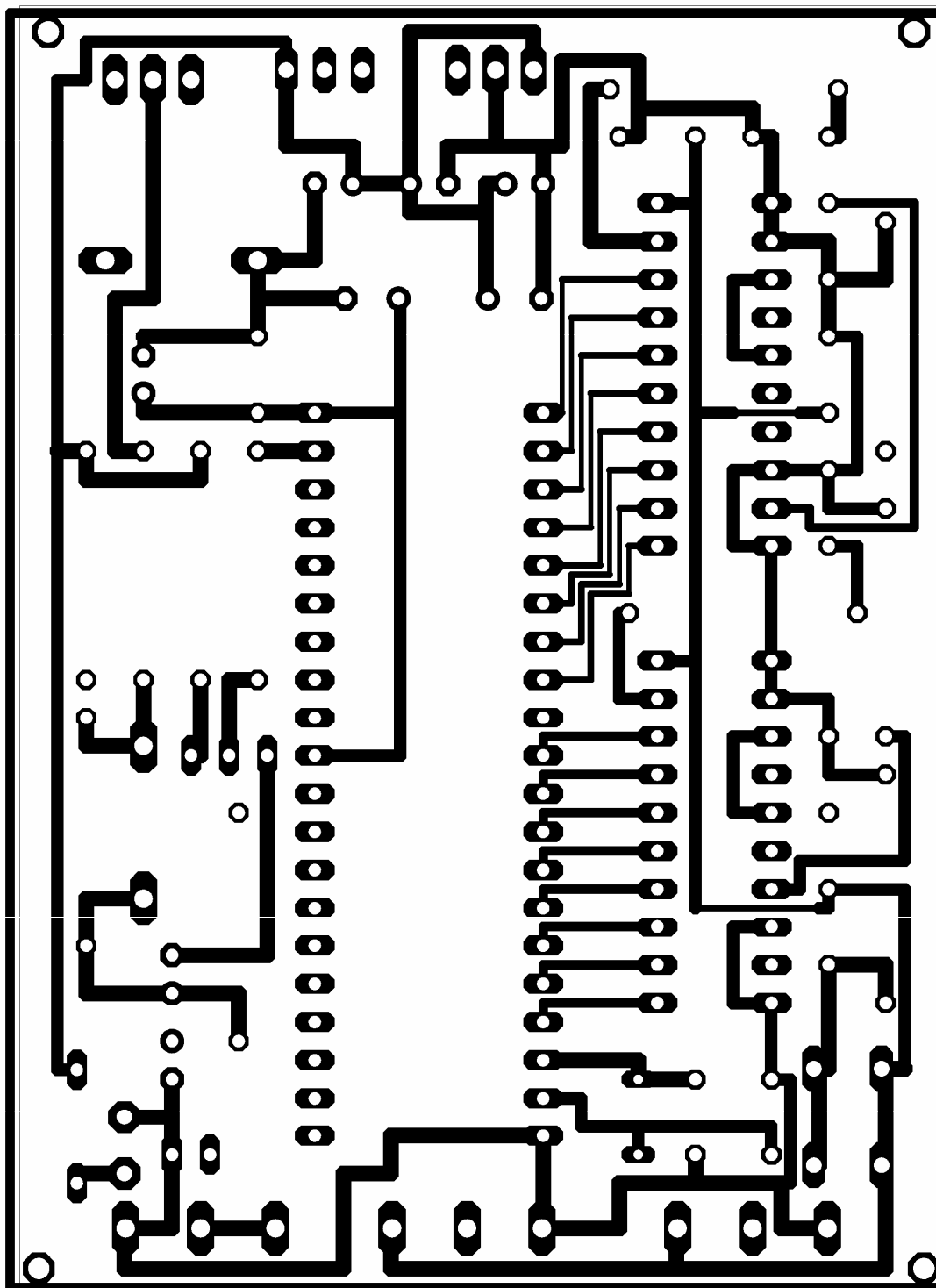


Obr. A.1: Rozmístění součástek na desce generátoru

Příloha B Deska s plošnými spoji

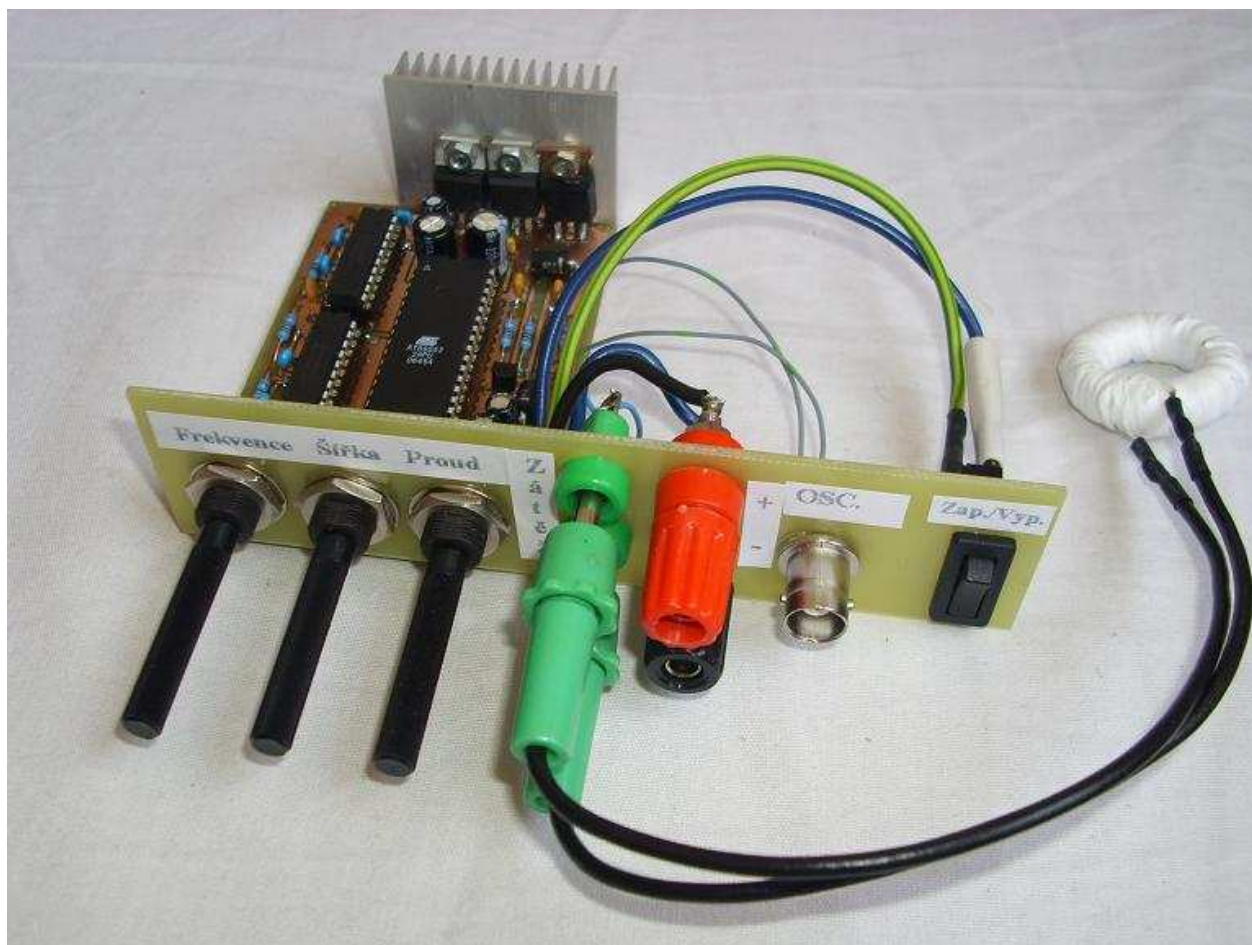


Obr. B.2: Rozmístění vodivých cest na desce generátoru (TOP)



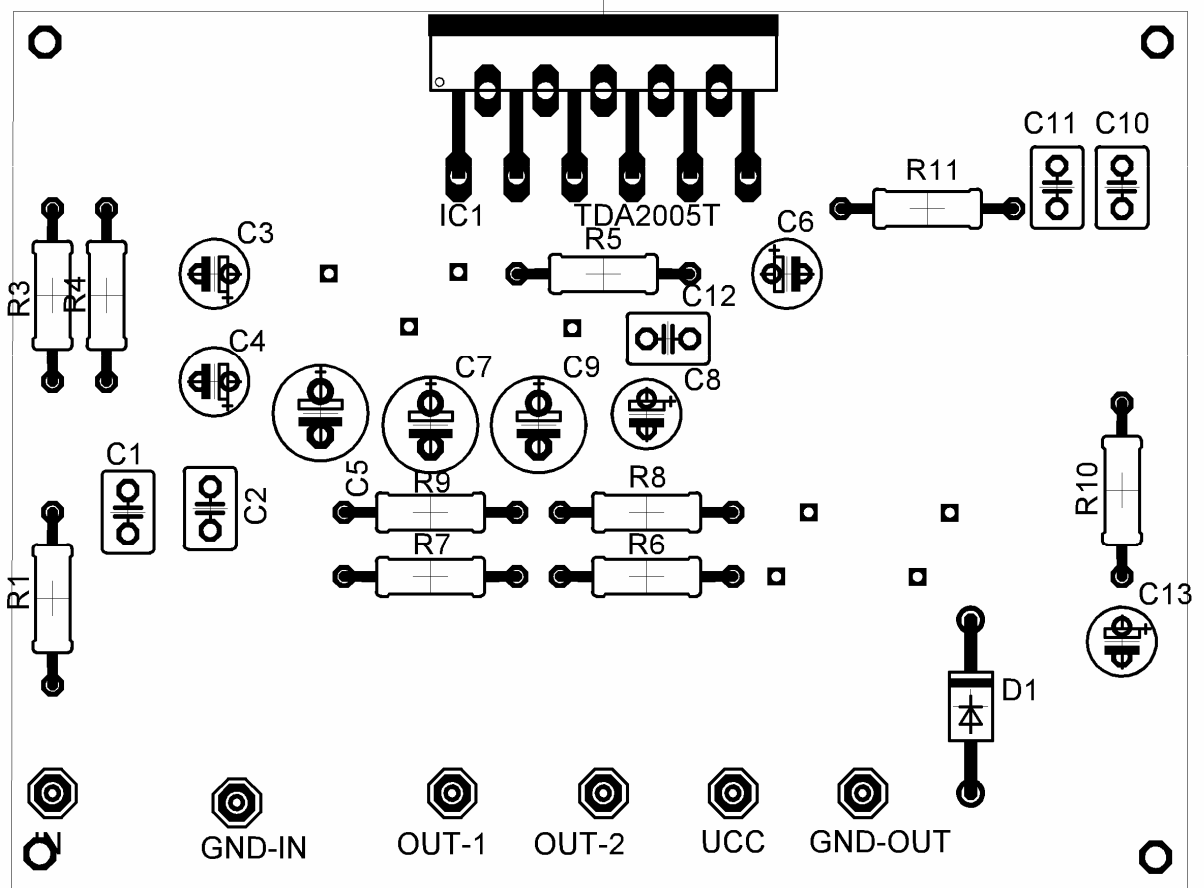
Obr. B.3: Rozmístění vodivých cest na desce generátoru (BOTTOM)

Příloha C Fotografie generátoru proudových impulsů



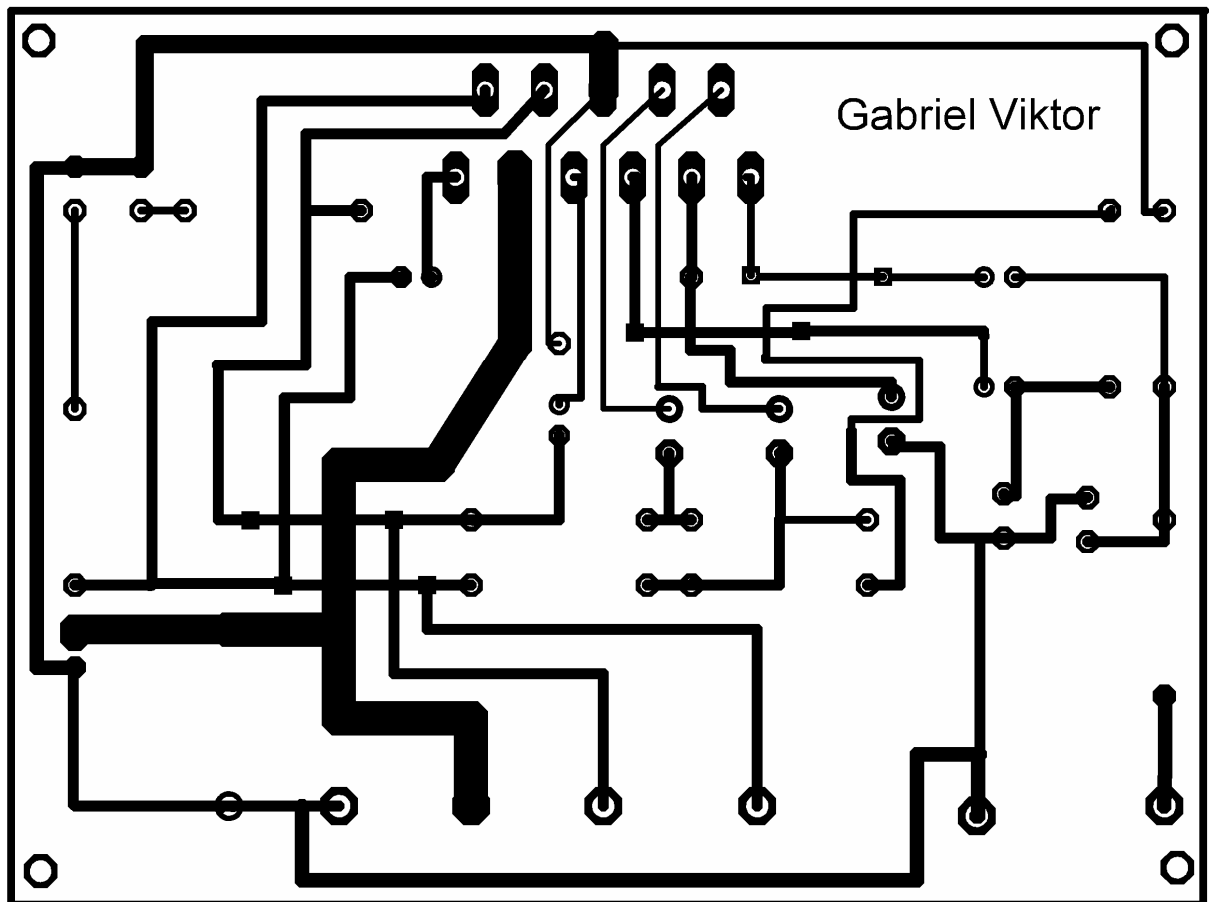
Obr. C.4: Realizovaný generátor proudových impulsů

Příloha D Rozmístění součástek na desce



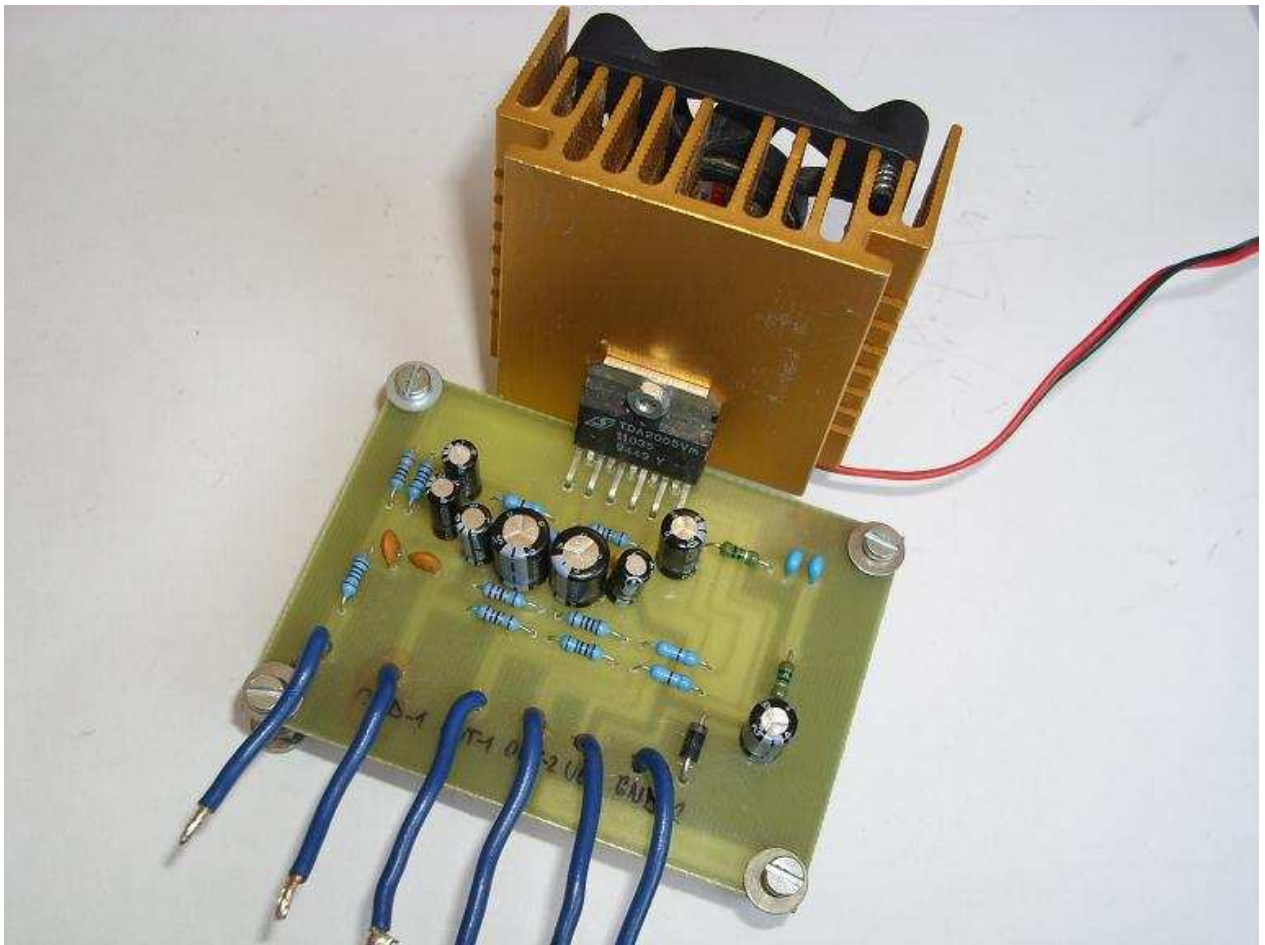
Obr. D.5: Rozmístění součástek na desce nízkofrekvenčního zesilovače

Příloha E Deska s plošnými spoji



Obr. E.6: Rozmístění vodivých cest na desce nízkofrekvenčního zesilovače (BOTTOM)

Příloha F Fotografie nízkofrekvenčního zesilovače



Obr. F.7: Realizovaný nízkofrekvenční zesilovač